

Correção de fator de potência com retificadores boost PWM

TIAGO JOÃO DA COSTA SOUSA
outubro de 2024

POLITÉCNICO DO PORTO
INSTITUTO SUPERIOR DE ENGENHARIA DO PORTO

Correção de fator de potência com retificadores boost PWM

Tiago Sousa

Mestrado em Engenharia Electrotécnica e de Computadores
Área de Especialização em Automação e Sistemas



DEPARTAMENTO DE ENGENHARIA ELETROTÉCNICA
Instituto Superior de Engenharia do Porto

Outubro, 2024

*Esta dissertação satisfaz, parcialmente, os requisitos que constam da Ficha de
Unidade Curricular de Tese/Dissertação, do 2º ano, do Mestrado em
Engenharia Electrotécnica e de Computadores, Área de Especialização em
Automação e Sistemas.*

Candidato: Tiago Sousa, N.º 1220215, 1220215@isep.ipp.pt

Orientação Científica: Prof. Doutor Rui Filipe Marques Chibante,
rmc@isep.ipp.pt



DEPARTAMENTO DE ENGENHARIA ELETROTÉCNICA
Instituto Superior de Engenharia do Porto
Rua Dr. António Bernardino de Almeida, 431, 4200-072 Porto

Outubro, 2024

Agradecimentos

Esta dissertação de mestrado reflete um caminho longo de desenvolvimento acadêmico e pessoal, sendo exequível apenas com a colaboração e suporte de várias pessoas, tornando-se essencial expressar a minha gratidão a cada uma delas.

Aos meus pais Goreti e João, aos meus irmãos, Rui e Pedro, com o seu amor e esforço, permitiram que eu pudesse realizar todos os meus sonhos e objetivos. Eles que vivem as minhas alegrias e conquistas como se fossem as deles. A eles devo-lhes tudo o que tenho e por isso meu sincero e profundo obrigado.

À minha namorada Francisca, pela paciência, apoio incondicional e amor, e à qual estarei sempre grato por tudo.

À minha restante família pelo apoio constante e por terem acreditado em mim.

Agradecer ao professor Doutor Rui Chibante, pela orientação, paciência e sugestões que contribuíram para que eu pudesse vencer todos os desafios que esta dissertação apresentou. Obrigado pelo seu profissionalismo, dedicação e motivação constante.

Por fim, aos meus amigos, agradeço pelo companheirismo, pelos momentos partilhados e por estarem ao meu lado durante este caminho, através do apoio e inspiração nos momentos mais difíceis.

Resumo

O crescente desafio da necessidade de maiores potências e elevada eficiência nas fontes de alimentação dos dispositivos e o compromisso de manter regulado o valor dos harmónicos da rede de alimentação dentro das normas, levou à pesquisa e implementação de classe específica de retificadores com controlo de fator de potência, que se caracterizam por não apresentar ponte de díodos completa (*bridgeless*). Assim, foi efetuado um levantamento do estado da arte neste domínio, do qual resultou no estudo teórico e posterior simulação das duas tipologias consideradas mais promissoras, o retificador *Bridgeless Totem-Pole* e o *Semibridgeless dual boost*. Nestas tipologias, foram também estudadas diferentes estratégias de controlo. No sentido de confirmar experimentalmente os resultados teóricos e de simulação, foi implementado um protótipo da *Semi-bridgless dual boost* a trabalhar em modo de *Continuous Conduction Mode* (CCM), com controlo em malha aberta. A técnica de controlo usada é o *Sine Pulse Width Modulation* (SPWM), implementada de forma digital com um microcontrolador. Foi também desenvolvida uma interface gráfica, através da ferramenta *Micrium*, que permite ao utilizador interagir e visualizar variáveis do conversor de potência. De acordo com o dimensionamento efetuado considerando diferentes cenários de carga, foi possível atingir como melhor resultado um *Fator de Potência* (FP) máximo de 98%.

Palavras-Chave: *Semi-bridgeless dual boost*, CCM, Fator de potência, Conversor AC/DC, SPWM

Abstract

The growing challenge of the need for higher power and high efficiency in power supplies for devices, along with the commitment to maintain the harmonic content of the supply network within regulatory standards, has led to the research and implementation of a specific class of rectifiers with power factor correction control, which are characterized by not having a complete diode bridge (*bridgeless*). As a result, a review of the state-of-the-art in this domain was conducted, leading to the theoretical study and subsequent simulation of the two most promising topologies, the *Bridgeless Totem-Pole* rectifier and the *Semi-bridgeless Dual Boost*. In these topologies, different control strategies were also studied.

In order to experimentally confirm the theoretical and simulation results, a prototype of the *Semi-bridgeless Dual Boost* operating in CCM mode was implemented with open-loop control. The control technique used is SPWM, implemented digitally using a microcontroller. A graphical interface was also developed using the *Micrium* tool, allowing the user to interact with and visualize the converter's variables. Based on the design carried out considering different load scenarios, it was possible to achieve a maximum FP of 98%.

Keywords: *Semi-bridgeless dual boost*, CCM, Power factor, Converter AC/DC, SPWM

Índice

Lista de Figuras	ix
Lista de Tabelas	xiii
Lista de Acrónimos	xv
Lista de Símbolos	xvii
1 Introdução	1
1.1 Contextualização	1
1.1.1 Objetivos	2
1.2 Plano de Trabalho	2
1.3 Organização da Dissertação	5
2 Conversor de Potência	7
2.1 Modos de Condução	7
2.1.1 Modo de Condução Contínua	7
2.1.2 Modo de Condução Descontínua	8
2.1.3 Modo de Condução Crítica	8
2.2 Taxa de distorção harmónica	8
2.3 Interferências em conversores	13
2.3.1 Ruído em modo comum	13
2.3.2 Ruído em modo diferencial	14
2.4 Características dos semicondutores	14
2.4.1 Elementos de comutação	14
2.4.2 Díodos de potência	15
2.5 Tipologias de retificadores <i>Boost</i> com <i>Power Factor Correction</i> (PFC)	16
2.5.1 Retificador <i>boost</i> com ponte de díodos <i>Bridge Boost Converters</i> (BBC)	17
Etapas de funcionamento	18
2.5.2 Retificador <i>boost</i> com semi-ponte de díodos <i>Semi-Bridgeless Boost Converters</i> (SBBC)	19
Semibridgeless boost convencional	20
Etapas de funcionamento	20

Semi-bridgeless dual boost	24
Etapas de funcionamento	25
Retificador <i>boost</i> sem ponte de díodos <i>Bridgeless Boost Converters</i> (BLBC)	28
2.5.3 Tipologia <i>Bridgeless Totem-Pole</i>	30
2.5.4 Técnicas de <i>Pulse Width Modulation</i> (PWM)	32
PWM fixo	33
<i>SPWM – Sinusoidal Pulse Width Modulation</i>	34
2.5.5 Variantes do SPWM	35
3 Simulação e resultados	37
3.1 Implementação dos conversores	37
3.1.1 Fator de potência	38
3.1.2 Sinal SPWM	38
Valor mínimo	38
Valor máximo	39
3.1.3 <i>Semi-bridgeless Dual Boost</i> com <i>clamped diodes</i>	40
Tipologia SBBC com <i>clamped diodes</i> e controlo SPWM comum	41
Tipologia SBBC com <i>clamped diodes</i> e controlo SPWM independente	45
3.1.4 <i>Totem-Pole Bridgeless PFC</i>	48
Controlo do SPWM	48
4 Protótipo do conversor	53
4.1 Descrição genérica do protótipo	53
4.1.1 Dimensionamento do Conversor	54
4.1.2 Bloco de condicionamento de Sinal	55
HCPL 3120	55
TLP620	56
4.1.3 Bloco do Microcontrolador	57
Estratégia de controlo	58
Conversor analógico-digital (ADC) e PWM	59
4.1.4 Bloco do Computador	60
4.2 Circuito de medida da corrente de saturação da bobina	60
4.2.1 Conversor final	64
5 Testes e Resultados	65
6 Conclusões	73
6.1 Trabalho Futuro	74
Referências	75

Anexo A Anexos	77
A.1 DAVE-APP	77
A.2 Codigo Dave	78
A.3 Resultados do Protótipo	81
A.4 Codigo Python	84
A.5 Resultados obtidos em Python	86

Lista de Figuras

1.1	Calendarização do projeto	4
2.1	a) Modo de condução contínua; b) Modo de condução descontínua; c) Modo de condução crítica [5].	8
2.2	Retificador de ponte simples sem condensador.	9
2.3	Formas de onda do circuito retificador de ponte simples sem condensador.	10
2.4	Retificador de ponte simples com condensador.	11
2.5	Formas de onda do circuito retificador de ponte simples com condensador.	11
2.6	Caraterísticas dos semicondutores de potência [9].	15
2.7	Tipologia convencional de um conversor PFC boost com ponte retificadora [7].	17
2.8	Etapas de funcionamento de um conversor com tipologia <i>Boosted Bridge Converter</i> (BBC). Etapa I - S2 On; Etapa II - S2 OFF . . .	19
2.9	Tipologia Convencional <i>Semi-Bridgeless Boost Converters</i> (SBBC) .	20
2.10	Semi-ciclo positivo de operação para o conversor SBBC convencional.	22
2.11	Semi-ciclo negativo de operação para o conversor SBBC convencional	23
2.12	Formas de onda da tipologia SBBC.	24
2.13	Tipologia SBBC dual boost convencional.	25
2.14	Tipologia SBBC dual boost com <i>clamped diodes</i>	25
2.15	Etapas de funcionamento de um retificador com a tipologia SBBC <i>dual boost</i> para o semiciclo positivo.	26
2.16	Etapas de funcionamento de um retificador com a tipologia SBBC <i>dual boost</i> para o semiciclo negativo.	27
2.17	Forma de onda da corrente na bobina durante um ciclo de <i>Pulse Width Modulation</i> (PWM). A variação positiva de corrente durante a carga (t_{on}) é igual à variação negativa de corrente durante a descarga (t_{off}).	28
2.18	Tipologias do conversor <i>Bridgeless Boost Converters</i> (BLBC).	30
2.19	Etapas de funcionamento de um retificador com a tipologia BLBC Totem-pole para semiciclo positivo.	31
2.20	Etapas de funcionamento de um retificador com a tipologia BLBC Totem-pole para semiciclo negativo.	32

2.21	Formas de onda típicas para obter PWM fixo[16].	33
2.22	Sinais complementares de PWM[16].	34
2.23	Formas de onda típicas para <i>Sine Pulse Width Modulation</i> (SPWM)[18].	35
2.24	Relação do PWM com a senoide com controlo comum[19].	36
2.25	Relação do PWM com a senoide com controlo independente[19]. . .	36
3.1	Simulação para medição do fator de potência.	38
3.2	Exemplo de sinal SPWM.	40
3.3	Circuito para simulação do conversor <i>semi-bridgeless dual boost</i>	41
3.4	Simulação do controlo para o conversor SBBC dual boost (PWM comum).	41
3.5	Sinais de controlo para conversor SBBC <i>dual boost</i> (SPWM comum). .	42
3.6	<i>Fast Fourier Transform</i> (FFT) a) Indutância 2 mH; b) Indutância 0,4 mH.	44
3.7	Tensão de saída, tensão de entrada e corrente de entrada obtida por simulação do conversor a implementar.	45
3.8	Simulação conversor <i>semi-bridgeless dual boost</i>	46
3.9	Simulação do controlo para o conversor SBBC dual boost (SPWM independente).	46
3.10	Sinais de controlo para o conversor SBBC dual boost (SPWM independente).	47
3.11	<i>Totem-Pole Bridgeless Power Factor Correction</i> (PFC).	48
3.12	Simulação do controlo para o conversor BLBC Totem-Pole.	49
3.13	Sinais de controlo para o conversor BLBC <i>Bridgeless Totem-Pole</i> . . .	50
4.1	Diagrama de blocos do sistema.	54
4.2	Parte de potência do conversor implementado.	55
4.3	Diagrama de blocos do funcionamento do <i>driver</i> HCPL3120.	55
4.4	Circuito de condicionamento do driver HCPL3120.	56
4.5	Condicionamento de sinal para o TLP620	57
4.6	Circuito de condicionamento TLP620.	57
4.7	XMC4500 Relax Kit [22]	58
4.8	Fluxograma do código do microcontrolador.	60
4.9	Circuito de medição da corrente de saturação: a)Potência b)Controlo [23].	61
4.10	Protótipo para medição da corrente de saturação: a) Controlo b) Potência [23].	63
4.11	Corrente no indutor para o valor mínimo de <i>duty cycle</i> a) 1 período e b) 3 períodos.	63
4.12	Corrente no indutor para o valor máximo de <i>duty cycle</i> a) 1 período e b) 3 períodos.	64

4.13	Conversor implementado; a)Carga b)Conversor AC/DC c)condicionamento de sinal d)microcontrolador.	64
5.1	Curvas para o melhor resultado obtido $R=25\Omega$ e tensão de referência 45 V.	66
5.2	Carga 25Ω ; a)Fator de potência, b)Potência aparente, c) Potência reativa, d) Potência ativa	67
5.3	Carga 25Ω ; Corrente de entrada (canal 2); Tensão de entrada (canal 1); Potência instantânea (roxo)	67
5.4	Carga 25Ω ; Valor da tensão de saída.	68
5.5	HCPL3120- Entrada(canal1)/saída(canal2)	68
5.6	TLP620 - entrada(canal2)/saída(canal1).	69
5.7	SPWM(canal1) ; detecção de zero(canal2).	69
5.8	$12V_{rms}$ (canal1); detetor de zero(canal2).	70
5.9	Interface gráfica para alterar a tensão de saída desejada.	70
5.10	Canal 1 - senoide gerada internamente (módulo); Canal 2 detecção de zero.	71
A.1	APP- PWM	77
A.2	APP- Interrupt	78
A.3	APP- ADC	78
A.4	APP - DIGITAL IO (Detecção de zero)	78
A.5	Carga 100Ω ; a)Fator de potência, b)Potência aparente, c) Potência reativa, d) Potência ativa.	81
A.6	Carga 100Ω ; Corrente de entrada (canal 2); Tensão de entrada (canal 1); Potência instantânea (roxo).	81
A.7	Carga 100Ω ; Valor da tensão de saída.	82
A.8	Carga 50Ω a) Fator de potência, b)Potência aparente, c) Potência reativa, d) Potência ativa.	82
A.9	Carga 50Ω ; Corrente de entrada (canal 2); Tensão de entrada (canal 1); Potência instantânea (roxo).	82
A.10	Carga 50Ω ; Valor da tensão de saída.	83
A.11	Carga 33Ω ; a)Fator de potência, b)Potência aparente, c) Potência reativa, d) Potência ativa.	83
A.12	Carga 33Ω Corrente de entrada (canal 2); Tensão de entrada (canal 1); Potência instantânea (roxo).	83
A.13	Carga 33Ω ; Valor da tensão de saída.	84
A.14	$R=100\Omega$; Gráfico tensão/corrente.	86
A.15	$R=100\Omega$; Potência instantânea.	87
A.16	$R=50\Omega$; Gráfico tensão/corrente.	87
A.17	$R=50\Omega$; Potência instantânea.	88

A.18 $R=33\ \Omega$; Gráfico tensão/corrente.	88
A.19 $R=33\ \Omega$; Potência instantânea.. . . .	89
A.20 $R=25\ \Omega$; Gráfico tensão/corrente.	89
A.21 $R=25\ \Omega$; Potência instantânea.	90

Lista de Tabelas

2.1	Limites para o valor dos harmônicos[6].	12
2.2	Velocidade de comutação dos semicondutores [9].	15
3.1	Resultados do conversor <i>Semi-bridgeless Boost</i> com SPWM comum.	43
3.2	Contribuição do φ e <i>Total Harmonic Distortion</i> (THD) para o <i>Fator de Potência</i> (FP)	43
3.3	Resultados do conversor <i>Semi-bridgeless Boost</i> com SPWM independente.	48
3.4	Resultados do conversor <i>Bridgeless Totem Pole</i>	51
5.1	Resultados obtidos para diferentes valores de carga	66

Lista de Acrónimos

AC	<i>Alternating Current</i>
AC/DC	<i>Alternating Current/Direct Current</i>
ADC	Conversor analógico-digital
BBC	<i>Bridge Boost Converters</i>
BBC	<i>Boosted Bridge Converter</i>
BJT	<i>Bipolar Junction Transistor</i>
BLBC	<i>Bridgeless Boost Converters</i>
CCM	<i>Continuous Conduction Mode</i>
CI	Circuito integrado
CrCM	<i>Critical Conduction Mode</i>
DC	<i>Direct Current</i>
DCM	<i>Discontinuous Conduction Mode</i>
DEE	Departamento de Engenharia Electrotécnica
EMI	<i>Electromagnetic Interference</i>
FFT	<i>Fast Fourier Transform</i>
FP	<i>Fator de Potência</i>
GaN	<i>Gallium Nitride</i>
GND	<i>Ground</i>
GUI	<i>Graphical user interface</i>
IGBT	<i>Insulated Gate Bipolar Transistor</i>
ISEP	Instituto Superior de Engenharia do Porto
MC	<i>Modo Comum</i>

MCT	<i>Metal Oxide Semiconductor Controlled Thyristor</i>
MD	<i>Modo Diferencial</i>
MOSFET	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i>
PFC	<i>Power Factor Correction</i>
PLECS	<i>Piecewise Linear Electrical Circuit Simulation</i>
PWM	<i>Pulse Width Modulation</i>
RdsON	resistência Dreno – Source
RMS	<i>Root Mean Square</i>
SBBC	<i>Semi-Bridgeless Boost Converters</i>
SIC	<i>Silicon Carbide</i>
SPWM	<i>Sine Pulse Width Modulation</i>
THD	<i>Total Harmonic Distortion</i>

Lista de Símbolos

Símbolo	Descrição	Unidades
f	frequência	Hz
i	corrente	A
P	potência	W
Q	potência reativa	V AR
R	resistência	Ω
S	potência aparente	V A
v	tensão	V
φ	desfasamento angular	rad

Capítulo 1

Introdução

Neste capítulo, serão abordados de forma introdutória os conceitos que se consideram ser de relevo para a compreensão de conversores *Alternating Current/Direct Current* (AC/DC) com controlo do fator de potência, que assume particular importância na redução de harmónicos que aparecem na rede elétrica. Após a contextualização do tema para o trabalho, definem-se os objetivos e requisitos do sistema, através da compreensão de todos os módulos que integram um conversor deste tipo e as suas características. Por fim, apresenta-se o plano de trabalho efetuado ao longo do tempo, detalhando a evolução do mesmo para o objetivo final de implementação do protótipo de um conversor AC/DC de baixo custo de forma à compreensão do processo de desenvolvimento do trabalho.

1.1 Contextualização

A eletrónica de potência desempenha um papel vital na gestão eficiente e confiável de uma vasta gama de dispositivos eletrónicos alimentados pela rede elétrica. Grande parte destes equipamentos apresenta um conversor AC/DC tradicional com ponte retificadora de díodos, que devido ao seu funcionamento produz uma forma da onda da corrente da rede elétrica não sinusoidal. A entrada em condução de cada par de díodos, no momento em que a tensão do condensador é igual à tensão da rede, e consequente saída de condução dos mesmos, quando a tensão do condensador é igual à tensão de pico da rede, faz com que a corrente apresente uma forma não sinusoidal, que leva à injeção de harmónicos na rede elétrica. Neste contexto, e devido ao

fato das agências europeias terem adotado normas para a regulação dos valores de amplitude para os harmônicos permitidos na rede elétrica[1], os conversores com PFC passaram a ter particular importância para assegurar que do ponto de vista da rede elétrica, este tipo de conversores possam ser vistos como uma carga resistiva, em que o fator de potência se deve aproximar o mais possível da unidade, indicador de que a onda de tensão e de corrente da rede elétrica estão em fase e têm ambas forma sinusoidal. As tipologias de conversores *semi-bridgless* do tipo *boost* surgem como soluções que têm trazido maior eficiência, em que no essencial, a parte de potência destes conversores pode ser vista como uma ponte em H, em que apenas se controla os elementos de comutação inferiores, através de controlo PWM.

1.1.1 Objetivos

Esta dissertação pretende fazer um levantamento do estado da arte no domínio das tipologias mais utilizadas para PFC, nomeadamente as tipologias AC/DC *semi-bridgless* do tipo *boost* apresentando as vantagens e desvantagens das mesmas. Posteriormente deverá ser simulado, projetado e implementado um protótipo de baixa potência, que no caso mais simples, deverá ter controlo digital SPWM em malha aberta. O protótipo do conversor terá como requisitos específicos, alcançar um FP superior a 0,7, apresentando como tensão de entrada 12V *Root Mean Square* (RMS) e tensão de barramento de saída entre 40V a 50V *Direct Current* (DC).

Deste modo, os principais pontos estabelecidos para esta dissertação de mestrado são os seguintes:

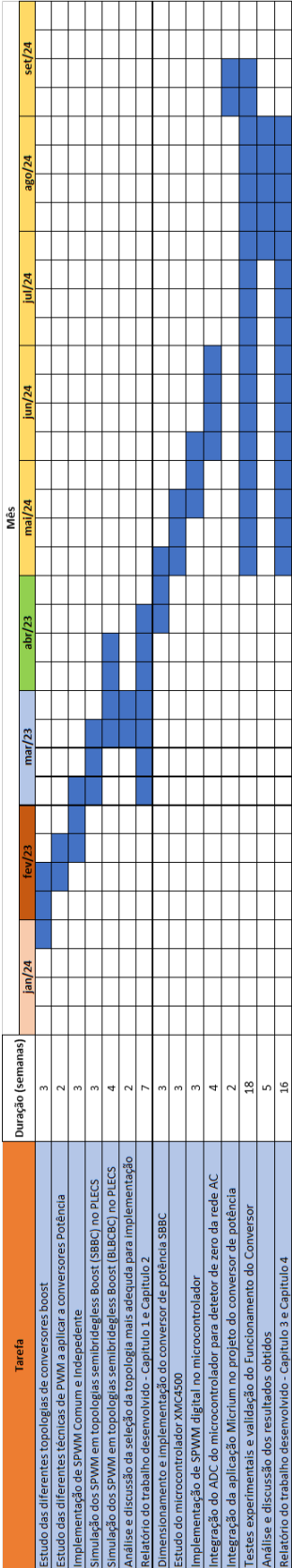
- Estudo das diferentes tipologias existentes para FP.
- Estudo dos tipos de PWM a aplicar aos conversores de potência - SPWM e fixo.
- Simulação e validação de pelo menos duas tipologias para seleção do protótipo a implementar, recorrendo à ferramenta de simulação *Piecewise Linear Electrical Circuit Simulation* (PLECS) e discussão dos resultados obtidos.
- Projeto e implementação de um conversor de baixa potência para PFC com saída entre 40V e 50V em malha aberta com controlo digital efetuado por um microcontrolador.
- Validação baseado em testes experimentais do protótipo projetado.

1.2 Plano de Trabalho

Tendo como objetivo o desenvolvimento de um protótipo funcional para um conversor *boost*, o plano de trabalho para a sua prossecução foi orientado da forma como

se apresenta na Figura 1.1. O plano de trabalho teve como calendarização o período de Janeiro de 2024 a Setembro de 2024 e teve como guia as quinze tarefas que se apresentam.

Figura 1.1: Calendarização do projeto



1.3 Organização da Dissertação

Nesta secção é apresentada a estrutura do trabalho com uma breve descrição de cada um dos capítulos. Esta dissertação foi dividida em seis capítulos que são distribuídos da seguinte forma. No Capítulo I, Introdução, é apresentado o tema ao leitor, assim como a motivação para o tema da dissertação e objetivos a atingir. No capítulo II, Conversor de Potência, desenvolvem-se os conceitos adquiridos e pesquisas relacionadas com as tipologias existentes que servem para os objetivos do tema da dissertação, as suas principais características e princípios teóricos. No Capítulo III, Simulação e Resultados, são apresentados os resultados das simulações efetuadas no *software PLECS*. Foram implementados e simulados diferentes tipos de SPWM de diferentes tipologias de interesse para os objetivos e discutidos os resultados obtidos para posterior implementação. No Capítulo IV, Protótipo do Conversor, é apresentada e detalhada a implementação do conversor e de cada módulo do protótipo desenvolvido. No capítulo V são apresentados os resultados obtidos experimentalmente com controlo em malha aberta. No Capítulo VI, Conclusão, apresentam-se as principais conclusões do trabalho, e propostas de melhorias futuras.

Capítulo 2

Conversor de Potência

Ao longo deste capítulo serão abordados os tópicos mais relevantes para uma completa compreensão dos conceitos relativos a conversores de potência, assim como as principais tipologias que se enquadram dentro do tema do trabalho que se pretende desenvolver. Dessa forma, serão abordados temas como, modos de condução, THD e relação com o FP, interferências, características dos semicondutores que constituem um conversor de potência e tipologias de retificadores *boost* com controle do fator de potência.

2.1 Modos de Condução

Um conversor *boost* pode operar em três modos de condução distintos, que variam de acordo com a forma como a corrente varia ao longo de um período na bobina: o *Continuous Conduction Mode* (CCM), o *Discontinuous Conduction Mode* (DCM) e o *Critical Conduction Mode* (CrCM). Em qualquer um dos modos o conversor pode assumir dois estados de transferência de potência em cada período de comutação, o estado *ON* e o estado *OFF*.

2.1.1 Modo de Condução Contínua

No modo de condução contínua, a corrente na bobina nunca desce até zero durante um ciclo de operação, mantendo-se sempre um fluxo contínuo de corrente através da bobina conforme ilustrado na Figura 2.1 a). Este modo de operação é caracterizado

por menores picos de corrente e menor oscilação, o que resulta em menores perdas de condução [2][3].

2.1.2 Modo de Condução Descontínua

No modo de condução descontínua, a corrente na bobina pode ser igual a zero durante uma parte do ciclo de operação, conforme ilustrado na Figura 2.1 b). O DCM é caracterizado por picos de corrente mais altos. A principal vantagem deste modo é a ausência de perdas ao ligar, uma vez que a corrente começa a partir de zero [2][3].

2.1.3 Modo de Condução Crítica

No modo de condução crítica, a corrente na bobina é controlada para permanecer entre o limite superior e zero, mas nunca é mantida em zero por um período significativo. Quando a corrente na bobina atinge zero, o transístor é ligado para fornecer energia à bobina, conforme mostrado na Figura 2.1 c). Neste modo, a corrente de pico é aproximadamente duas vezes maior que a corrente média de entrada, resultando em um valor de pico menor do que no DCM, mas maior do que no CCM [4].

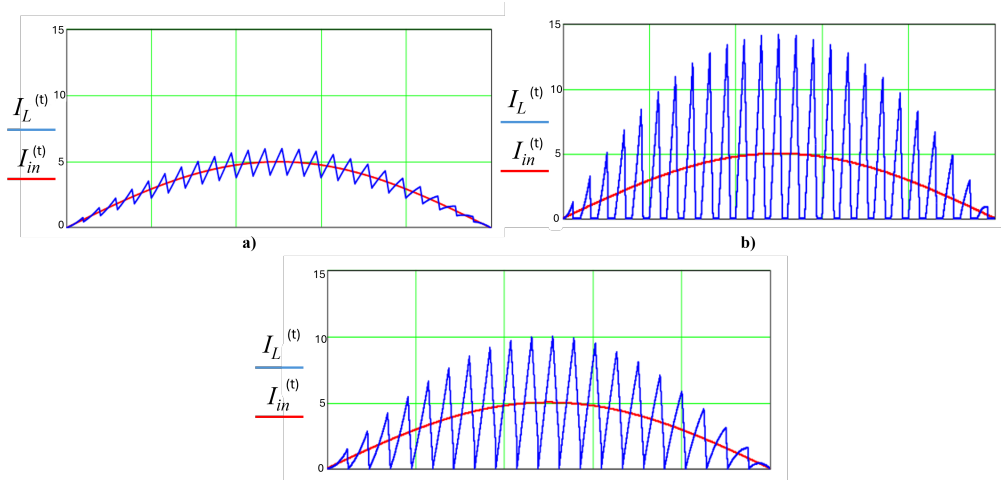


Figura 2.1: a) Modo de condução contínua; b) Modo de condução descontínua; c) Modo de condução crítica [5].

2.2 Taxa de distorção harmónica

Os conversores de potência comutados apresentam uma grande quantidade de harmónicos devido à condução e comutação dos elementos que o constituem, o que levou a que as agências europeias tivessem de criar limites para valor máximo dos harmónicos da corrente na rede de alimentação *Alternating Current* (AC) para todos

os equipamentos eletrónicos que apresentem potência ativa inferior a 600 W e que se apresentam na Tabela 2.1.

Na Figura 2.2 é apresentado um circuito retificador de ponte simples. Por não haver condensador, a tensão na saída é de 0 V na arcada negativa da senoide de entrada, como mostra a Figura 2.3. Apesar de a corrente de entrada estar em fase com a tensão, esta apresenta distorções consideráveis, quando comparada com a tensão de entrada. Isto traduz-se num mau fator de potência, devido ao elevado valor de THD, que é de 44%. Para além disto, esta fonte de alimentação tem aplicações limitadas, uma vez que a tensão de saída não é constante.

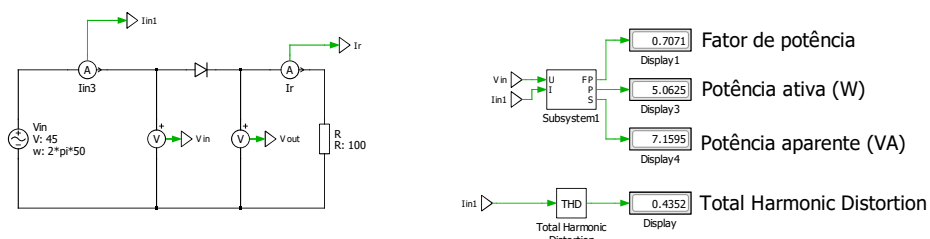


Figura 2.2: Retificador de ponte simples sem condensador.

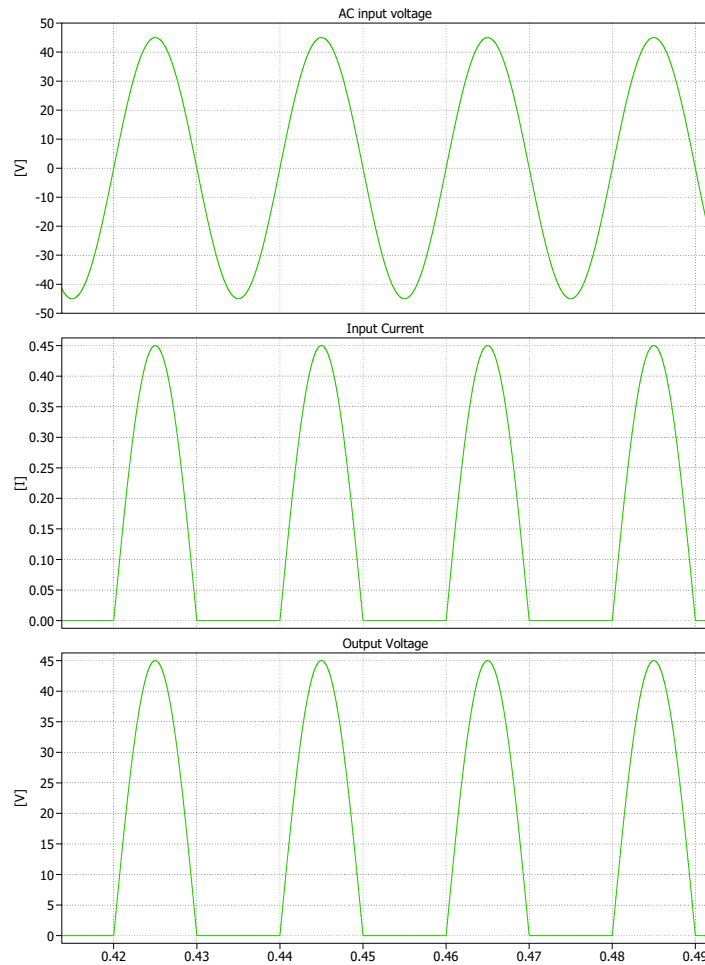


Figura 2.3: Formas de onda do circuito retificador de ponte simples sem condensador.

Na Figura 2.4 é apresentado um circuito retificador de ponte simples com condensador de saída. A corrente de entrada (ver Figura 2.5) apresenta ainda mais distorções comparativamente à do circuito apresentado anteriormente. Isto explica-se pelo facto de só haver corrente de entrada quando a tensão de entrada tenta ultrapassar a tensão de saída, durante o tempo de carga do condensador, dando origem a um mau fator de potência, em que o valor de THD é de 292%.

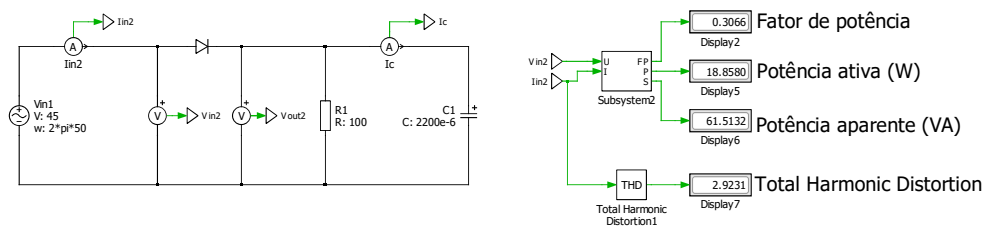


Figura 2.4: Retificador de ponte simples com condensador.

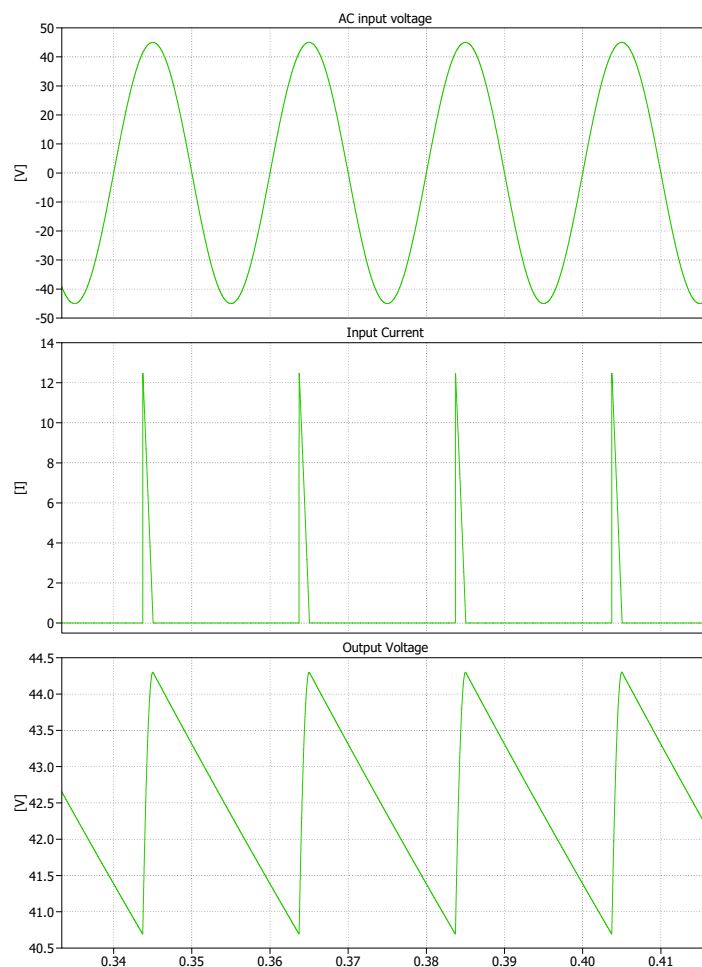


Figura 2.5: Formas de onda do circuito retificador de ponte simples com condensador.

Uma vez que o retificador convencional a diodos não consegue cumprir as normas europeias a não ser à custa de filtros passivos, fazendo aumentar o custo e tamanho do conversor, foi necessário desenvolver novas tipologias que pudessem melhorar a qualidade da corrente de entrada que pudessem levar a que a quantidade de harmónicos

fosse a menor possível, de forma que o conversor retificador pudesse ser visto pela rede de alimentação AC como uma carga resistiva.

Ordem harmónica n	Corrente harmónica máxima permissível expressa como uma percentagem da corrente de entrada na frequência fundamental
2	2
3	30%
5	10
7	7
9	5
$11 \leq n \leq 39$ (Somente harmónicas ímpares)	3 (% é o fator de potência do circuito)

Tabela 2.1: Limites para o valor dos harmónicos[6].

Como se pode verificar na Tabela 2.1 esta regulação estabelece um máximo de amplitude bastante restritivo para cada harmónico de entrada como uma percentagem do harmónico fundamental, o que quer dizer que a corrente de entrada deve ser muito similar a uma senoide pura.

Num sistema eléctrico linear, alimentado por tensões sinusoidais, as correntes nos diversos ramos serão igualmente sinusoides à mesma frequência, quando em regime em permanente e, neste caso, não irão aparecer harmónicos, podendo haver, no entanto, desfasamento. Num sistema eléctrico não linear, a corrente de entrada AC não é sinusoidal mesmo que a tensão de alimentação o seja uma vez que a relação entre a tensão e corrente não é proporcional. Desta forma, quando existe distorção da corrente de entrada, a tensão de alimentação AC também se desvia ligeiramente da forma sinusoidal desejada, uma vez que a rede eléctrica se comporta como uma fonte de tensão com uma impedância que, neste caso, não pode ser desprezada. A distorção da forma de onda da tensão/corrente implica que esta é constituída por uma senoide à frequência fundamental e outras componentes sinusoidais a frequências múltiplas da frequência fundamental (harmónicos de ordem superior).

O aparecimento de harmónicos de entrada incrementa as perdas sobre os condutores e entreferro dos transformadores, tendo como consequência uma redução na eficiência da conversão de energia, problemas de sobreaquecimento e ruído audível. Estas distorções podem ser medidas através de analisadores de rede e quantificam-se em taxa de distorção harmónica THD. Por outro lado, o FP pode ser definido como a relação entre a potência ativa e a potência aparente, como se apresenta na Equação 2.1, em que o $\cos \varphi$ representa o desfasamento entre a corrente e tensão de entrada, quando estes sinais são sinusoidais [7].

$$FP = \frac{P(W)}{S(VA)} = \cos \varphi \quad (2.1)$$

Em que a potência útil é dada pela Equação 2.2

$$P = \frac{1}{T} \int_0^T v(t) \cdot i(t) dt \quad (\text{W}) \quad (2.2)$$

E a potência aparente dada pela Equação 2.3

$$S = V_{rms} \cdot I_{rms} \quad (\text{VA}) \quad (2.3)$$

Se a corrente não é completamente sinusoidal, a Equação 2.1 pode ser adaptada para a Equação 2.4, que relaciona o FP com o $\cos \varphi$ e a THD.

$$\text{FP} = \frac{\cos \varphi}{\sqrt{1 + \text{THD}^2}} \quad (2.4)$$

Na Equação 2.4, o $\cos \varphi$ representa o desfasamento entre a componente fundamental da corrente de entrada (1º harmónico) e a tensão de entrada (assume-se sinusoidal). Se tanto a corrente como a tensão forem sinusoides perfeitas, então $\text{THD} = 0 \Rightarrow \text{FP} = \cos \varphi$. Se as duas sinusoides não forem perfeitas, FP é afetado por estas duas componentes: a THD, que representa a distorção do sinal relativamente a uma senoide perfeita e o $\cos \varphi$, que traduz o desfasamento entre ambas. Quanto maior a potência dos harmónicos não fundamentais, maior será a THD, o que leva a um valor mais baixo de FP.

2.3 Interferências em conversores

As interferências em conversores de potência dizem respeito ao ruído introduzido nos sistemas e que podem afetar o seu desempenho e eficiência. A principal fonte de ruído nestes conversores é a comutação dos transístores. O ruído pode ser decomposto em *Modo Comum* (MC) e *Modo Diferencial* (MD).

2.3.1 Ruído em modo comum

O ruído MC é um tipo de interferência elétrica que afeta ambos os condutores (positivo e negativo) de um par de condutores em relação a um ponto de referência comum. Esse tipo de ruído é indesejado, pois pode degradar o desempenho do sistema, especialmente em eletrónica de potência, onde a eficiência e a estabilidade são fundamentais. O ruído em modo comum pode ser causado por:

Comutação de dispositivos de potência: Durante a comutação de dispositivos de potência, como transístores *Metal-Oxide-Semiconductor Field-Effect Transistor* (MOSFET) ou *Insulated Gate Bipolar Transistor* (IGBT), ocorrem transições rápidas de corrente que podem causar flutuações nos condutores e no potencial de terra.

Electromagnetic Interference (EMI): Os dispositivos de potência geralmente trabalham com correntes e tensões altas, o que pode resultar na emissão de campos eletromagnéticos, que podem induzir correntes em modo comum, que interferem com outros circuitos próximos. Isto pode ser particularmente problemático quando os condutores de sinal estão próximos dos componentes de potência.

Problemas de terra: Se houver problemas de ligação à terra num sistema de eletrónica de potência, como ligações à terra de má qualidade, podem surgir caminhos de correntes indesejados.

Parasitas capacitivos: Em circuitos de alta potência, as capacidades parasitas podem causar acoplamento entre diferentes partes do circuito, introduzindo assim ruído em modo comum.

Descargas eletrostáticas: As descargas eletrostáticas podem criar picos de tensão transitórios que se introduzem nos condutores de sinal e de potência, que podem afetar temporária ou permanentemente a função de circuitos sensíveis.

2.3.2 Ruído em modo diferencial

O ruído MD em eletrónica de potência refere-se à interferência elétrica que afeta apenas um dos condutores (positivo ou negativo) de um par diferencial num circuito.

Em eletrónica de potência, o ruído diferencial pode ser causado por:

Comutação de dispositivos de potência: Durante a comutação de dispositivos como transístores MOSFET ou IGBT, transições rápidas de corrente podem causar flutuações no potencial dos condutores, resultando em ruído diferencial.

EMI Campos magnéticos externos podem induzir correntes nos condutores, resultando em ruído diferencial. Em eletrónica de potência, sinais de alta frequência podem ser induzidos de forma indesejada entre condutores de forma diferente, o que pode levar a uma interferência diferencial. Da mesma forma, se as pistas das PCB (Placa de circuito impresso) não estiverem devidamente organizadas, também podem criar diferenças de corrente nos dois condutores.

2.4 Caraterísticas dos semicondutores

Os semicondutores de potência são dispositivos eletrónicos que trabalham em circuitos de alta potência, e que têm como função o controlo de conversão de energia. Têm como características a capacidade de conduzir altas correntes, bloquear altas tensões, baixo valor de resistência e rapidez nos tempos de comutação.

2.4.1 Elementos de comutação

Segundo [8], apesar da grande evolução dos semicondutores, nomeadamente nas aplicações em eletrónica de potência, é possível fazer opções fundamentadas para

a escolha de elementos de comutação a colocar em conversores, baseado nas características que cada um dos tipos de semicondutores tem para oferecer, como por exemplo, a sua velocidade de comutação, custo, frequência de operação, resistência interna, tensão e corrente suportados. A partir da Figura 2.6, é possível perceber que para uma frequência de comutação de 10 kHz, os semicondutores a aplicar poderiam ser *Metal Oxide Semiconductor Controlled Thyristor* (MCT), *Bipolar Junction Transistor* (BJT) e IGBT. Ainda no mesmo gráfico é possível observar as correntes e tensões que cada um dos dispositivos referidos anteriormente suporta, e verificar se estão dentro das especificações de cada projeto.

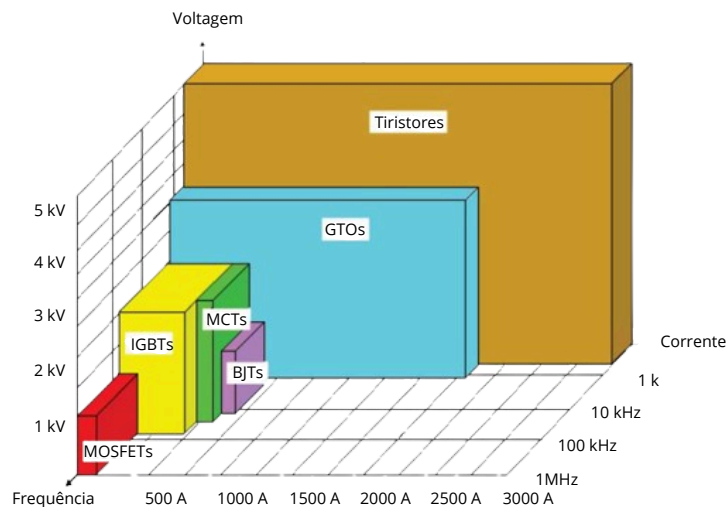


Figura 2.6: Caraterísticas dos semicondutores de potência [9].

Se o critério de escolha do elemento de comutação a colocar no conversor for a sua velocidade de comutação, então [9] relaciona esse parâmetro com a potência e o dispositivo a escolher, como se apresenta na Tabela 2.2.

Tabela 2.2: Velocidade de comutação dos semicondutores [9].

Dispositivo	Potência	Velocidade de comutação
BJD-MD	Média	Média
MOSFET	Baixa	Rápida
GTO	Alta	Lenta
IGBT	Média	Média
MCT	Média	Média

2.4.2 Díodos de potência

Os díodos de potência são dispositivos semicondutores projetados para trabalhar em aplicações de alta tensão e que podem ter várias funções, como a de retificação,

roda livre (*freewheeling*) ou de *clamping*. Uma característica importante que estes elementos precisam de ter é a rapidez de comutação, com um valor muito pequeno de recuperação inversa e de entrada em condução. O tempo de recuperação inversa de um diodo é o tempo que este precisa para passar do estado de condução para o estado de bloqueio. Neste tempo muito curto, pode existir uma corrente inversa muito grande, trazendo como consequência uma grande dissipação de energia. O tempo de entrada em condução é o tempo que o diodo precisa para passar do estado de bloqueio para o estado de condução quando está diretamente polarizado, e durante este tempo, a tensão aos seus terminais pode cair rapidamente, o que pode levar a picos de corrente no circuito. Entre os diodos rápidos mais comuns podemos encontrar os diodos *schottky*, que apresentam os tempos mais pequenos de recuperação e de entrada em condução, relativamente aos diodos comuns, mas apresentam como desvantagem o facto da tensão de polarização inversa ser inferior a 200 V, e grande corrente de fugas, pelo que os diodos mais comuns a usar neste tipo de conversores são os diodos rápidos de potência [8].

A relação entre estes tempos de recuperação, direta ou inversa, tem influência na correção do fator de potência, uma vez que se o tempo de recuperação inversa do diodo for longo, o diodo vai estar a conduzir quando já deveria estar bloqueado, o que leva a perdas de comutação que afetam negativamente a eficiência do circuito. Por outro lado, tempos de recuperação lentos podem introduzir picos de corrente durante o processo de comutação, que causa ruído eletromagnético afetando o desempenho do sistema. A eficiência e a qualidade da correção do fator de potência depende da forma como o circuito consegue reagir às rápidas variações de corrente ou tensão e, por isso, os diodos com tempos de recuperação rápida garantem uma resposta mais próxima do ideal, melhorando o FP.

2.5 Tipologias de retificadores *Boost* com PFC

A tipologia mais popular para se conseguir um PFC ativo é a tipologia com conversor *boost*, que apresenta, na sua arquitetura, uma bobina na entrada cuja corrente pode ser controlada. Pode operar em três modos: CCM, DCM, e CrCM. Estes podem ainda ser divididos em três grandes classes [10]:

- a) Retificadores *Boost* com ponte de diodos *Bridge Boost Converters* (BBC);
- b) Retificadores *Boost* com Semi-ponte de diodos SBBC;
- c) Retificadores *Boost* sem ponte de diodos BLBC;

A escolha do tipo de conversor para correção do fator de potência (PFC) ativo é uma decisão crítica em projetos de eletrónica de potência, uma vez que existem muitas tipologias para efeito e a análise detalhada das vantagens e desvantagens de cada uma é fundamental para selecionar a mais adequada para uma aplicação específica. As etapas de funcionamento de todos os conversores aqui apresentados para

estudo e revisão da literatura consideram os componentes ideais, e que o conversor já se encontra em regime permanente.

2.5.1 Retificador *boost* com ponte de díodos BBC

Os conversores de potência BBC na sua tipologia clássica são obtidos a partir da tipologia clássica do retificador em ponte não controlado, seguido de um conversor *boost*, que eleva e regula a tensão como se apresenta na Figura 2.7. Tem sido a tipologia mais utilizada na conversão de baixa potência devido à sua simplicidade de implementação. Apresentam como vantagem baixos valores de THD e alto FP. Em contrapartida apresentam como desvantagem o número de elementos que constituem o circuito (quatro díodos na ponte retificadora, um elemento de comutação, dois de armazenamento de energia e um diódo para o conversor *boost*), que faz com que as perdas de condução possam ser elevadas. Apresentam ainda como grande desvantagem a necessidade de um filtro EMI entre a rede de alimentação e a ponte retificadora de forma a cumprir as normas internacionais para os harmónicos (THD inferior a 6%) [10].

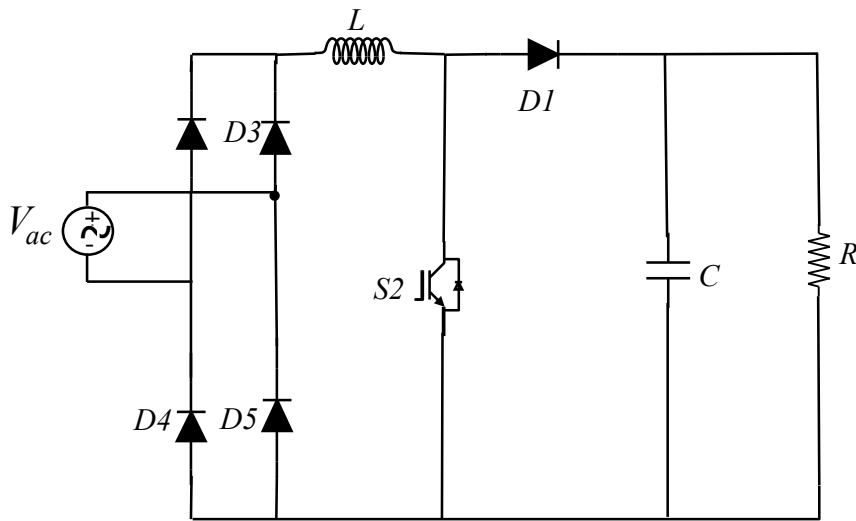


Figura 2.7: Tipologia convencional de um conversor PFC boost com ponte retificadora [7].

Para o conversor da Figura 2.7 apresentar um THD dentro da norma que rege a qualidade de harmónicos na rede de alimentação AC, [10] sugere uma frequência de comutação de 30 kHz, uma vez que com uma comutação mais rápida, os harmónicos principais ficam em frequências mais altas, que permite que se possa utilizar condensadores e bobinas mais pequenas. A bobina apresenta-se na parte DC do retificador e necessita de um cuidado dimensionamento, para o controlo da corrente de saturação [10]. É geralmente dimensionado e desenhado para aplicações que necessitem

de potências até 1 kW, devido ao equilíbrio entre a eficiência e o custo dos componentes. Apresenta ainda como vantagem o baixo ruído em MC, e trabalha com estratégias simples de modulação e controle. O sinal de comando para o elemento de comutação e os pontos da tensão retificada (tensão de saída e da bobina), podem ser todas referenciadas ao terminal negativo da saída do conversor. No entanto, com a necessidade de aumento da frequência de comutação, esta solução tradicional apresenta um alto valor de perdas de condução e comutação [11].

Etapas de funcionamento

As etapas de operação do conversor do BBC são as do funcionamento de um conversor *boost* integrado na tipologia em ponte, como se apresenta na Figura 2.8, em que as setas representam o caminho da corrente. Na etapa I, que acontece no semiciclo positivo da rede, o elemento de comutação S2 entra em condução e o diodo D1 está bloqueado uma vez que $V_O > V_L$. A corrente na bobina vai crescendo linearmente levando a que esta seja magnetizada e carregada com a energia da tensão de entrada V_{AC} e, simultaneamente, a carga é alimentada pelo condensador de saída. Quando o elemento de comutação S2 sai de condução, inicia-se a etapa II, em que o diodo D1 passa ao estado de condução e a energia na bobina e a fonte de alimentação AC fornecem corrente para carregar o condensador e alimentar a carga [12]. Estas etapas serão depois repetidas para o semiciclo negativo.

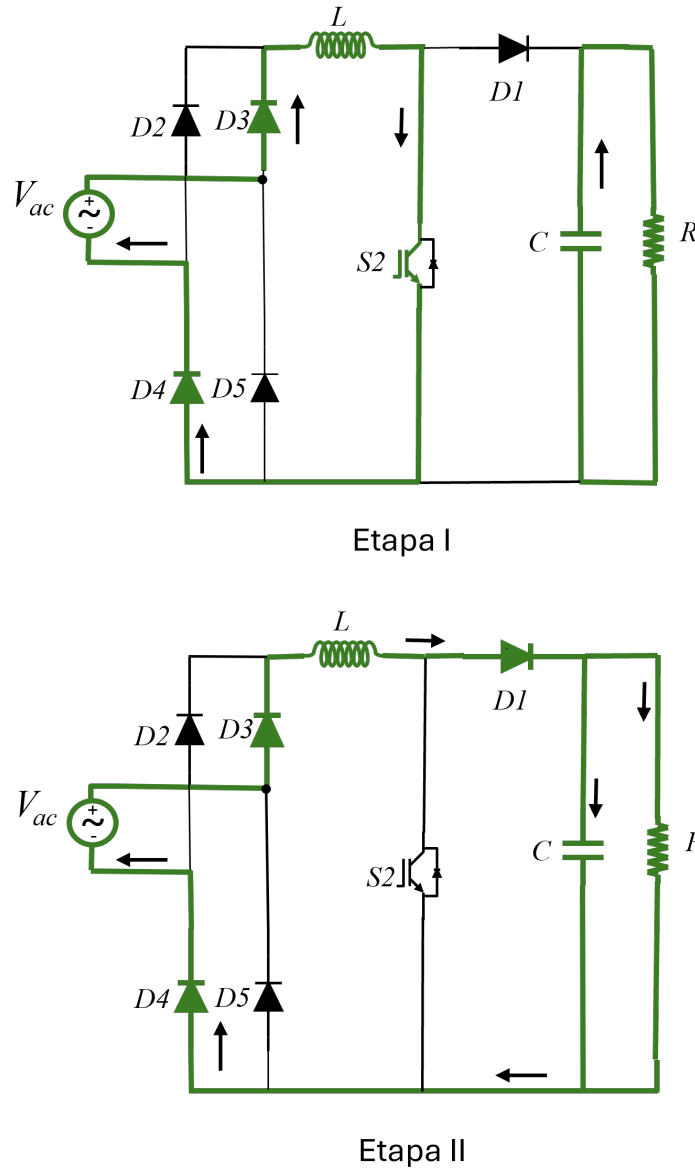


Figura 2.8: Etapas de funcionamento de um conversor com tipologia BBC. Etapa I - S2 On; Etapa II - S2 OFF

2.5.2 Retificador *boost* com semi-ponte de díodos SBBC

As tipologias SBBC são baseadas na tipologia convencional BBC, mas substituem dois dos díodos por dois elementos de comutação, S1 e S2, como se apresenta na Figura 2.9, evitando assim a necessidade de uma ponte retificadora completa na entrada, mas mantendo na mesma a tipologia *boost* [13]. São geralmente dimensionados e desenhados para aplicações de baixa potência até 1 kW.

Semibridgeless boost convencional

Nesta tipologia, a bobina fica entre a alimentação AC e os dois elementos de comutação, como se apresenta na Figura 2.9. Apresenta como vantagens a redução de perdas por condução, uma vez que retira à ponte retificadora dois díodos, baixo valor de ruído em MC e MD na corrente de entrada, quando comparados com a tipologia convencional BBC [10] e simplicidade no controlo por PWM aplicado aos elementos de comutação [7]. Como desvantagens, apresenta ruído MC que aparece devido ao facto do ponto de massa *Ground* (GND) da saída ser flutuante de acordo com a frequência de comutação [10]. Apresenta problemas de sensorização da tensão de entrada e de corrente devido ao facto da tensão de alimentação da entrada estar flutuante e de ser complexo medir estas grandezas nos elementos de comutação, ou nos díodos [13].

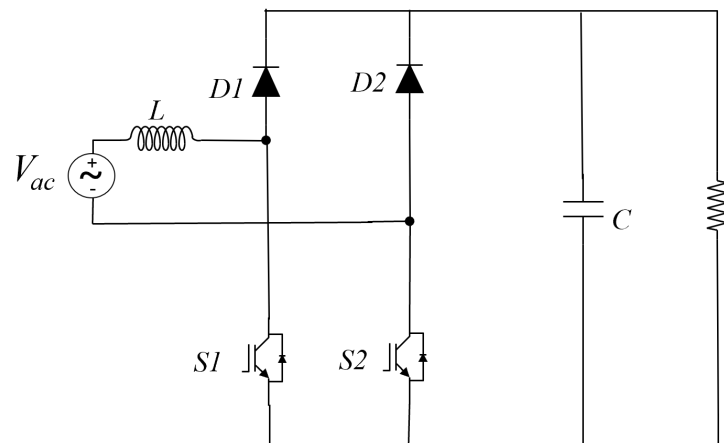


Figura 2.9: Tipologia Convencional SBBC

Outra grande vantagem que esta tipologia apresenta, é que os elementos de comutação, S1 e S2, podem ser comutados com o mesmo sinal de controlo ou de forma independente em cada semiciclo da rede. O conversor apresenta 4 etapas de funcionamento ao longo de um período, e que podem ser visualizados na Figura 2.10 (a,b) e na Figura 2.11 (c,d), respetivamente. O controlo do conversor será feito considerando que este opera em modo comum, ou seja, que o mesmo sinal de PWM é aplicado a ambos os transístores, mas como já foi referido anteriormente, o controlo da tipologia pode ser feito de forma independente.

Etapas de funcionamento

1ª Etapa (t_0, t_1) - A primeira etapa do conversor (Figura 2.10 a)) acontece durante o semiciclo positivo da fonte V_{ac} , quando os elementos de comutação, S1 e S2, estão em condução. A corrente vai crescendo na bobina L de forma linear, passa pelo

elemento de comutação S1, e retorna à fonte de alimentação pelo diodo do elemento de comutação S2, fazendo com que a bobina armazene energia.

2ª Etapa ($t1, t2$) - Na segunda etapa (Figura 2.10 b)), os elementos de comutação S1 e S2 saem de condução, e o diodo D1 fica polarizado diretamente. A fonte Vac e a bobina L entregam a sua energia à carga, carregam o condensador e a corrente retorna à fonte pelo diodo de roda livre que existe no elemento de comutação S2.

3ª Etapa ($t2, t3$) - A terceira etapa (Figura 2.11 c)) ocorre durante o semiciclo negativo da fonte Vac, quando os elementos de comutação S1 e S2 estão em condução e a corrente vai circular através de S2, passando por S1 e pela bobina L, fazendo com que esta armazene energia.

4ª Etapa ($t3, t4$) - Na quarta etapa de operação (Figura 2.11 d)) os elementos de comutação S1 e S2 saem de condução e o diodo D2 fica diretamente polarizado, fazendo com que a fonte Vac e a bobina L entreguem energia à carga e carreguem o condensador e a corrente retorna à fonte de alimentação pelo diodo roda livre do elemento de comutação S1.

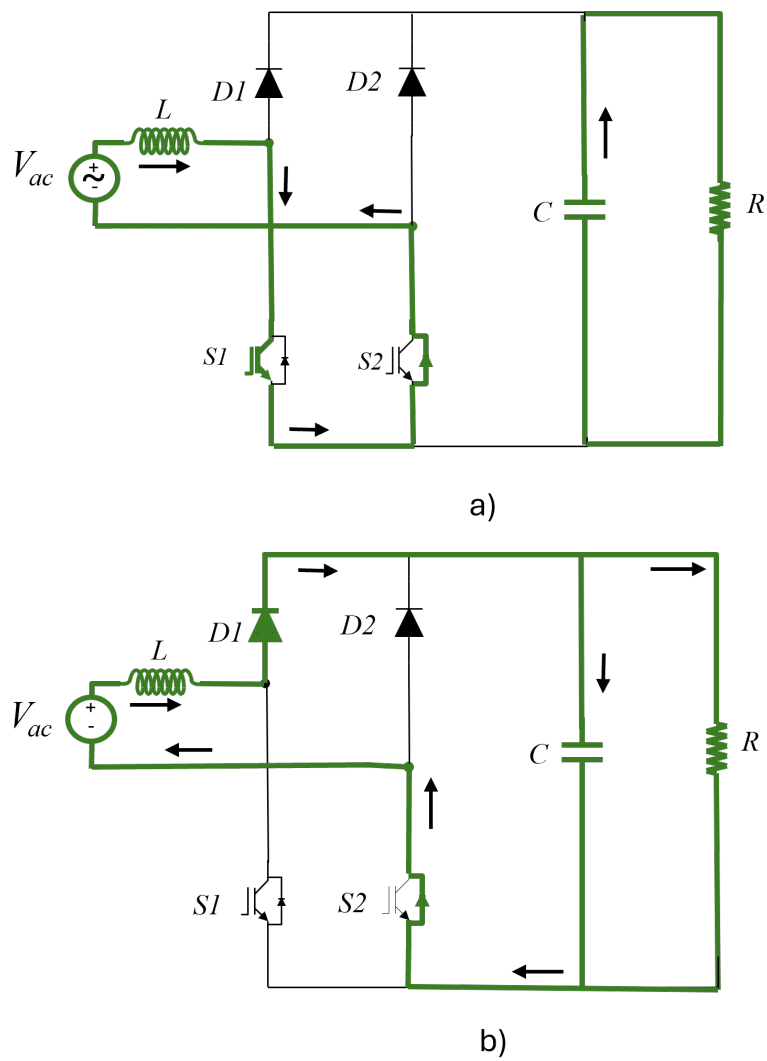


Figura 2.10: Semi-ciclo positivo de operação para o conversor SBBC convencional.

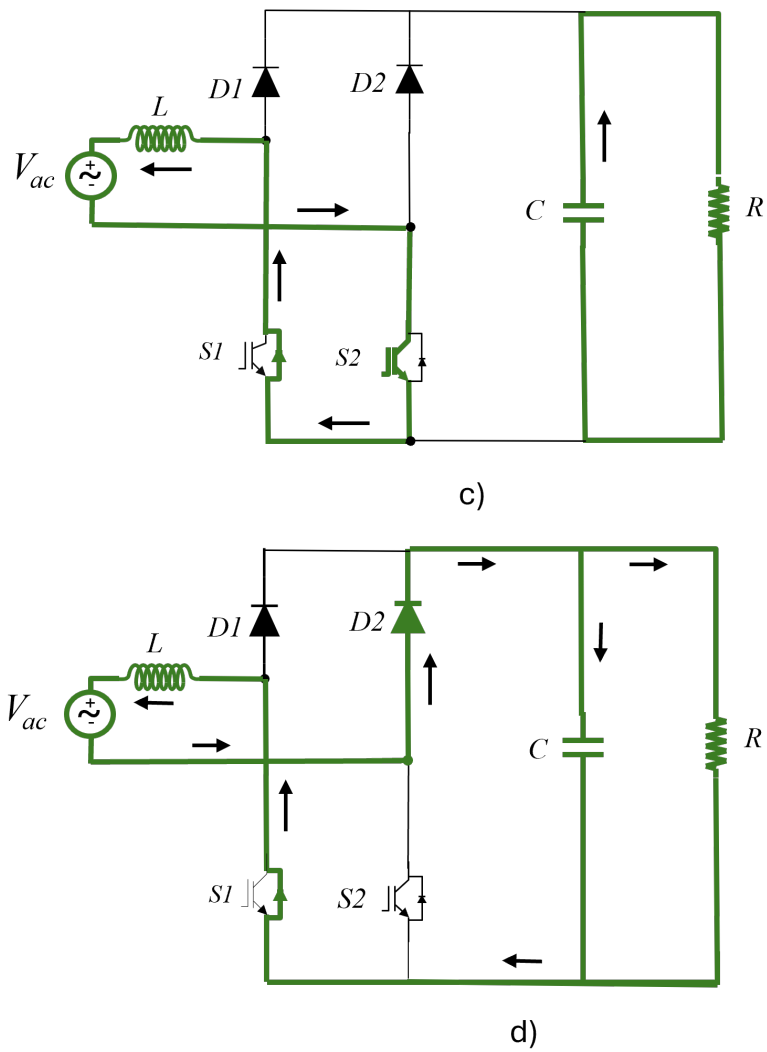


Figura 2.11: Semi-ciclo negativo de operação para o conversor SBBC convencional

As formas de onda que descrevem as diferentes etapas de operação do conversor quando os elementos de comutação têm o mesmo sinal de controlo apresentam-se na Figura 2.12.

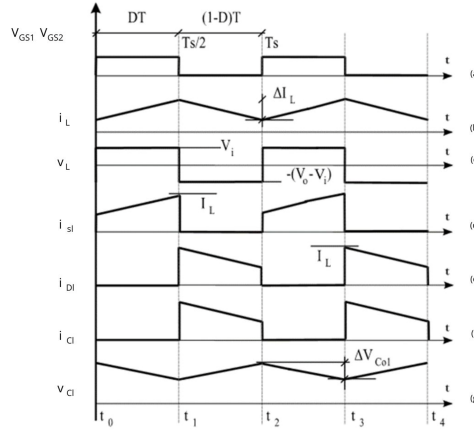


Figura 2.12: Formas de onda da tipologia SBBC.

Semi-bridgeless dual boost

A tipologia *Semi-bridgeless dual boost*, que se apresenta na Figura 2.13, pode ser vista como dois conversores *boost* que têm como objetivo substituir o retificador de entrada da tipologia convencional para evitar as perdas que estes trazem aos conversores. A fonte de tensão alternada é descrita por $v_{ac} = V_p \sin(\omega t)$, enquanto que a carga DC é representada pela resistência R . Os elementos L, Q1 e D1 operam no semiciclo positivo, enquanto L, Q2 e D2 operam no semiciclo negativo. O SBBC dual boost pode ser modelado como um conversor boost para cada semiciclo da rede em que os transístores atuam com o sinal de controlo u ($u = 1$ em condução e $u = 0$ em aberto). O modelo matemático (Equações 2.6 e 2.7) é obtido utilizando as leis de *Kirchhoff* para ambos os estados de comutação. A Equação 2.6 representa o comportamento da tensão de saída (v_o) (tensão DC), e a Equação 2.7 descreve a dinâmica da corrente alternada (i_s) [14].

$$v_L = L \frac{d}{dt} i_{ac} \quad (2.5)$$

$$\frac{dv_o}{dt} = -\frac{v_o}{RC} + (1-u) \frac{i_{ac}}{C} \quad (2.6)$$

$$\frac{di_{ac}}{dt} = \frac{v_{ac}}{L} - (1-u) \frac{v_o}{L} \quad (2.7)$$

A tipologia SBBC com *clamped diodes*, e que se apresenta na Figura 2.14, inclui dois díodos adicionais (D3 e D4) e mais uma bobina relativamente à tipologia convencional apresentada anteriormente.

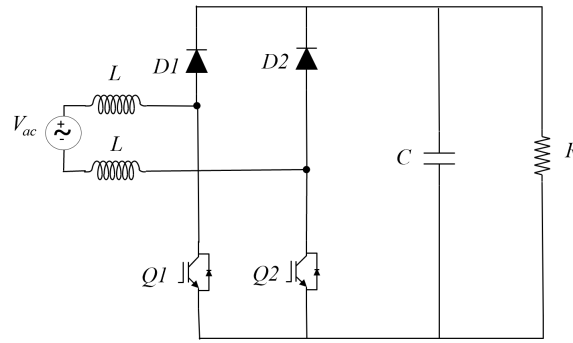
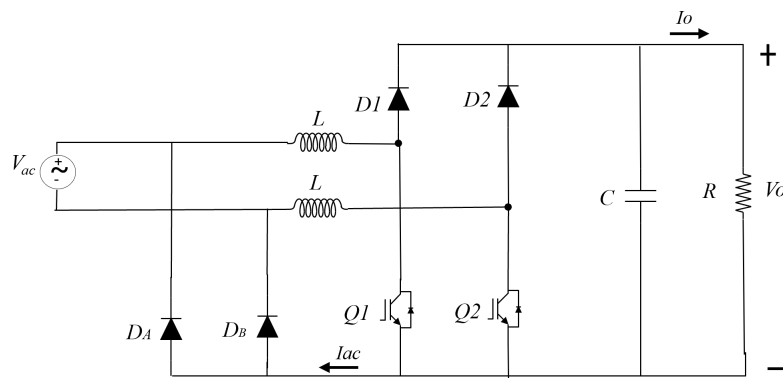


Figura 2.13: Tipologia SBBC dual boost convencional.

Figura 2.14: Tipologia SBBC dual boost com *clamped diodes*.

Etapas de funcionamento

Durante o semiciclo positivo, na etapa I, o elemento de comutação Q1 entra em condução, a corrente na bobina L vai aumentando linearmente, fazendo com que esta armazene energia, e retorna à fonte de alimentação AC através do diodo de *clamping* DB, enquanto que o condensador de saída C vai alimentando a carga. Na etapa II, o transistor Q1 sai de condução, e a tensão AC, somada à energia acumulada na bobina, alimentam a carga e carregam o condensador, como se apresenta na Figura 2.15.

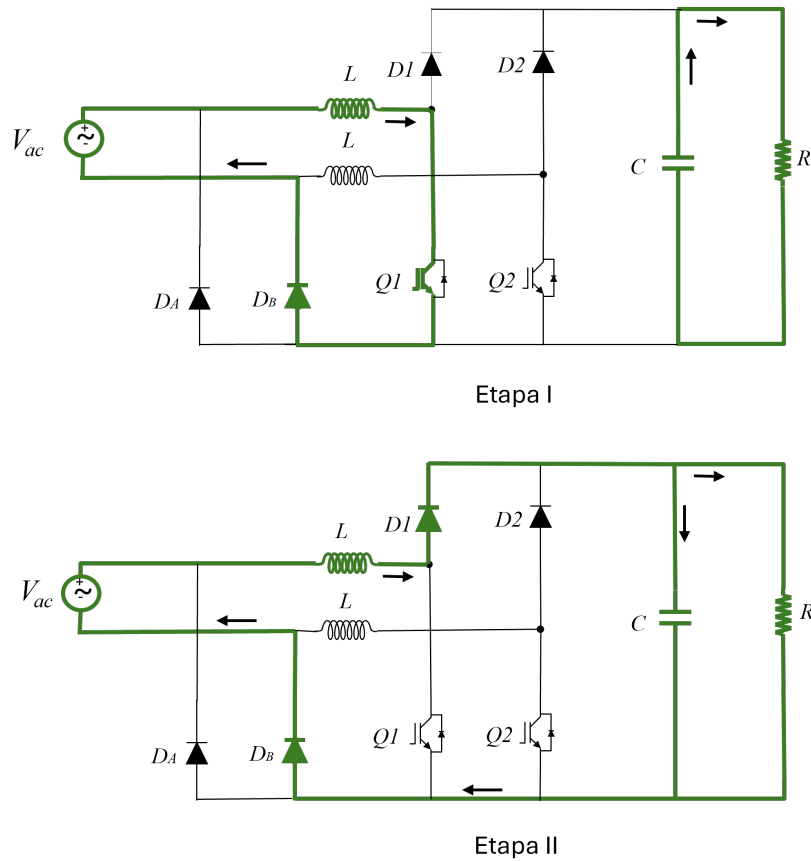


Figura 2.15: Etapas de funcionamento de um retificador com a tipologia SBBC *dual boost* para o semiciclo positivo.

Para o semiciclo negativo, o funcionamento da tipologia SBBC *dual boost*, é semelhante ao do semiciclo positivo, só que em vez de trabalhar o transistor $Q1$, trabalha o transistor $Q2$ e em vez do diodo DB , está a conduzir o diodo DA , como se apresenta na Figura 2.16.

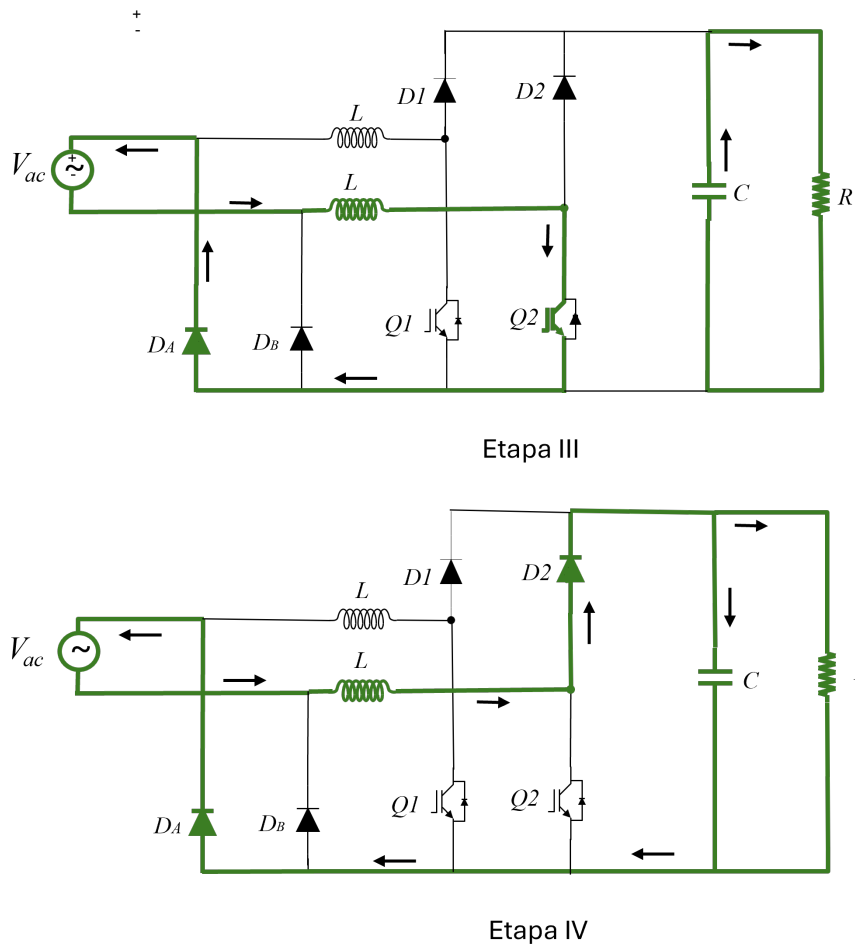


Figura 2.16: Etapas de funcionamento de um retificador com a tipologia SBBC *dual boost* para o semiciclo negativo.

Quando este conversor se encontrar a funcionar em regime permanente (após transitório inicial), para uma carga fixa, a energia armazenada na bobina durante o tempo de carga (SPWM=1 ou $u=1$) é igual à energia fornecida para a carga, durante o tempo de descarga da bobina (SPWM=0 ou $u=0$). Isto acontece porque, em regime permanente, os sinais são periódicos. Se a bobina carregasse mais do que descarregasse, isto repetir-se-ia nos períodos seguintes e a corrente na bobina iria tender para infinito, o que não é possível. Assim, durante um ciclo de PWM a corrente na bobina tem a forma de onda apresentada na Figura 2.17.

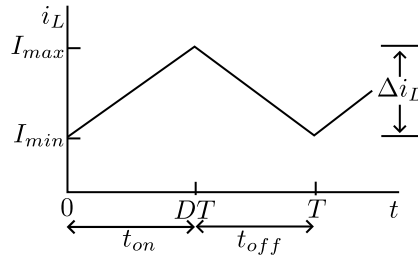


Figura 2.17: Forma de onda da corrente na bobina durante um ciclo de PWM. A variação positiva de corrente durante a carga (t_{on}) é igual à variação negativa de corrente durante a descarga (t_{off}).

A corrente na bobina ao longo do tempo pode ser dada pela Equação 2.8

$$i_L = \frac{1}{L} \int v_L(t) dt \quad (2.8)$$

Durante o tempo de carga, a corrente na bobina aumenta segundo uma rampa, durante t_{on} , visto que a tensão aos seus terminais é a tensão de entrada do conversor (que se considera constante durante um período de PWM), como se apresenta na etapa I da Figura 2.15. Durante o tempo de descarga t_{off} , a bobina perde corrente e vê aos seus terminais uma tensão constante de $v_o - v_i$, como é apresentado na etapa II da Figura 2.15.

Deste modo,

$$\int_0^{t_{on}} v_i dt = \int_{t_{on}}^{t_{on}+t_{off}} (v_i - v_o) dt \quad (2.9)$$

É importante relembrar que uma vez que o *duty cycle* pode ser dado pela Equação 2.10

$$D = \frac{t_{on}}{t_{on} + t_{off}} \quad (2.10)$$

A partir das Equações 2.9 e 2.10 encontra-se o valor do *duty cycle* que relaciona a tensão de entrada com a tensão de saída.

$$\frac{v_o}{v_i} = \frac{D}{1 - D} \quad (2.11)$$

$$D = \frac{v_o - v_i}{v_o} \quad (2.12)$$

Retificador *boost* sem ponte de díodos BLBC

Os conversores BLBC apresentam uma tipologia com uma bobina em série com a fonte AC, em que a ponte retificadora tradicional é substituída por dois braços, um constituído por díodos que interligam a saída DC com a entrada AC, o que permite reduzir bastante as correntes de recuperação dos mesmos, e ainda um braço

constituído por dois elementos de comutação, em que cada um deles conduz em cada semiciclo do período, como se apresenta na Figura 2.18 a). O braço que contém os díodos é designado por braço de baixa de frequência, enquanto que o braço que contém os elementos de comutação é designado por braço de alta de frequência. O braço de baixa frequência pode ser substituído por um braço com elementos de comutação, se o objetivo for aumentar a eficiência total do conversor [15] como se apresenta na Figura 2.18 b). No braço de alta frequência, devem ser usados elementos de comutação que apresentem tempos de recuperação muito baixos de forma a evitar picos de corrente, quando a onda de entrada de tensão passa por zero. Por esta razão, grande parte deste tipo de conversores usa semicondutores com a tecnologia *Gallium Nitride* (GaN), que apresenta tempos de comutação e de recuperação muito baixos. É uma tipologia usada para baixa tensão e potência, mas que pode também servir para média potência, quando utilizada a tecnologia referida anteriormente, o que permite frequências de operação na ordem dos 100 kHz, apresentando valores de perdas mais baixos quando comparados a elementos de comutação IGBT a baixas frequências [10]. Pode trabalhar no modo CCM ou DCM.

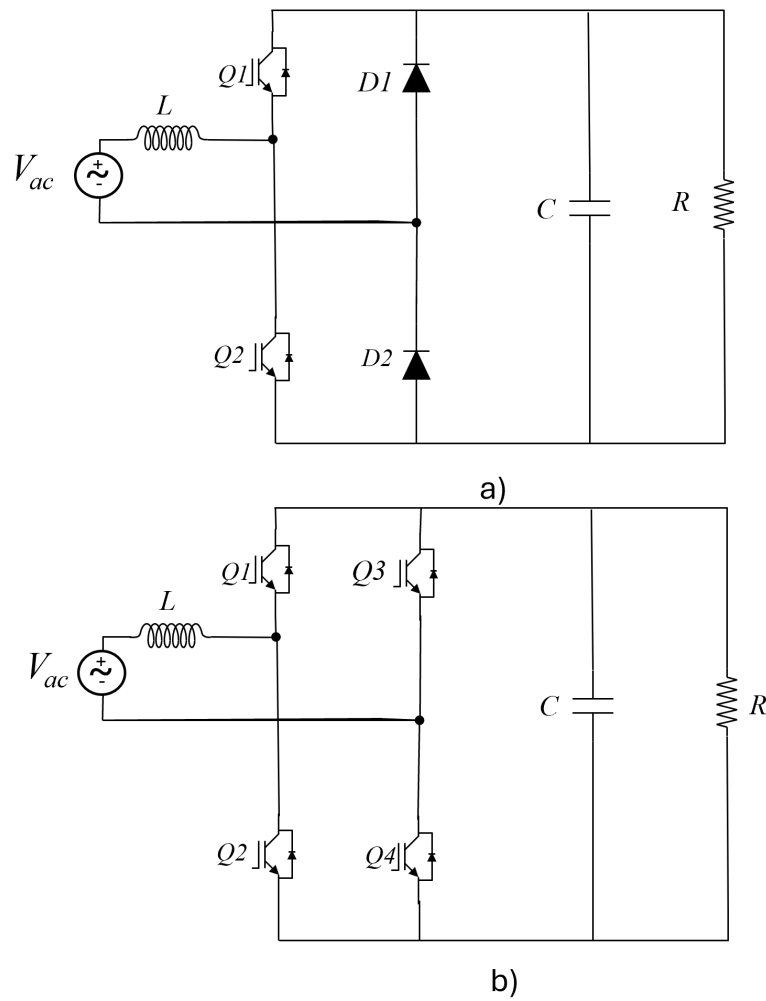


Figura 2.18: Tipologias do conversor BLBC.

2.5.3 Tipologia *Bridgeless Totem-Pole*

A tipologia mais básica do tipo *bridgeless* é designada por *Totem-Pole*, que se apresenta na imagem 2.19 e que funciona de forma diferente no semiciclo positivo e negativo da onda sinusoidal de tensão. Durante o semiciclo positivo, o elemento de comutação $Q2$ com *duty cycle* D entra em condução e a bobina carrega através do retorno à fonte por $D2$. No restante tempo de *duty cycle* $(1-D)$ para o mesmo semiciclo, o elemento de comutação $Q1$ e $D2$ estão em condução, o que leva a que a bobina e a fonte de alimentação V_{ac} carreguem o condensador e alimentem a carga.

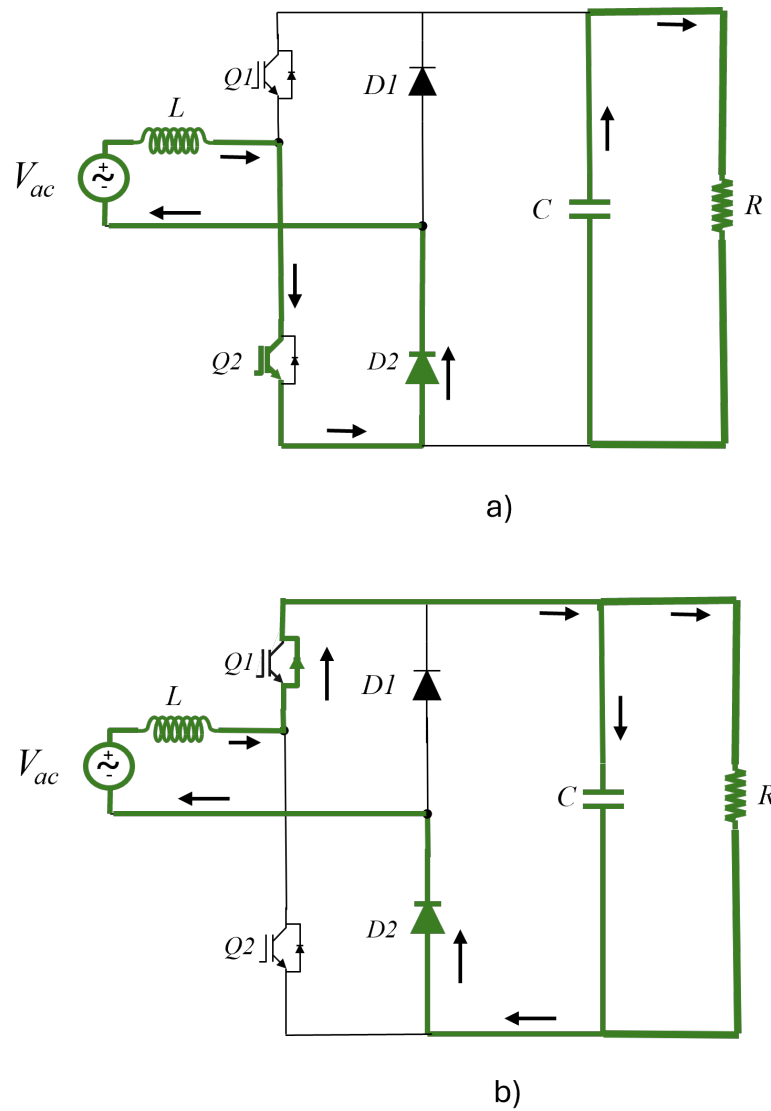


Figura 2.19: Etapas de funcionamento de um retificador com a tipologia BLBC Totem-pole para semiciclo positivo.

No semiciclo negativo, o princípio de funcionamento é igual, só que os elementos de comutação invertem a sua função, e a bobina passa a carregar durante o período de *duty cycle* (D) pelo elemento de comutação $Q1$ e $D1$, e descarrega no restante tempo de *duty cycle* ($1-D$) pelo elemento de comutação $Q2$ e $D1$ para a carga e para o condensador.

Desta forma, para um ciclo de operação, os dois elementos de comutação $Q1$ e $Q2$ e a bobina fazem um conversor *boost* sincronizado, em que durante cada semiciclo a corrente vai fluir pela bobina em sentidos diferentes, que será necessário ter em consideração no momento em que se vai implementar o controlo PWM para cada um dos elementos de comutação.

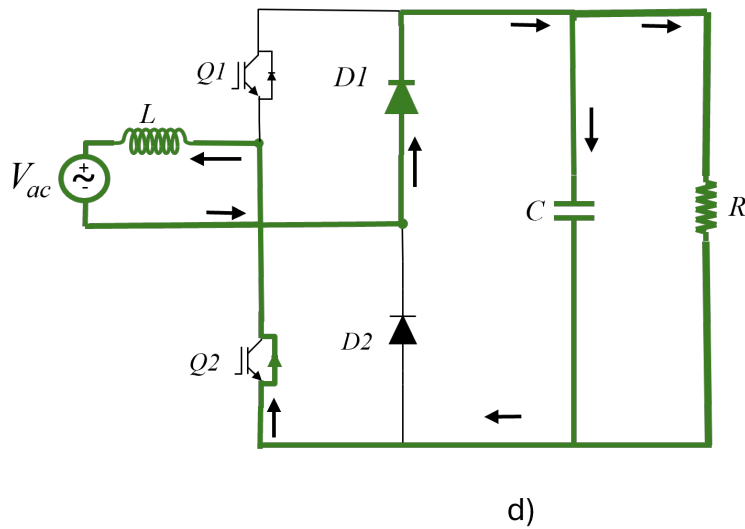
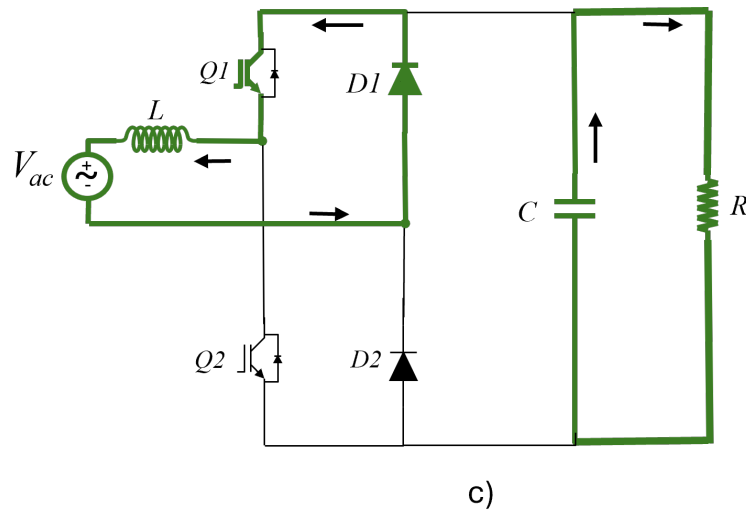


Figura 2.20: Etapas de funcionamento de um retificador com a tipologia BLBC Totem-pole para semiciclo negativo.

2.5.4 Técnicas de PWM

A modulação por largura de impulso é uma técnica utilizada em conversores de potência para fazer a conversão de energia. A principal função do PWM é variar a largura de impulso de forma a controlar a quantidade de energia que é entregue a uma carga. Dependendo da aplicação e da necessidade do conversor diferentes tipos de PWM podem ser utilizados para fazer o controle do conversor, como por exemplo, PWM fixo ou sinusoidal (SPWM).

PWM fixo

Os semicondutores podem ser controlados através de técnicas de modulação por frequência ou por duração de pulso (PWM). Na técnica PWM o elemento de comutação trabalha com um período de comutação T , e conduz durante um período de tempo designado por T_{on} . A relação entre este tempo de condução e o período de comutação é designado por *duty cycle* (D).

Numa perspetiva analógica, nesta técnica existem sempre dois sinais que são comparados um ao outro, um sinal designado por sinal de referência que apresenta uma frequência baixa, e um sinal designado por portadora com uma frequência elevada, que resulta num sinal alternado com uma frequência fixa e largura de impulso variável [16]. O sinal de referência a usar depende do sinal que se pretende obter à saída do tipo de conversor com que se está a trabalhar. Dessa forma, nos conversores CC-CC, o sinal de referência é um sinal de tensão contínuo enquanto que nos conversores CC/CA (monofásico) ou CA/CC o sinal de referência é uma senoide com a frequência que se pretende obter na saída ou utilizar como referência, respetivamente.

O sinal da portadora é um sinal de alta frequência, na ordem dos kHz, tipicamente com forma de onda triangular, e é responsável pela frequência de comutação dos transístores existentes no conversor. A largura do sinal PWM na saída do comparador varia de acordo com a amplitude do sinal de referência em comparação com a amplitude do sinal da portadora, conseguindo-se dessa forma uma modulação por largura de impulso, como se apresenta na Figura 2.21.

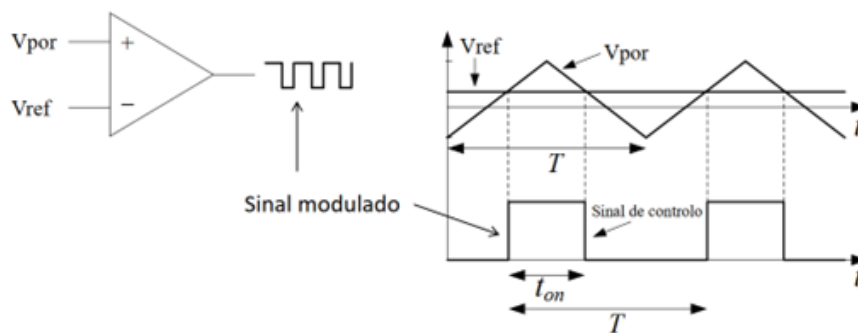


Figura 2.21: Formas de onda típicas para obter PWM fixo[16].

O controlo do conversor exige que os elementos de comutação do mesmo braço trabalhem em momentos diferentes, surgindo a noção de sinal complementar, que significa que os sinais de PWM aplicados a cada elemento de comutação serão distintos, ou seja, quando um deles está a conduzir o outro está *off* e vice-versa, como se apresenta na 2.22. Nesta situação, é necessário impor um tempo morto para evitar que ambos os elementos de comutação conduzam simultaneamente, provocando um curto-circuito indesejado.

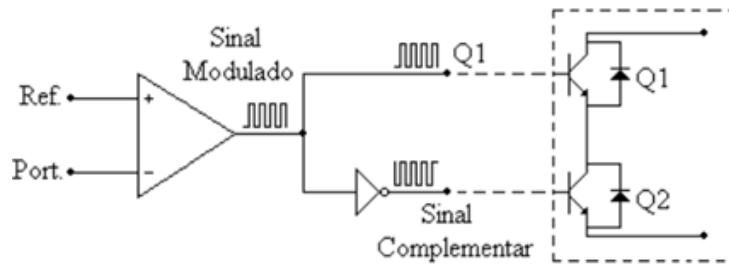


Figura 2.22: Sinais complementares de PWM[16].

Uma solução passa por usar *drivers* que asseguram este intervalo de tempo entre a comutação de diferentes elementos de comutação no mesmo conversor. Habitualmente, em conversores de eletrônica de potência, utilizam-se *drivers* isolados para separar a parte de potência, que apresenta correntes e tensões bastante elevadas da parte de controle que são sinais vindos do microcontrolador.

SPWM – Sinusoidal Pulse Width Modulation

O SPWM é uma técnica de modulação por largura de pulso sinusoidal, e baseia-se na comparação de dois sinais, em que o sinal de referência é uma onda sinusoidal, enquanto que o sinal da portadora é uma onda triangular com frequência fixa. Neste tipo de PWM existem dois parâmetros muito importantes a ter em conta, que são o índice de modulação em amplitude, designado por m_a , que modula a razão cíclica do sinal de comando para os transístores, e o índice de modulação em frequência, designado por m_f . Na saída do comparador aparece o sinal PWM, resultante da comparação das duas ondas, que apresenta valor lógico um quando os valores de amplitude da onda portadora forem inferiores aos valores da amplitude da onda de referência e nível lógico zero quando o valor da amplitude da onda da portadora for superior ao valor da onda de referência, como se pode visualizar na Figura 2.23 [17] [16].

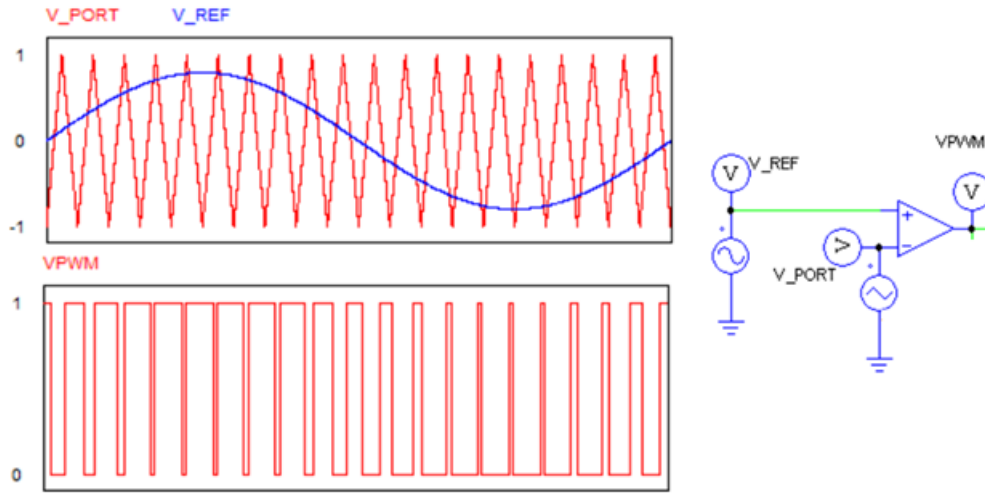


Figura 2.23: Formas de onda típicas para SPWM[18].

Os valores de m_a e m_f podem ser determinados pelas equações 2.13 e 2.14, em que V_{ref} e F_{ref} representam os valores da amplitude da tensão e frequência da onda de referência, e V_{port} e F_{port} a amplitude da tensão e frequência da onda portadora.

$$m_a = \frac{V_{ref}}{V_{port}} \quad (2.13)$$

$$m_f = \frac{F_{ref}}{F_{port}} \quad (2.14)$$

A frequência da onda de referência será a frequência fundamental do PWM à saída do comparador, enquanto que a frequência da onda portadora impõe a frequência de comutação para os semicondutores.

2.5.5 Variantes do SPWM

No contexto dos retificadores *boost* com PFC existem algumas variantes à técnica atrás descrita.

Em [19] é apresentado uma forma de controlo SPWM para o conversor *semibridgless boost* PFC quando se encontra a trabalhar com controlo comum para ambos os elementos de comutação, com o objetivo de ser uma solução atrativa para soluções acima de 1 kW onde a eficiência é considerada um parâmetro crítico. Nesta forma de controlo, ambos os elementos de comutação estão em condução ao mesmo tempo, justificando apenas a necessidade de um *driver*, o que aumenta a eficiência, quando comparados aos conversores que usam circuitos de *driver* separados para os elementos de comutação. O PWM gerado para esta solução apresenta-se na Figura 2.24. Neste tipo de controlo, o PWM é comum a ambos os elementos de comutação e aplicado de igual forma, tanto na arcada negativa como na arcada positiva.

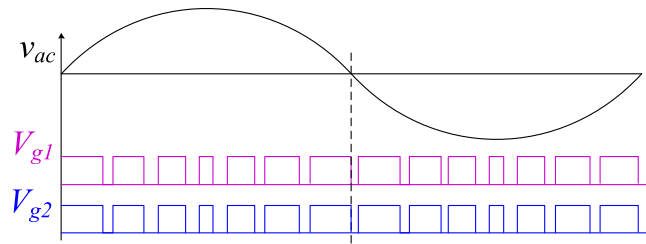


Figura 2.24: Relação do PWM com a senoide com controle comum[19].

No mesmo artigo é ainda apresentada outra técnica de modulação em que as *gates* dos elementos de comutação são controladas de forma independente. Um dos elementos de comutação estará a conduzir durante cada semiciclo da onda de entrada sinusoidal enquanto que o outro é controlado por um PWM com *duty cycle* variável, como apresentado na Figura 2.25.

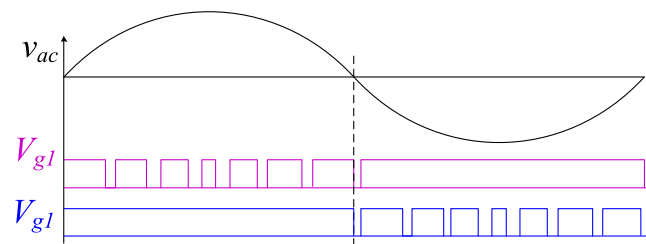


Figura 2.25: Relação do PWM com a senoide com controle independente[19].

Capítulo 3

Simulação e resultados

3.1 Implementação dos conversores

Ao longo deste capítulo serão abordadas as simulações efetuadas para os diferentes conversores *boost* e discutidos os resultados obtidos com o objetivo de seleção da melhor tipologia a implementar, que será apresentada no capítulo seguinte.

A etapa de simulação foi bastante importante ao longo do trabalho, uma vez que permitiu aferir os valores de corrente e tensão que os elementos do conversor devem suportar, assim como o melhor valor de indutância.

Foi utilizada a ferramenta de software PLECS, desenvolvida pela Plexim, para as simulações ao nível de circuitos elétricos, especialmente projetada para eletrónica de potência.

Ao longo de todas as simulações é usado um bloco que permite medir o FP obtido, e em cada tipologia será apresentado o esquema elétrico do circuito e do controlo utilizados para os elementos de comutação, assim como as tabelas relativas aos resultados obtidos.

O valor da tensão de entrada é de $12 V_{\text{rms}}$. Foi escolhido também para valor de carga do conversor 100Ω e que será designada por $\mathbf{R}$. O valor de $\mathbf{L}$ a simular pode adquirir diferentes valores para estudo de diferentes resultados de saída. O valor da resistência interna da bobina irá depender do tipo de bobina utilizada, designada por $\mathbf{R_L}$.

Para gerar o PWM referido no capítulo 2, para os elementos de comutação, usou-se a modulação SPWM com uma onda portadora com forma de onda triangular de

1 V_{pp} e frequência de 10 kHz, que é comparada a uma onda moduladora com forma de onda sinusoidal retificada (módulo da função seno), frequência da senoide de 50 Hz (100 Hz para o sinal em módulo) e valor de amplitude variável para simular diferentes tipos de modulação designada por **V_Sinal**. A Figura 3.2 mostra um exemplo deste sinal PWM.

Em cada simulação é apresentado um amperímetro e um voltímetro na entrada. O amperímetro mede a corrente de entrada, *I_{in}* e o voltímetro, *V_{in}*, mede o valor da tensão de entrada. Ambos os elementos de medida servem posteriormente para cálculo do FP através do bloco já referido anteriormente. Para os elementos de comutação foram escolhidos IGBT que pudessem apresentar díodos roda livre, elementos importantes na forma de funcionamento deste tipo de conversor, e que apresentam na sua *gate* um SPWM designado por **s1**.

3.1.1 Fator de potência

O circuito apresentado na Figura 3.1 foi implementado em todas as tipologias onde foram retirados os valores de potências.

Na Figura 3.1 é implementado o cálculo do FP, segundo a Equação 2.4, assim como a potência ativa, pela Equação 2.2 e potência aparente, pela Equação 2.3.

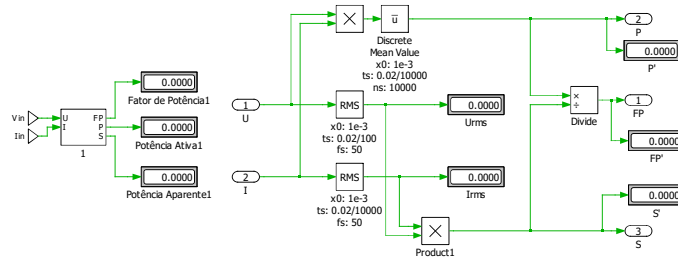


Figura 3.1: Simulação para medição do fator de potência.

3.1.2 Sinal SPWM

O SPWM aplicado aos conversores neste capítulo tem como base o exemplo da Figura 3.2. Este consiste numa portadora a 1 kHz para uma melhor visualização (comparativamente a uma portadora a 10 kHz) e uma onda sinusoidal retificada. O objetivo do SPWM é que o *duty cycle* seja mínimo quando a onda sinusoidal tiver maior amplitude e seja máximo quando esta está no mínimo, como já referido no capítulo 2. Para uma tensão de saída de 50 V podemos calcular o *duty cycle* mínimo e máximo.

Valor mínimo

$$D = \frac{V_O - V_I}{V_O} \quad (3.1)$$

$$D = \frac{50 - 17}{50} \quad (3.2)$$

$$D = 0,66 \quad (3.3)$$

Valor máximo

$$D = \frac{V_O - V_I}{V_O} \quad (3.4)$$

$$D = \frac{50 - 0}{50} \quad (3.5)$$

$$D = 1 \quad (3.6)$$

Para evitar que a bobina atinja valores de corrente demasiado elevados, o *duty cycle* do PWM é limitado a um valor máximo de 95%.

Os sinais **portadora** e **V_sinal** são comparados segundo o circuito da Figura 3.4, em que o valor máximo de **V_Sinal** é definido como 0,29 de modo a obter o *duty cycle* mínimo pretendido de 0,66.

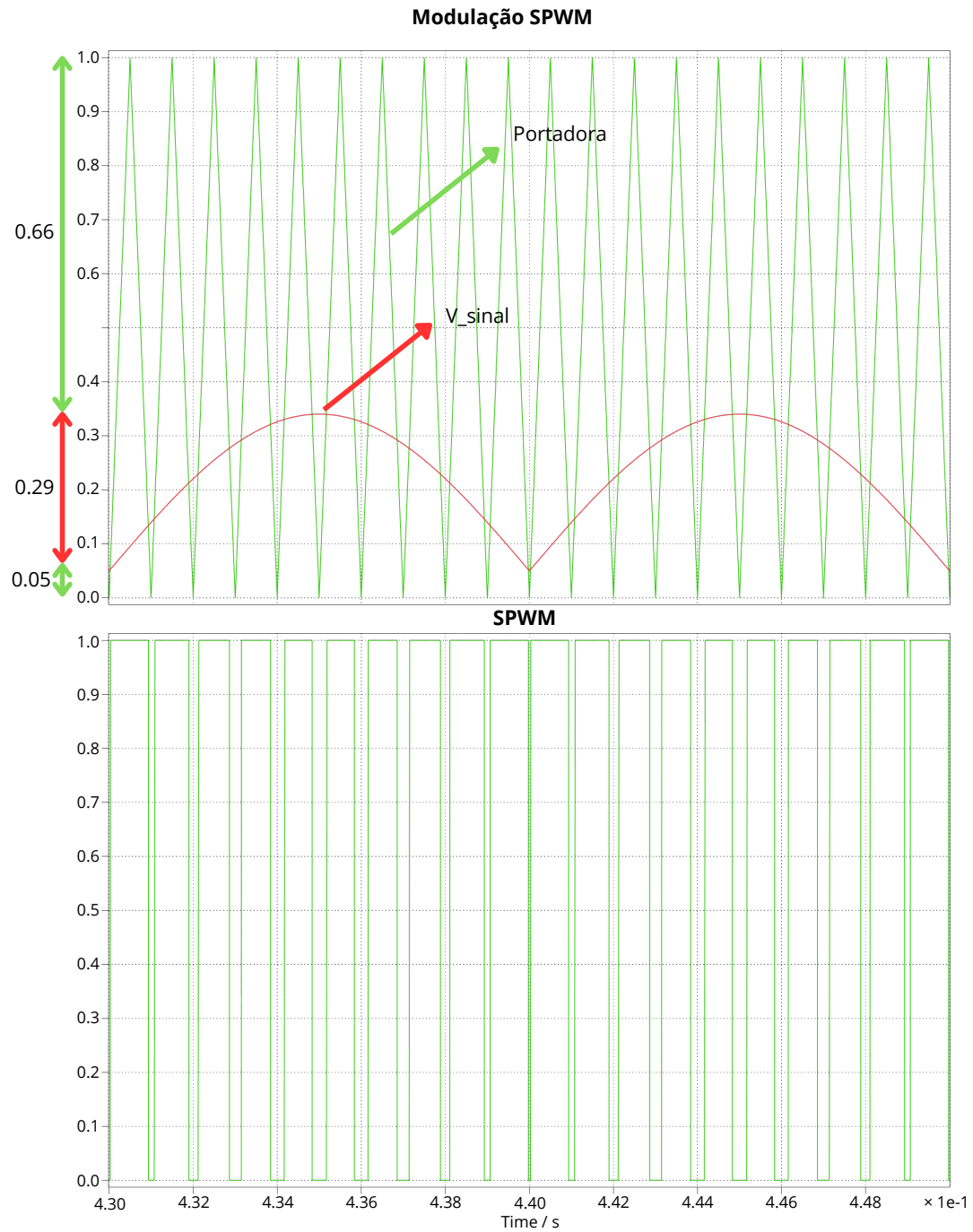


Figura 3.2: Exemplo de sinal SPWM.

3.1.3 *Semi-bridgeless Dual Boost com clamped diodes*

Para esta tipologia de conversor de potência irão ser simuladas duas estratégias de controlo SPWM distintas, uma designada por "SPWM comum" e outra por "SPWM

independente".

Tipologia SBBC com *clamped diodes* e controlo SPWM comum

A tipologia *semi-bridgeless dual boost* com controlo SPWM comum é simulada com o esquema elétrico que se apresenta na Figura 3.3.

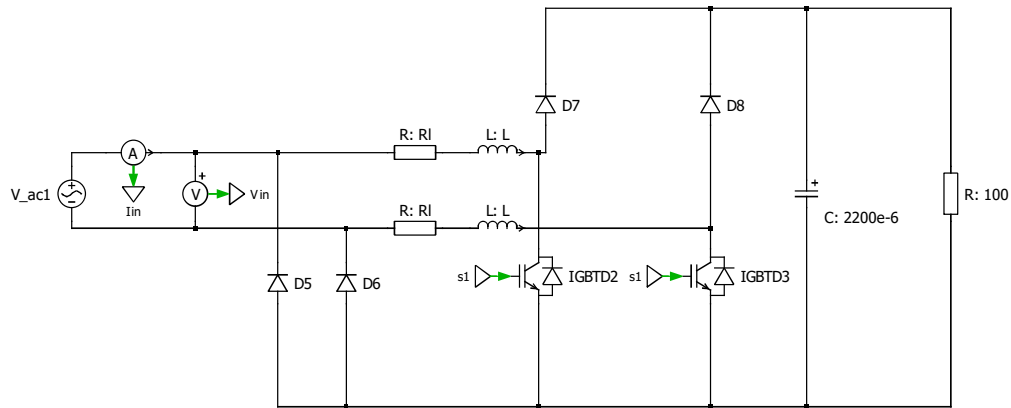


Figura 3.3: Circuito para simulação do conversor *semi-bridgeless dual boost*.

O PWM designado por **s1** é apresentado no circuito elétrico da Figura 3.4. Este é aplicado a ambos os elementos de comutação, tendo como objetivo ser uma modulação SPWM que tem na sua base a comparação de uma onda triangular com frequência 10 kHz com uma onda sinusoidal retificada de frequência 100 Hz. É colocado ainda uma constante de 5% para que o *duty cycle* não exceda os 95%.

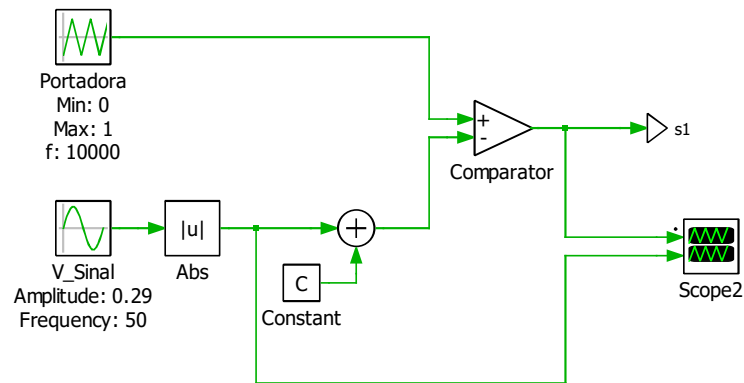


Figura 3.4: Simulação do controlo para o conversor SBBC dual boost (PWM comum).

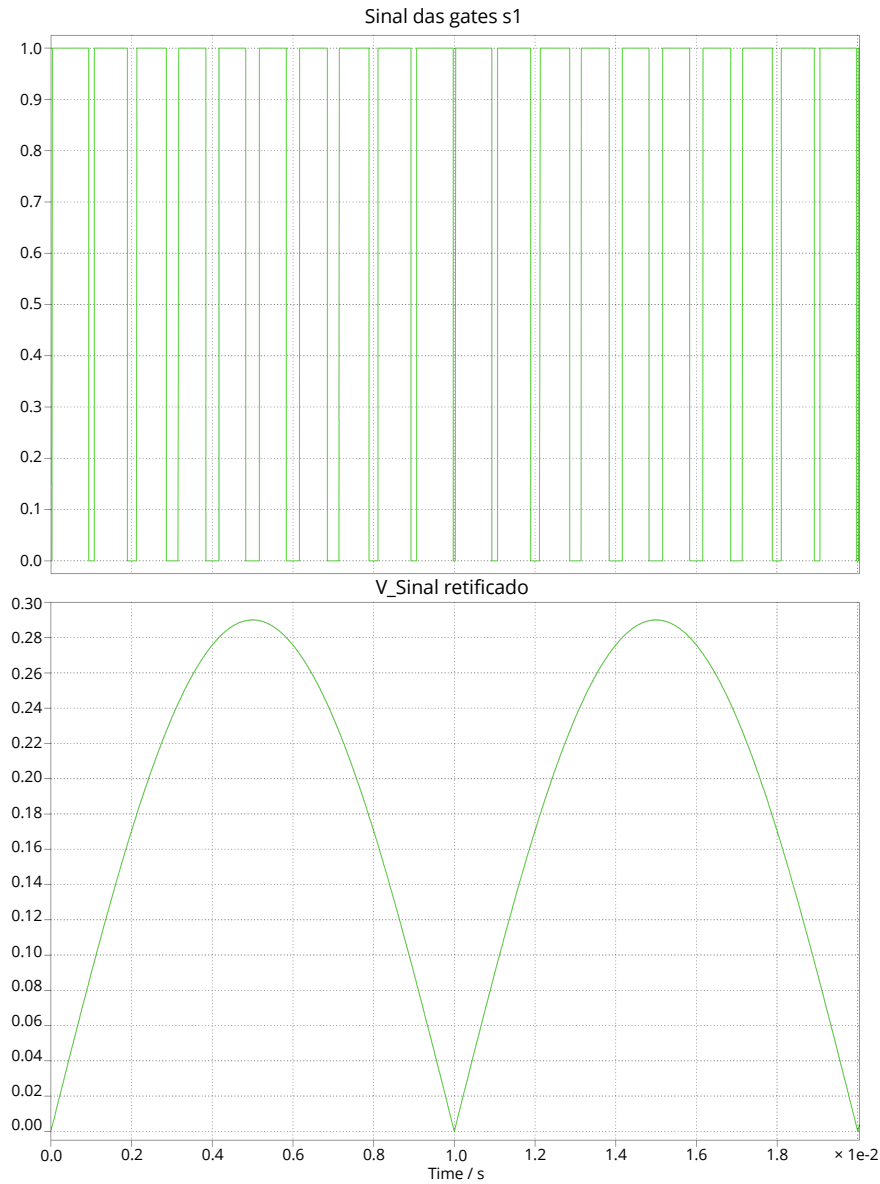


Figura 3.5: Sinais de controlo para conversor SBBC *dual boost* (SPWM comum).

A Tabela 3.1 apresenta resultados relevantes de simulação do conversor *semi-bridgeless boost* com SPWM comum. Para cada um dos 3 valores de indutância da bobina, foram registados os valores mínimos e máximos para a gama de tensão pretendida 40 V a 50 V, variando o **V_Sinal**.

Os resultados mostram que quanto mais pequena é a bobina melhores são os resultados, conseguindo-se um FP de 0,91 para a tensão mínima de 40 V, e também um FP de 0,91 para o valor máximo de tensão 50 V.

Tabela 3.1: Resultados do conversor *Semi-bridgeless Boost* com SPWM comum.

Bobina (L/RL)	V_Sinal	FP ($\cos\phi$)	THD (%)	P _{apar.} (VA)	P _{ativa} (W)	I _{out_pico} (A)	V _{out_médio} (V)	V _{out_ripple} (V)	V _{out_max} (V)
2mH / 0,5Ω	0,22	0,85	22	34,14	28,96	4,5	49,86	0,75	50,26
2mH / 0,5Ω	0,31	0,86	23	21,32	18,3	3	40,88	0,65	41,23
1,4mH / 0,36Ω	0,24	0,86	24	32,03	27,57	4,5	49,99	0,8	50,43
1,4mH / 0,36Ω	0,33	0,88	26	19,88	17,4	3	40,52	0,7	40,88
0,5mH / 0,2Ω	0,27	0,9	38	28,22	25,67	5	49,56	0,9	50,04
0,5mH / 0,2Ω	0,35	0,91	41	18,61	17,01	3,5	40,66	0,75	41,04
0,4mH / 0,2Ω	0,27	0,91	40	28,36	25,94	5,5	49,82	0,9	50,3
0,4mH / 0,2Ω	0,35	0,91	44	18,86	17,17	4	40,83	0,7	41,2

O valor máximo de tensão de saída é 41,2 V, valor médio 40,83 V e o THD de 44 %. O FP obtido é de 0,91. É importante salientar que o último resultado da Tabela 3.1 apresenta o maior valor de FP, apesar de este apresentar maior distorção harmónica (THD = 44%) em relação ao primeiro resultado (THD = 22%). Isto deve-se ao facto de o fator de potência ser obtido pelo produto de duas componentes, uma relacionada com o desfasamento entre a tensão e a corrente (ϕ) e outra relacionada com a distorção da corrente (THD). Ambos estes termos do produto podem variar entre zero e um, sendo que o melhor resultado de FP é dado quando ambos são um. A Equação 3.7 evidencia a decomposição do FP neste produto.

$$FP = \cos \phi \cdot \frac{1}{\sqrt{1 + THD^2}} \quad (3.7)$$

As fases da tensão e corrente podem ser obtidas a partir da FFT destes sinais. O desfasamento (ϕ) é dado pela diferença entre as fases da tensão e da corrente, que é possível visualizar na Figura 3.6.

Tabela 3.2: Contribuição do ϕ e THD para o FP

Indutância/Resistência	ϕ	THD (%)	$\cos \phi$	$\frac{1}{\sqrt{1+THD^2}}$	FP
2 mH / 0,5 Ω	0,5168	22	0,86	0,98	0,85
0.4 mH / 0,5 Ω	0,087	44	0,99	0,9153	0,91

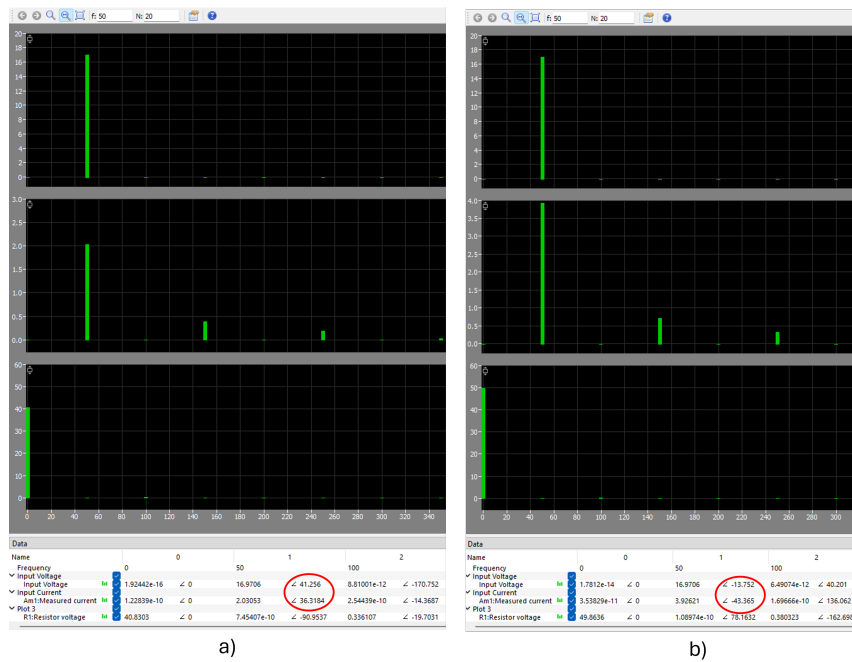


Figura 3.6: FFT a) Indutância 2 mH; b) Indutância 0,4 mH.

A Figura 3.7 é um exemplo do resultado da simulação do conversor para a bobina de 0,4 mH, com a resistência interna de $0,2\Omega$, presente na Tabela 3.1. O valor máximo de tensão de saída é 50,3 V, valor médio 49,82 V e a THD de 44 %. O FP obtido é de 0,91. No primeiro gráfico apresenta-se a forma de onda da tensão de saída (DC), que apresenta *ripple* na ordem dos 0,9 V e no segundo são visualizadas as formas de onda da tensão de entrada (com um fator de atenuação de 0,2) com a onda de corrente. A ondulação da forma de onda da corrente tenta acompanhar a forma de onda de tensão.

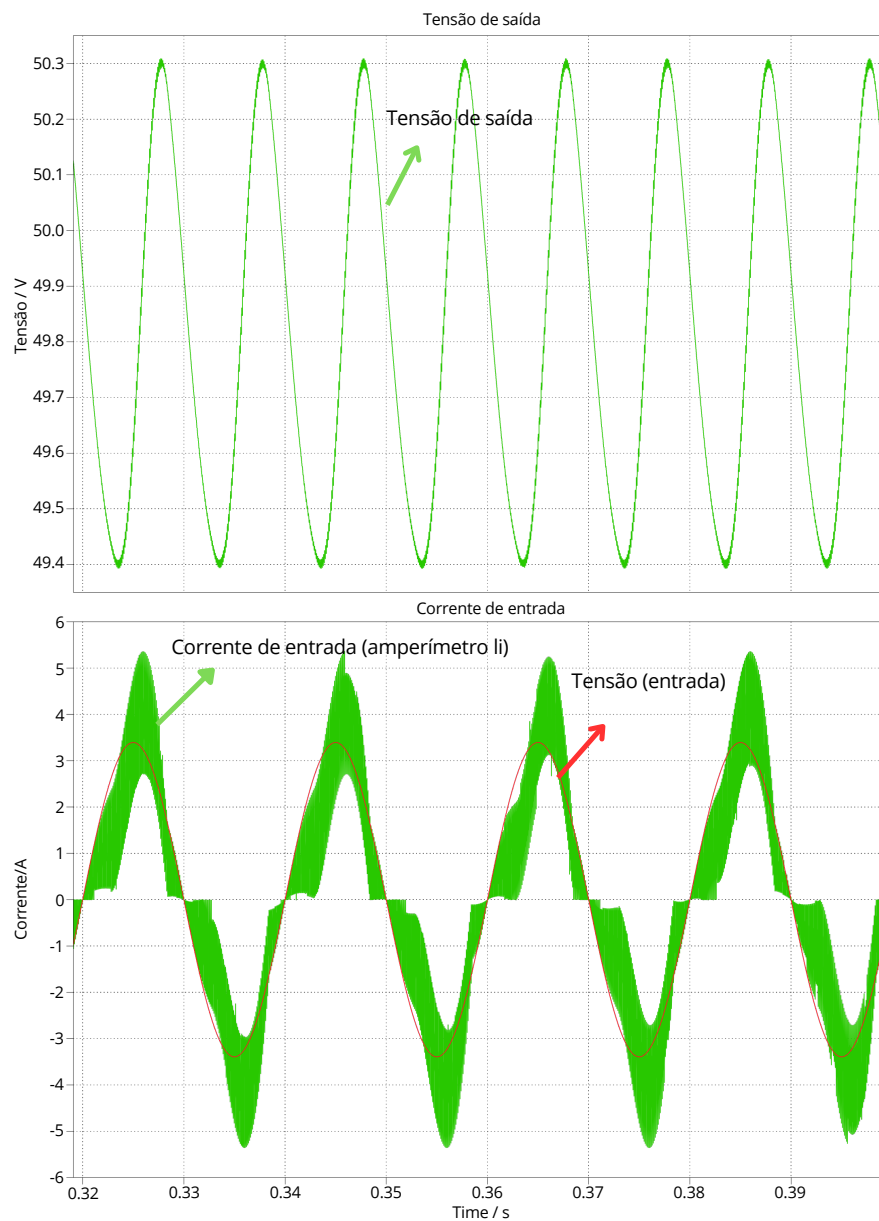


Figura 3.7: Tensão de saída, tensão de entrada e corrente de entrada obtida por simulação do conversor a implementar.

Tipologia SBBC com *clamped diodes* e controlo SPWM independente

A tipologia *semi-bridgeless dual boost* com controlo SPWM independente é simulada com o esquema elétrico que se apresenta na Figura 3.8.

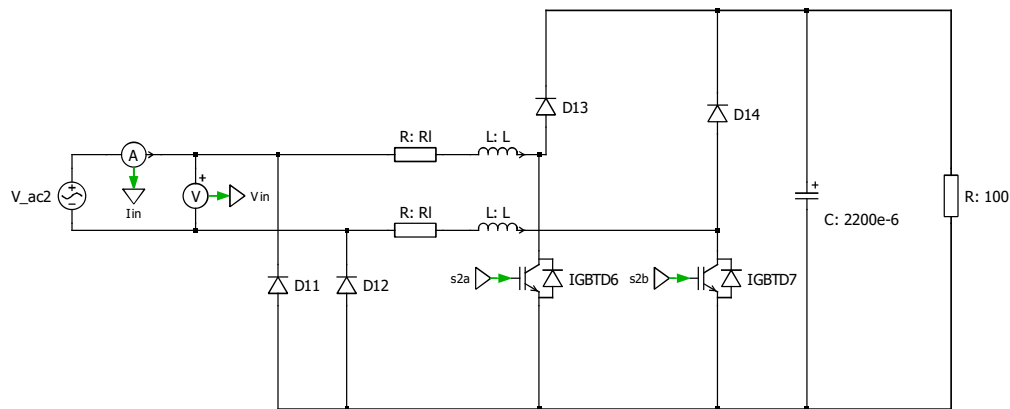


Figura 3.8: Simulação conversor *semi-bridgeless dual boost*.

O SPWM designado por **s2a** e **s2b**, que se apresenta no circuito elétrico da Figura 3.9, é aplicado a ambos os transístores de forma independente. A diferença deste controlo do SPWM comparativamente ao apresentado anteriormente é que o sinal de controlo de cada transístor está no nível lógico 1 durante cada metade do ciclo. Para isso foram adicionados dois comparadores que comparam a onda sinusoidal com uma constante zero, um para cada arcada. Esse sinal é aplicado a uma porta *OR*, como se apresenta na Figura 3.9.

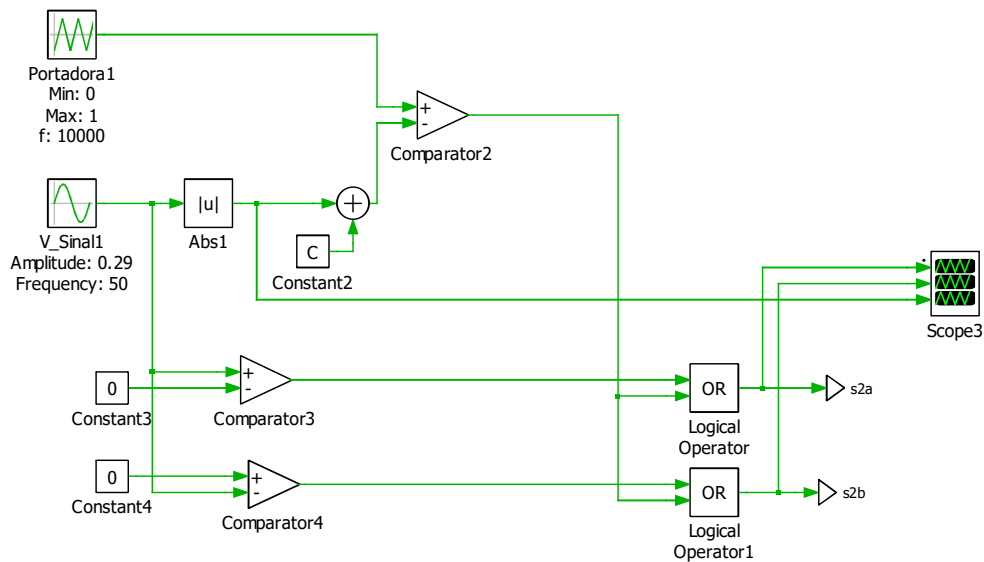


Figura 3.9: Simulação do controlo para o conversor SBBC dual boost (SPWM independente).

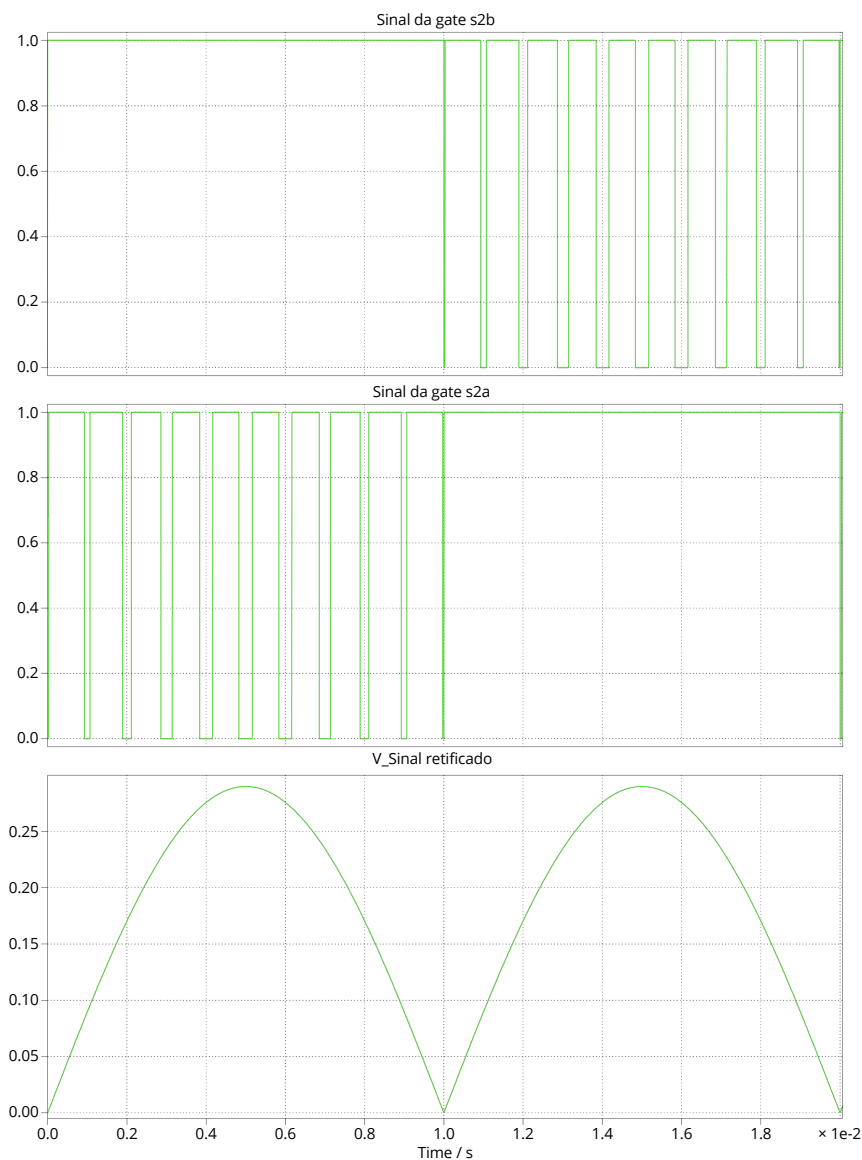


Figura 3.10: Sinais de controlo para o conversor SBBC dual boost (SPWM independente).

A Tabela 3.3 analisa o desempenho de um conversor SBBC independente. Foram retirados os valores das três bobinas e para cada uma foi retirado o valor mínimo e o valor máximo da tensão de saída para a gama de tensão pretendida 40 V a 50 V, variando o V_Sinal .

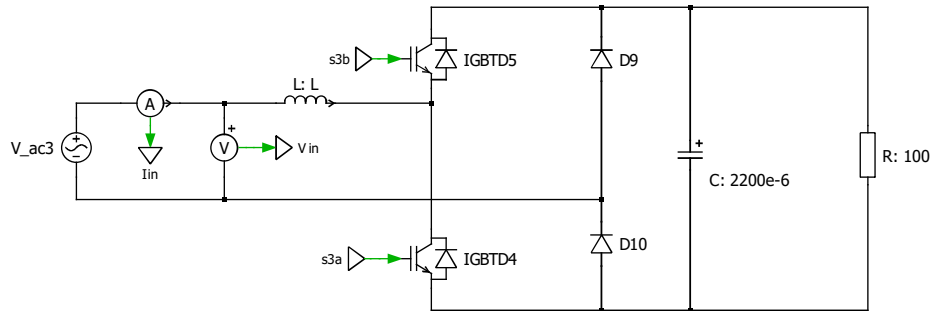
Os resultados mostram que quanto mais pequena é a bobina melhores são os resultados, sendo o desempenho do conversor semelhante aos resultados do conversor apresentado anteriormente. Conseguiu-se um FP 0,91 para a tensão mínima de 40 V, e para o valor máximo de tensão 50 V também um FP de 0,91.

Tabela 3.3: Resultados do conversor *Semi-bridgeless Boost* com SPWM independente.

Bobina (L/RL)	V_Sinal	FP ($\cos\phi$)	THD (%)	P _{apar.} (VA)	P _{ativa} (W)	I _{out_pico} (A)	V _{out_médio} (V)	V _{out_ripple} (V)	V _{out_max} (V)
2mH / 0,5 Ω	0,22	0,85	22	24,46	29,23	4,5	49,76	0,75	50,17
2mH / 0,5 Ω	0,32	0,86	23	20,4	17,53	3	40,03	0,65	40,37
1,4mH / 0,36 Ω	0,24	0,86	24	32,11	27,63	4,5	49,98	0,8	50,41
1,4mH / 0,36 Ω	0,32	0,87	26	20,87	18,25	3	41,41	0,65	41,78
0,5mH / 0,2 Ω	0,27	0,91	38	28,22	25,67	5	49,56	0,9	50
0,5mH / 0,2 Ω	0,35	0,91	41	18,61	17,01	3,5	40,66	0,7	41,05
0,4mH / 0,2 Ω	0,27	0,91	40	28,37	25,94	5,5	49,82	0,9	50,39
0,4mH / 0,2 Ω	0,35	0,91	45	18,85	17,17	3,3	40,83	0,7	41,2

3.1.4 Totem-Pole Bridgeless PFC

A tipologia *Totem-Pole Bridgeless*, com controlo SPWM independente é simulada com o esquema elétrico que se apresenta na Figura 3.11.

Figura 3.11: *Totem-Pole Bridgeless PFC*.

Controlo do SPWM

Na Figura 3.12 é representado o circuito elétrico do SPWM designado por **s3a** e **s3b**, que é aplicado de forma independente aos elementos de comutação, para a simulação SPWM que tem na sua base a comparação de uma onda triangular com frequência 10 kHz com uma onda sinusoidal retificada de frequência de 100 Hz. O objetivo do controlo é colocar um IGBT a fazer o SPWM e o outro IGBT estar desligado. Esse sinal é semelhante ao anterior, a diferença foi colocar uma porta lógica *AND* na saída do sinal.

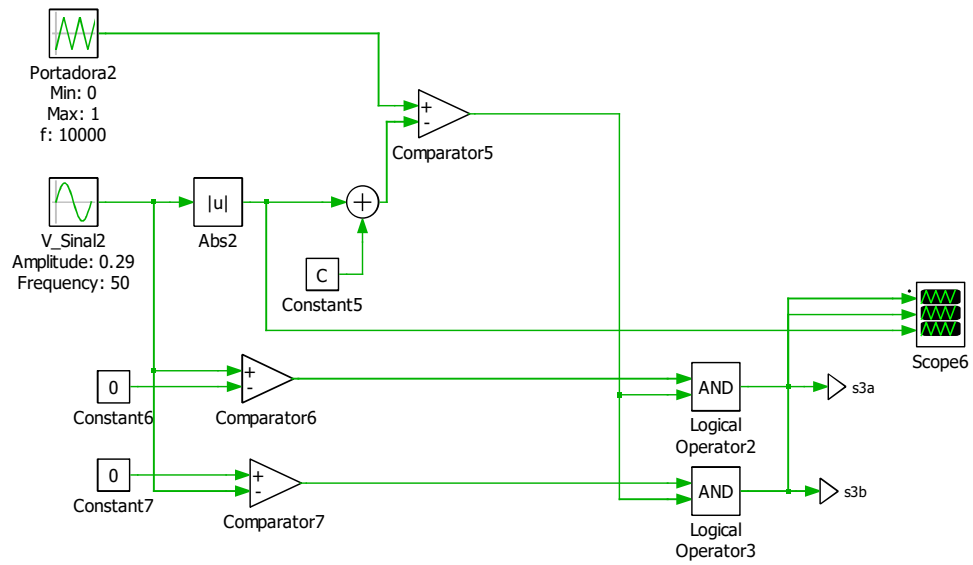


Figura 3.12: Simulação do controle para o conversor BLBC Totem-Pole.

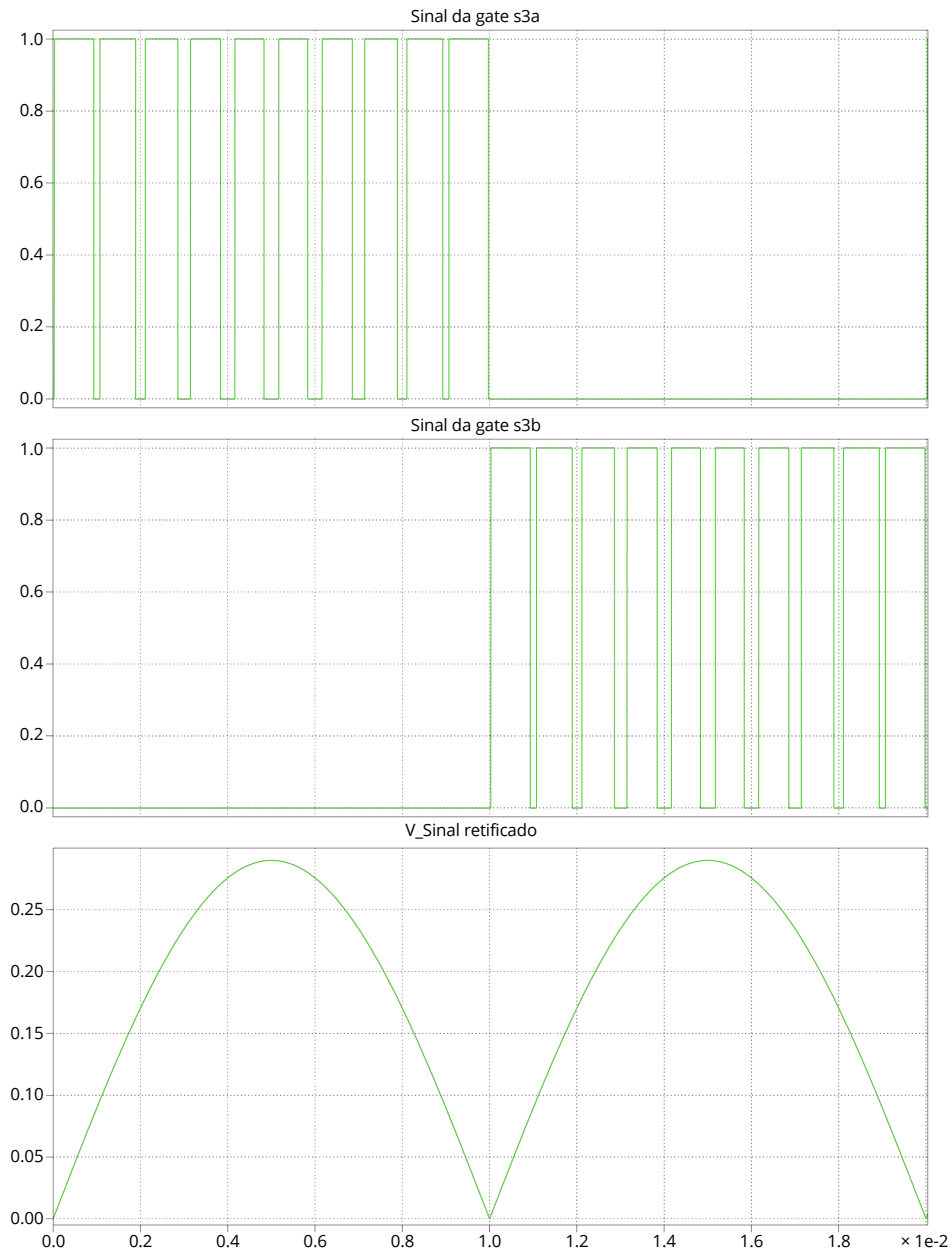


Figura 3.13: Sinais de controlo para o conversor BLBC *Bridgeless Totem-Pole*.

A Tabela 3.4 apresenta o desempenho de um conversor *Bridgeless Totem-Pole* com SPWM independente. Os resultados obtidos são semelhantes aos dos dois conversores apresentados anteriormente, embora ligeiramente piores comparativamente aos resultados anteriores. Conseguindo-se no máximo um FP de 0,89.

Tabela 3.4: Resultados do conversor *Bridgeless Totem Pole*.

Bobina (L/RL)	V_Sinal	FP ($\cos\phi$)	THD (%)	P _{apar.} (VA)	P _{ativa} (W)	I _{out_pico} (A)	V _{out_médio} (V)	V _{out_ripple} (V)	V _{out_max} (V)
2mH / 0,5Ω	0,32	0,77	31	22,27	17,05	3,2	40,02	0,65	40,36
2mH / 0,5Ω	0,23	0,74	32	36,11	26,73	5	50	0,65	50,42
1,4mH / 0,36Ω	0,33	0,8	33	21,18	17,01	3	40,03	0,7	40,4
1,4mH / 0,36Ω	0,24	0,77	32	35,2	26,98	4,5	50,35	0,85	50,78
0,5mH / 0,2Ω	0,34	0,89	46	19,68	17,48	4	40,74	0,7	41,16
0,5mH / 0,2Ω	0,27	0,87	44	29,1	25,28	5	48,98	0,9	49,49
0,4mH / 0,2Ω	0,35	0,89	47	18,8	16,9	4	40,01	0,75	40,4
0,4mH / 0,2Ω	0,27	0,8816	46	29,1	25,66	5,5	49,35	0,9	49,87

Capítulo 4

Protótipo do conversor

4.1 Descrição genérica do protótipo

Ao longo deste capítulo é apresentado o dimensionamento dos componentes que constituem o conversor. Os requisitos para o dimensionamento do protótipo do conversor foram os obtidos na simulação, com tensão de saída do barramento DC entre 40 V a 50 V, corrente de 8 A. O protótipo do conversor é constituído por uma parte de potência e uma parte de controlo. A parte de potência é constituída por um transformador abaixador AC, que tem como função a redução da tensão 230 V_{rms} para 12 V_{rms} e a de isolamento entre o conversor e a rede eléctrica, transístores MOSFET de potência para comutação IRF540, díodos rápidos STTH12R06D e elementos de armazenamento de energia como bobinas e um condensador. Os valores de indutância e capacitância foram seleccionados de acordo com as simulações que apresentaram melhores resultados, e que ao longo deste trabalho, serão de 0,4 mH para indutância e 2200 µF para capacitância. A parte de controlo é constituída pelo condicionamento de sinal e pelo bloco do microcontrolador. O bloco do condicionamento de sinal é constituído por dois optoacopladores que garantem isolamento entre a parte de potência e de controlo. O optoacoplador TLP620 que recebe a tensão sinusoidal da rede de entrada AC e a converte para tensões que podem ser lidas pelo Conversor analógico-digital (ADC) do microcontrolador XMC4500 e o IC HCPL3120 que faz drive dos MOSFET, enquanto o bloco do microcontrolador é constituído pela XMC4500, funções e *Apps* implementadas para o controlo. O algoritmo para a implementação do PWM digital foi feito recorrendo às *apps* e linguagem C do

ambiente de desenvolvimento *Dave*. O algoritmo do programa para o conversor está separado em duas partes; uma que implementa o PWM digital, e outra que faz a detecção de zero a partir da leitura e conversão da tensão de entrada sinusoidal. Existe ainda um bloco do computador que representa, no projeto, a interface gráfica que permite ao utilizador interagir com o conversor, e que foi implementado recorrendo à ferramenta da *XMC uCProbe*. Os resultados dos testes foram obtidos recorrendo a um osciloscópio marca *Agilent Technologies* referência *DSO-X 2002A*, uma ponta de corrente *Chauvin Arnoux E3N*, e uma ponta de medição marca *Prova 23* para medição de potências, FP e THD. O circuito de drive é alimentado a partir de uma fonte de alimentação de marca *Tenma* referência *72-8690A*, enquanto que o Circuito integrado (CI) TLP620 tem alimentação de 3,3 V a partir do microcontrolador.

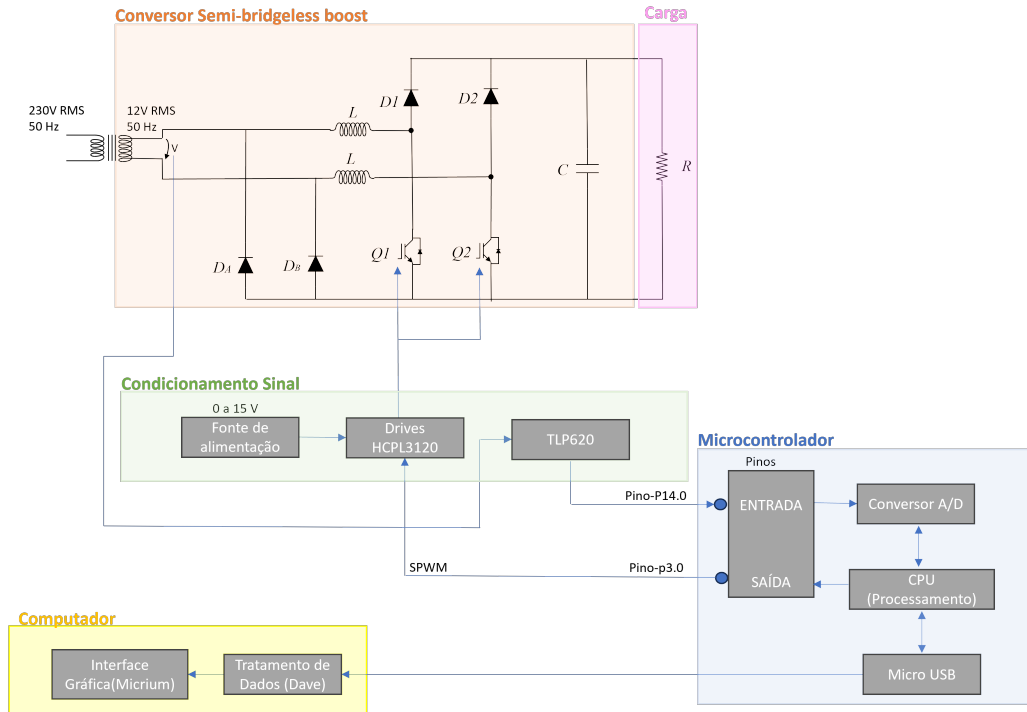


Figura 4.1: Diagrama de blocos do sistema.

4.1.1 Dimensionamento do Conversor

Todos os componentes do conversor foram dimensionados para suportarem o dobro da tensão e corrente máximos dos resultados obtidos no capítulo de simulação, que são respetivamente 50 V e 8 A. Considerou-se que o dimensionamento para o dobro do valor das grandezas referidas é o suficiente para garantir uma margem de segurança de trabalho do conversor. O valor da capacidade adotado para o condensador foi de $2200\mu\text{F}$ e 100 V. O valor de indutância das bobinas foi selecionado a partir de indutâncias que já existiam no Departamento de Engenharia Electrotécnica (DEE) e que estavam dentro dos valores de indutância que serviam para os objetivos

do trabalho. No dimensionamento dos MOSFET de potência, para além dos valores máximos suportados, teve-se também particular atenção ao valor de resistência Dreno – Source (R_{dsON}) (quando está em condução), uma vez que se pretendia ter um valor de perdas o mais baixo possível. Outro fator de seleção deste componente foi o custo, uma vez que é referido na literatura que existem transístores melhores para o efeito, como GaN ou *Silicon Carbide* (SiC). No entanto, uma vez que era apenas um protótipo funcional, escolheu-se um transístor que apresentasse uma boa relação custo-benefício. Foi escolhido o IRF540 que apresenta, 100 V e 12 A como tensão e corrente máxima suportada, e R_{dsON} de $0,077\ \Omega$. Optou-se por esta solução em detrimento de uma corrente que fosse exatamente o dobro, uma vez que o custo era bastante mais elevado para díodos que pudessem ter uma corrente máxima de 16 A, quando comparativamente a esta referência de 12 A adotada.

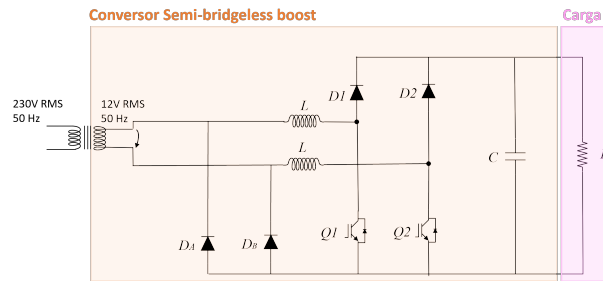


Figura 4.2: Parte de potência do conversor implementado.

4.1.2 Bloco de condicionamento de Sinal

HCPL 3120

Os MOSFET apresentam, na sua *gate*, uma capacidade que tem de ser carregada e descarregada de forma rápida para os colocar ou retirar de condução. O pino de saída de PWM do microcontrolador não tem capacidade por si só de fornecer tensão ou corrente para comutar o transístor, assim como apresenta o problema de não atuar sobre o transístor do conversor de forma isolada. Assim, existe a necessidade de utilização de um *gate driver* que converta níveis lógicos do microcontrolador para tensões e correntes que possam fazer a comutação do transístor, como está representado no diagrama de blocos 4.3.

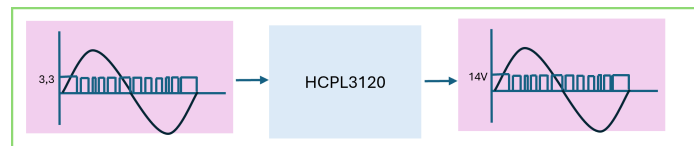


Figura 4.3: Diagrama de blocos do funcionamento do *driver* HCPL3120.

Para o *gate driver* dos MOSFET do conversor, escolheu-se o acoplador ótico HCPL3120, que é um isolador ótico de alta velocidade e corrente, especialmente projetado para fazer o drive de elementos de comutação como MOSFET ou IGBT.

Este CI apresenta na entrada um díodo emissor de luz, e na saída um fotodetector que gera uma corrente proporcional à luz emitida pelo díodo, que depois atua sobre o elemento de comutação.

A partir da folha de caraterísticas do CI [20], que recomenda que a corrente de condução do díodo emissor de luz seja no intervalo de 7 mA a 16 mA, dimensionou-se a resistência de entrada do CI, arbitrando-se o valor de 10 mA para corrente de condução do díodo emissor de luz, e sabendo que a tensão máxima do PWM é de 3,3 V acordo com a Equação 4.1 (desprezando a tensão no díodo).

$$R = \frac{3,3 \text{ V}}{10 \text{ mA}} = 330 \Omega \quad (4.1)$$

O HCPL pode fornecer uma corrente máxima de saída até 2,5 A. Dessa forma, foi necessário dimensionar uma resistência de forma a limitar a corrente máxima de saída de acordo com a Equação 4.2.

$$R_1 = \frac{13 \text{ V}}{2,5 \text{ A}} = 5,2 \Omega \quad (4.2)$$

Limitou-se o valor de corrente máximo de saída do CI a 1,3 A que é suficiente para colocar a conduzir o transistor que o *gate driver* está a controlar. O valor do condensador a colocar na alimentação vem indicado na folha de caraterísticas como de 100 nF. O circuito elétrico é apresentado na Figura 4.4.

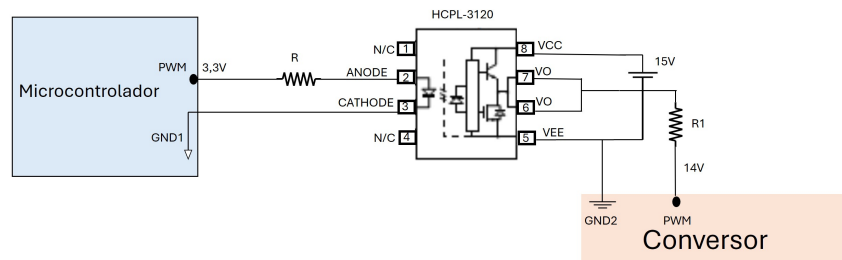


Figura 4.4: Circuito de condicionamento do driver HCPL3120.

TLP620

Para o detetor de zero que vai sincronizar a tensão da rede com o PWM digital, optou-se pelo CI TLP620 que é um isolador ótico, constituído na sua entrada por 2 díodos emissores de luz em antiparalelo e saída em fototransistor em emissor comum. O diagrama de blocos do condicionamento do TLP620 encontra-se na Figura 4.5.

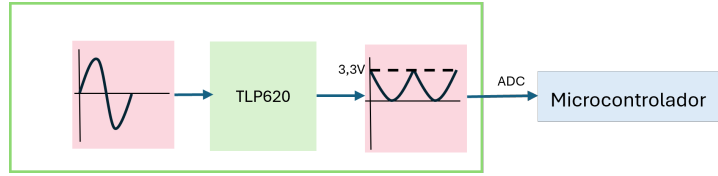


Figura 4.5: Condicionamento de sinal para o TLP620

Uma vez que a tensão da rede apresenta duas arcadas, cada um dos díodos vai detetar cada uma delas e deixar de conduzir quando a tensão da rede for igual a 0, de acordo com a Figura 4.6.

Na folha de caraterísticas do fabricante [21], é indicado como condição recomendada para o funcionamento dos díodos, uma corrente máxima de 20 mA. Os leds são dimensionados, com uma corrente de funcionamento de 1 mA. A queda de tensão direta típica de cada díodo anda na ordem de 1,15 V e o valor de pico da rede é de cerca de 17 V de acordo com a Equação 4.3.

$$R = \frac{V_{\text{entrada (pico)}} - V_f}{I_{LED}} = \frac{17 - 1.15}{1 \text{ mA}} = 15,85 \text{ k}\Omega \quad (4.3)$$

O fabricante apresenta como valor máximo de corrente suportado 10 mA. O CI foi alimentado com 3,3 V que é o valor máximo admitido para o ADC do microcontrolador XMC4500. Arbitrou-se para uma corrente de saída o valor de 1 mA, desprezando o valor de VCE do transistor, é possível dimensionar o valor da resistência.

$$R_1 = \frac{V_{cc}}{I_{coletor}} = \frac{3.3 \text{ V}}{1 \text{ mA}} = 3,3 \text{ k}\Omega \quad (4.4)$$

Com este CI, a onda de saída, que varia entre 0 V e 3,3 V, vai aparecer invertida relativamente à onda de entrada (devido ao circuito emissor comum, que gera um sinal de saída invertido em relação à entrada). O circuito elétrico encontra-se na Figura 4.6.

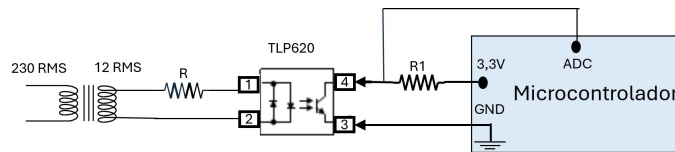


Figura 4.6: Circuito de condicionamento TLP620.

4.1.3 Bloco do Microcontrolador

Nesta secção apresenta-se toda a estratégia de controlo, que passa pela deteção de zero da sinusoide de entrada, que é feita pelo bloco do ADC e de PWM. O bloco do ADC adquire o sinal de saída do optoacoplador TLP620, e o bloco de PWM está associado a uma interrupção que ocorre a cada 100 μs. Nesta interrupção é verificado o valor da sinusoide de entrada, calculado e atualizado o *duty cycle* segundo

a Equação 4.5 que posteriormente será utilizado para comutar os MOSFET. O valor de *duty cycle* está limitado a 95 % por questões de segurança. Este será máximo quando a amplitude da onda sinusoidal da rede for próxima de 0, e mínimo, quando a amplitude for máxima de acordo com artigo [19]. O *duty cycle* varia segundo a Equação 4.5.

$$D = \frac{V_o - V_i}{V_o} \quad (4.5)$$

A placa de desenvolvimento XMC 4500 Relax Lite Kit é produzida pela Infineon Technologies AG, inclui um microcontrolador XMC 4500 (ARM® Cortex™-M4F), com 17 entradas analógicas de 12 bits e 2 conversores digital-analógicos, além de várias entradas e saídas digitais. A placa é programável através de uma porta Micro USB, que também serve para a sua alimentação (5 V CC). Dispõe de um regulador de tensão que converte 5 V para 3,3 V, sendo a tensão máxima de saída das portas digitais de 3,3 V [22]. A programação é realizada através do software Dave™ v4, produzido pela *Infineon Technologies India Pvt. Ltd.*, disponível para download no site do fabricante e baseado na programação em C. Além disso, o software oferece aplicativos, denominados APPs, que facilitam a programação dos registos e outras funções necessárias para o desenvolvimento de projetos. A placa de desenvolvimento é apresentada na Figura 4.7.

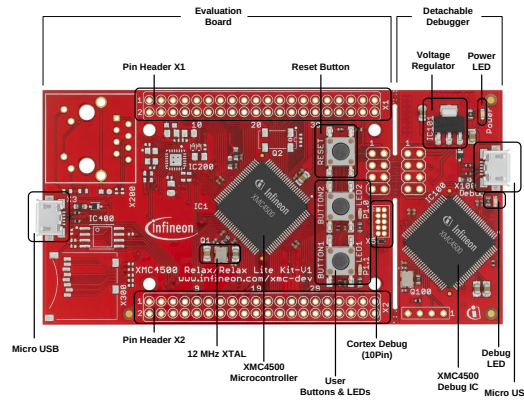


Figura 4.7: XMC4500 Relax Kit [22]

Estratégia de controle

Uma vez que, como se referiu no subcapítulo TLP620, a onda de saída do optoacoplador está invertida relativamente à sua entrada, onde se encontra a onda de referência sinusoidal. O bloco do ADC vai fazer a deteção de passagem por zero da rede quando o resultado da conversão analógico – digital for máximo.

A corrente de entrada do CI TLP foi limitada para 1 mA. Dessa forma, a amplitude da senoide de entrada será de 1 mA para o valor máximo e de 0 mA para o valor mínimo da tensão de entrada. A corrente de saída do TLP foi limitada

também a 1 mA para que a relação entre a tensão de entrada e a saída do TLP seja de 1 para 1. A título de exemplo, se na entrada do CI existir metade do valor de pico, então, na saída teremos também metade do valor de alimentação do CI, que neste projeto é de 3,3 V. Desta forma, a corrente de entrada da senoide é variável e, como tal, também a transferência ótica para a base do transistor, que faz variar conseqüentemente a corrente I_C .

ADC e PWM

No bloco do ADC, são utilizadas as funções de leitura

`ADC_MEASUREMENT_GetResult(&ADC_MEASUREMENT_mains_voltage)` a que é atribuída uma variável designada por **result_from_ADC**, que fica com o resultado da leitura da tensão do TLP620, e a função de início de conversão,

`ADC_MEASUREMENT_StartConversion(&ADC_MEASUREMENT_0)`, que inicia a conversão analógico-digital e define o canal em que essa conversão vai ocorrer. No bloco de PWM é utilizada uma função que define o valor do *duty cycle* designada por `PWM_CCU4_SetDutyCycle(&PWM_CCU4_0, (uint32_t) duty_cycle)`. A *APP* de PWM CCU4 foi configurada no *software Dave* com uma frequência de 10 kHz, que se pretende ser a frequência de comutação do conversor. Ainda nesta *APP* foi habilitado o evento **Period match** que assinala o fim de um período de PWM. A este evento associou-se a *APP* **INTERRUPT** que executa o algoritmo e sua configuração é apresentada no Anexo A.1. A interrupção vai ocorrer segundo a Equação 4.6.

$$T_s = \frac{1}{F_s} = \frac{1}{10 \text{ kHz}} = 0,1 \text{ ms} = 100 \mu\text{s} \quad (4.6)$$

O algoritmo consiste em criar uma senoide no microcontrolador através de um vetor de 1024 posições que contém os valores da função $\sin(x)$ ao longo de um período. Uma vez que o objetivo do controlo passa por ter igual PWM em ambas as arcadas da senoide, utilizou-se a função módulo, que faz com que ambas as arcadas desta senoide fiquem iguais e positivas, ou seja a variar entre 0 e 1. Desta forma, sempre que se inicia um novo período, ou a meio deste é detetado o valor zero e voltamos ao início do algoritmo. Sempre que existe uma interrupção, a amplitude de cada posição da senoide digital é lida, e multiplicada pelo valor de pico da tensão de entrada da rede 17 V no conversor. Seguidamente é calculado o valor de PWM para essa posição da senoide, de forma sequencial até que seja detetada uma nova passagem por zero da tensão da rede. Quando isto acontece, a variável t é atualizada com o valor 0. O SPWM é crescente, e quando existe uma passagem por zero o PWM é maximo. O código é apresentado no Anexo A.2.

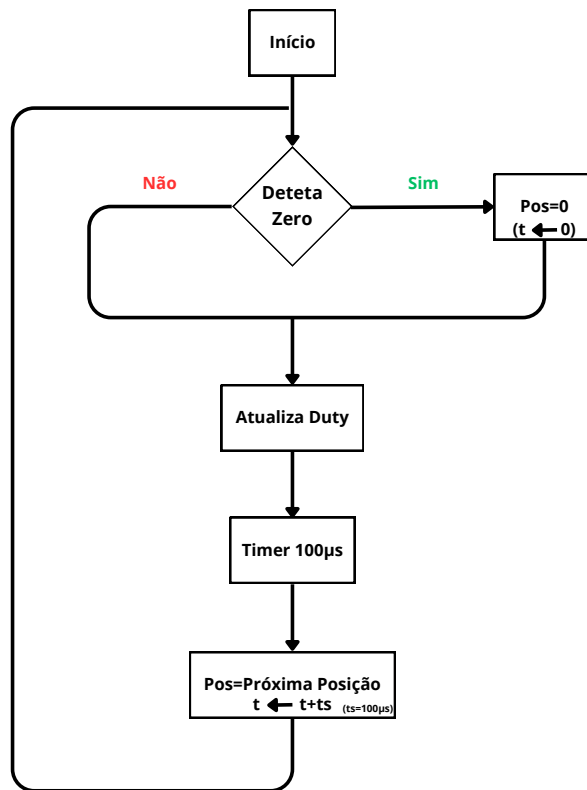


Figura 4.8: Fluxograma do código do microcontrolador.

4.1.4 Bloco do Computador

O bloco do computador é constituído pela aplicação desenvolvida na ferramenta de apoio da *XMC4500*, *Micrium µC/Probe XMC*. Este software permite visualizar, no ecrã do computador, o valor das variáveis do código que está a correr no microcontrolador, em tempo real. Foi utilizada a biblioteca de software *oscilloscope*, que permite ver sinais ao longo do tempo, semelhante à função de um osciloscópio tradicional.

4.2 Circuito de medida da corrente de saturação da bobina

No laboratório de eletrónica de Potência do DEE do Instituto Superior de Engenharia do Porto (ISEP) foi possível encontrar dois valores de indutância exatamente

de comutação do transistor quando entra em condução, e que depende do valor do impulso aplicado na sua *gate*.

A parte de potência é constituída por uma fonte DC que vai fornecer a corrente para a bobina, constituída por vários condensadores em paralelo de valor 2200 μF , que são carregados com 16 V, enquanto o impulso está aplicado à *gate* do transistor. A parte de potência é ainda constituída por um transistor MOSFET (IRF540) e uma resistência de potência com valor de 10 m Ω , que permite converter o valor da corrente que passa na bobina numa tensão, que possa ser visualizada e medida no osciloscópio. O valor da corrente que atravessa a resistência é apresentada pela lei de Ohm, Equação 4.7.

$$R = \frac{U}{I} \quad (4.7)$$

O valor de conversão entre a corrente que atravessa a resistência, e o valor de tensão a que lhe corresponde, é de 1 A por cada 10 mV.

$$I = \frac{U}{R} \Rightarrow 1 \text{ A} = \frac{U}{0.01 \Omega} \Rightarrow U = 0.01 \Omega \times 1 \text{ A} = 10 \text{ mV} \quad (4.8)$$

A partir da Equação, 4.9 e 4.10 obtém-se o valor da corrente ao longo do tempo

$$V_L = \frac{d}{dt} I(t) \cdot L \quad (4.9)$$

$$\frac{d}{dt} I(t) = \frac{V_L}{L} \quad (4.10)$$

Se a tensão na bobina for constante ao longo do tempo a corrente máxima pode ser dada pela equação 4.11 em que T_P é o tempo de impulso aplicado à *gate* do MOSFET, o que permite aferir que a corrente tem uma variação linear, desde que a bobina não sature.

$$I_{L_{\max}}(t) = \frac{V_L}{L} \cdot T_P \quad (4.11)$$

Para descarga da corrente da bobina, quando se desliga o circuito, existe uma malha constituída por dois díodos em paralelo e duas resistências de potência, que ajudam a corrente da bobina a circular até que esta se anule completamente. A implementação do circuito apresenta-se na Figura 4.10.

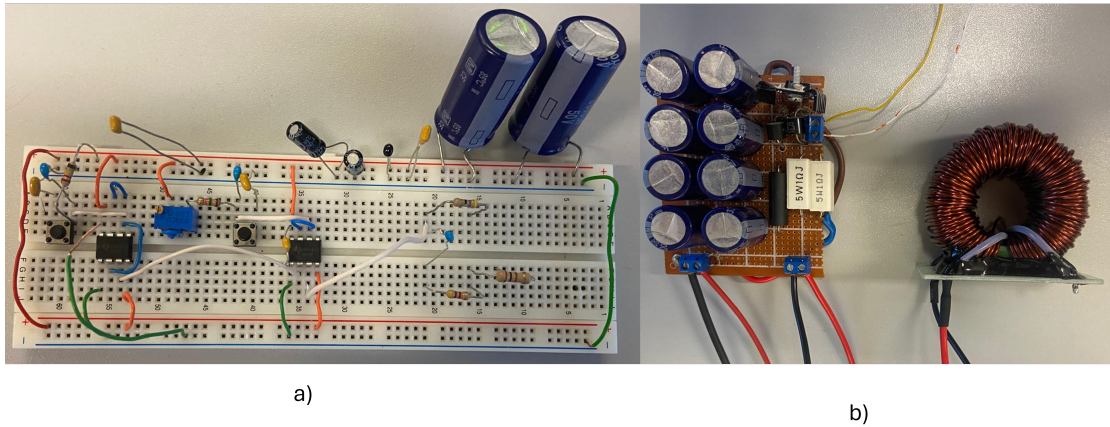


Figura 4.10: Protótipo para medição da corrente de saturação: a) Controle b) Potência [23].

Na imagem 4.11, apresentam-se os resultados dos testes efetuados à bobina (canal 2) para um valor mínimo de 1% de *duty cycle* (canal 1) para a frequência de 600 Hz, em que o valor da tensão obtido foi de 8,81 mV a que corresponde 0,81 A.



Figura 4.11: Corrente no indutor para o valor mínimo de *duty cycle* a) 1 período e b) 3 períodos.

Na imagem 4.12, apresentam-se os resultados para um *duty cycle* de 25% a uma frequência de 600 Hz; a tensão medida é 262,20 mV, que corresponde a 26 A, considerando que o fator de conversão corrente - tensão é de 10 mV/A. Como o valor de 26 A é superior aos 8 A definidos como requisito de projeto, não foram efetuados mais testes para valores superiores de *duty cycle*.

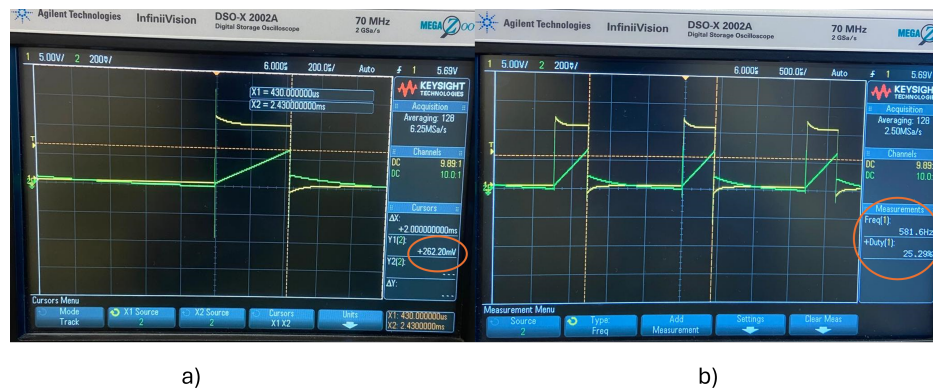


Figura 4.12: Corrente no indutor para o valor máximo de *duty cycle*
a) 1 período e b) 3 períodos.

4.2.1 Conversor final

Para os testes experimentais foi implementado um protótipo funcional de um conversor AC/DC *semi-bridgeless dual boost* que se apresenta na imagem 4.13. A utilização de fios curtos foi um aspeto a ter em conta para a redução das interferências eletromagnéticas, também a identificação mais fácil das ligações. A disposição dos diversos componentes de potência foi feita de forma a ter os dois diodos num dissipador e os transístores noutra dissipador que se encontram isolados entre si. A parte de condicionamento de sinal foi implementada em *veroboard*, e o microcontrolador utilizado foi *XMC4500*.

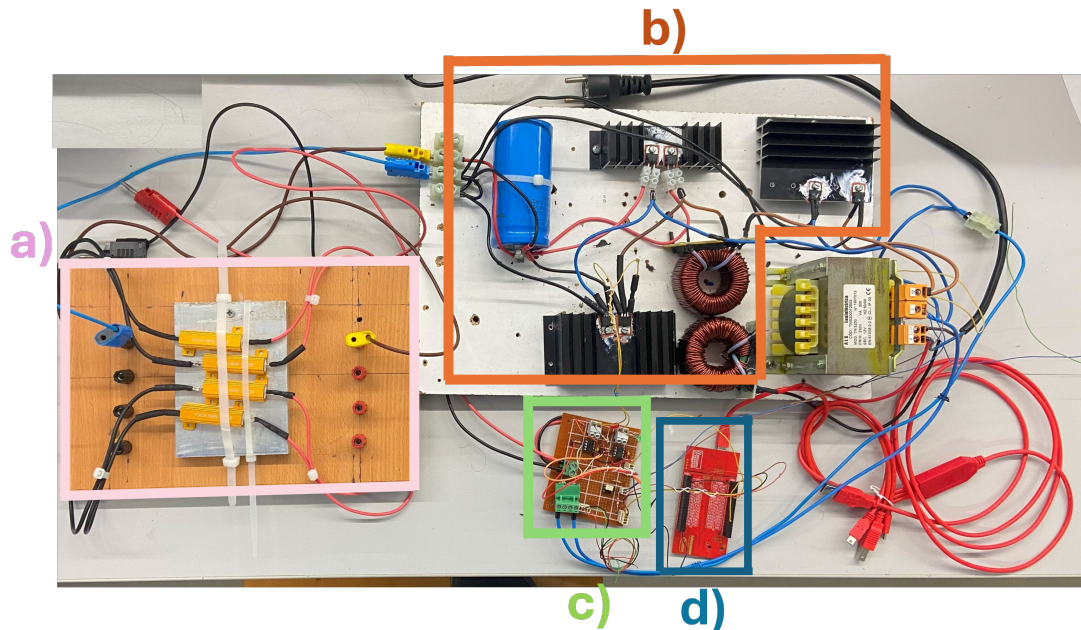


Figura 4.13: Conversor implementado; a)Carga b)Conversor AC/DC
c)condicionamento de sinal d)microcontrolador.

Capítulo 5

Testes e Resultados

Nesta secção apresentam-se os resultados obtidos com os testes experimentais da tipologia *semi-bridgeless dual boost* para aplicações AC/DC em malha aberta. O conceito de valor da tensão de saída de referência diz respeito ao valor de tensão inserido na *Graphical user interface* (GUI) que se pretender ter na saída, enquanto que a tensão de saída medida diz respeito ao valor de tensão de saída efetivamente medida com os aparelhos de medida. Na Figura 5.1 apresentam-se as curvas da corrente e tensão que foram obtidas para uma resistência de carga de $25\ \Omega$, e tensão de saída de referência de 45 V. Este foi o melhor resultado de FP obtido, podendo os restantes serem consultados no Anexo A.3. A tabela 5.1 mostra os valores experimentais das potências ativa, reativa, aparente e FP conforme se varia a carga entre $25\ \Omega$ e $100\ \Omega$. Estes valores foram calculados recorrendo a *scripts* PYTHON, a partir de ficheiros *.csv* obtidos pela função *save* do osciloscópio. O código que calcula o valor das potências e FP encontra-se no Anexo A.4, assim como os gráficos de tensão e corrente de entrada do conversor ao longo do tempo.

Os gráficos podem ser visualizados no Anexo A.5.

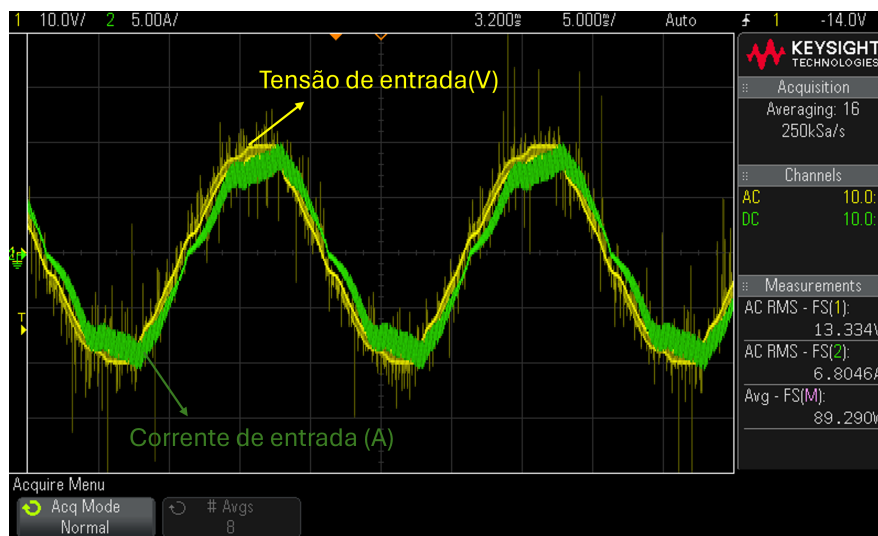


Figura 5.1: Curvas para o melhor resultado obtido $R = 25 \Omega$ e tensão de referência 45 V.

Tabela 5.1: Resultados obtidos para diferentes valores de carga

Resistência Ω	Potência ativa W	Potência reativa VAR	Potência aparente VA	Fator de potência
100	30,22	16,94	34,65	0,87
50	51,57	18,72	54,86	0,94
33	70,70	16,62	72,63	0,97
25	90,17	16,31	91,63	0,98

Nas Figura 5.2 a 5.4 apresentam-se os resultados experimentais para o melhor caso de FP da Tabela 5.1, que foi obtido com resistência de carga de 25Ω .

Na Figura 5.2 apresenta-se os valores obtidos das diferentes potências e o FP, medidos através de uma pinça de corrente no secundário do transformador. Pode-se observar que os resultados obtidos experimentalmente estão coerentes com os obtidos na Tabela 5.1.

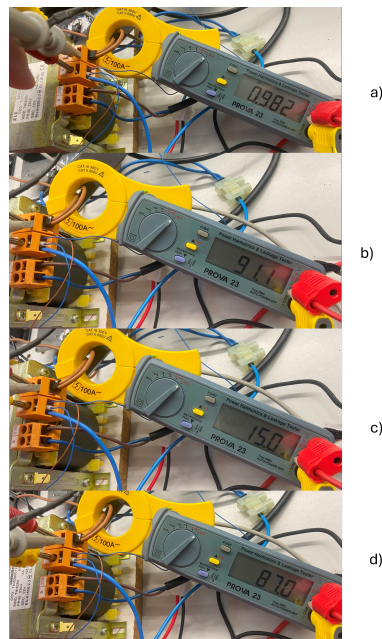


Figura 5.2: Carga 25Ω ; a) Fator de potência, b) Potência aparente, c) Potência reativa, d) Potência ativa

Na Figura 5.3 apresenta-se a média das formas de onda da corrente e tensão de entrada, assim como da potência instantânea do conversor. A potência foi obtida através de uma função matemática do osciloscópio.

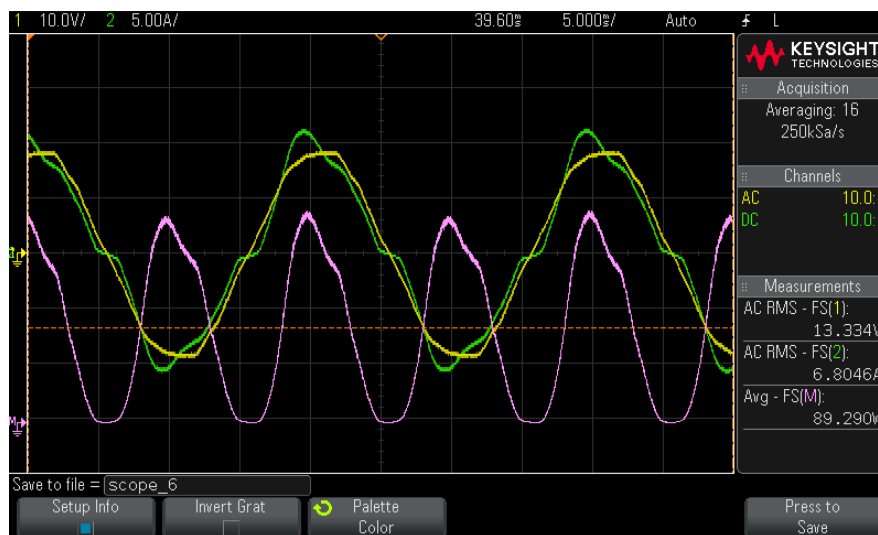


Figura 5.3: Carga 25Ω ; Corrente de entrada (canal 2); Tensão de entrada (canal 1); Potência instantânea (roxo) .

A Figura 5.4 mostra o valor da tensão de saída medida com o multímetro.



Figura 5.4: Carga $25\ \Omega$; Valor da tensão de saída.

Na figura 5.5 apresentam-se as formas de onda da entrada e da saída dos *drivers* dos transístores, em que a amarelo está a forma de onda da entrada e a verde a saída. O sinais de entrada e saída têm a mesma forma de onda mas diferentes amplitudes.

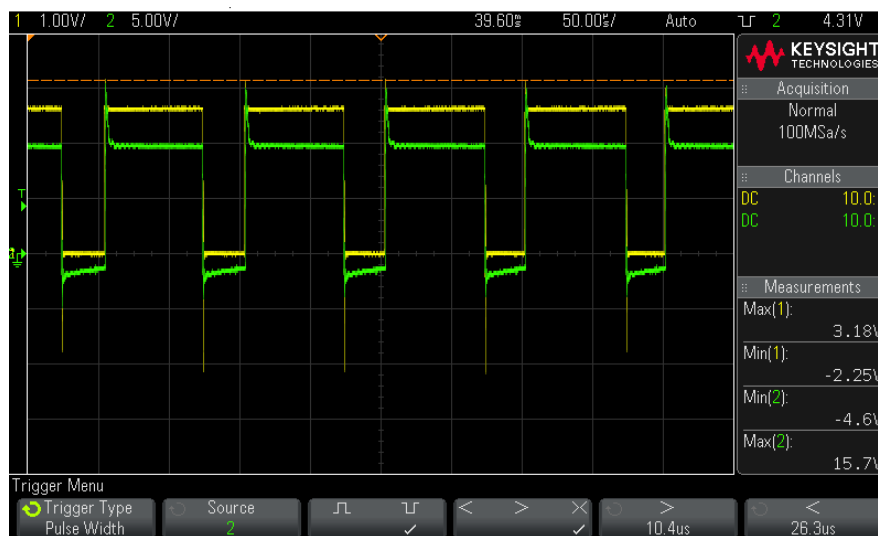


Figura 5.5: HCPL3120- Entrada(canal1)/saída(canal2)

Na Figura 5.6 apresentam-se as formas de onda da entrada/saída do optoacoplador associado à deteção da passagem por zero da tensão de entrada, em que no canal 1 está a forma de onda da saída e no canal 2 de entrada. Pode-se observar que a saída da onda está retificada e invertida relativamente à onda de entrada que é sinusoidal. A passagem por zero da onda de entrada sinusoidal passa a ser o valor máximo de saída do optoacoplador.

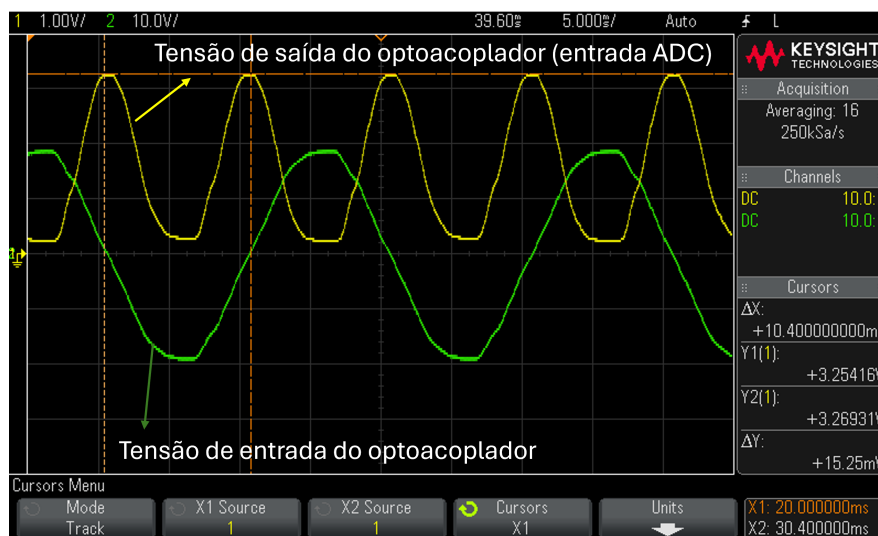


Figura 5.6: TLP620 - entrada(canal2)/saída(canal1).

Na Figura 5.7 é feito o teste da detecção de zero com o SPWM, foi utilizado o pino *p2.1* do microcontrolador que pode estar no estado *LOW* ou *HIGH*. Quando existe uma passagem por zero, o pino fica no estado *LOW*, caso contrário fica no estado *HIGH*. É possível observar que até ao momento da passagem por zero, o PWM vai sendo crescente. A partir do momento em que deixa de detetar a passagem por zero, o PWM passa a ser decrescente. Durante a passagem por zero o PWM atinge o seu valor máximo (limitado a 95%).

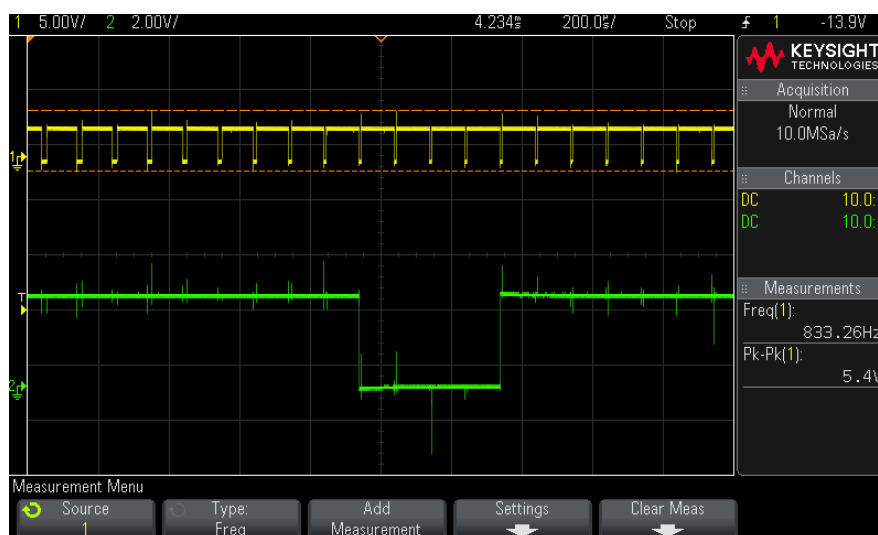


Figura 5.7: SPWM(canal1) ; detecção de zero(canal2).

A Figura 5.8 apresenta a relação entre a passagem por zero com a senoide da rede de entrada ($12V_{rms}$). É possível observar que quando a senoide passa por zero o pino fica no estado *LOW*.

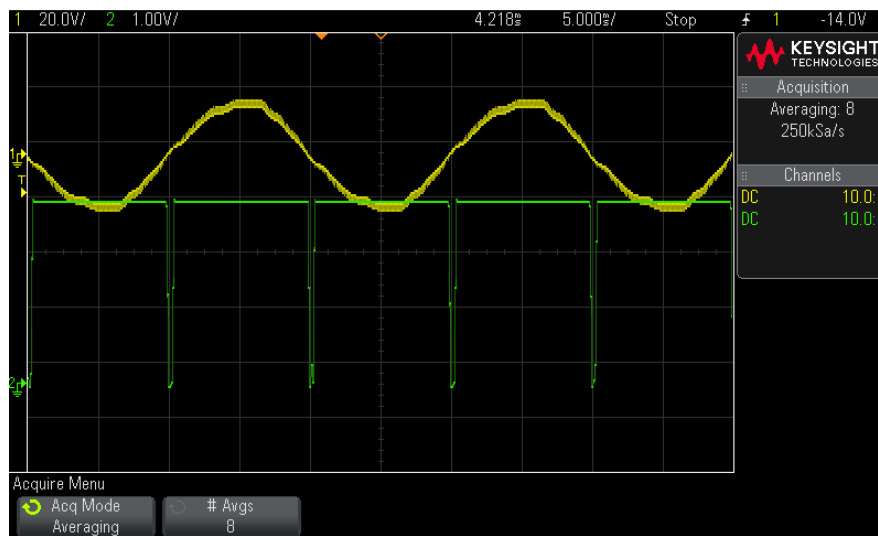


Figura 5.8: $12 V_{rms}$ (canal1); detetor de zero(canal2).

Na Figura 5.9 existe a possibilidade de alterar o valor da variável da tensão de saída. Na Figura 5.10 consegue-se observar o módulo da senoide gerada e a deteção de zero.

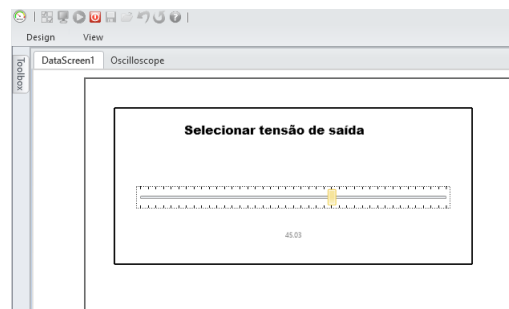


Figura 5.9: Interface gráfica para alterar a tensão de saída desejada.

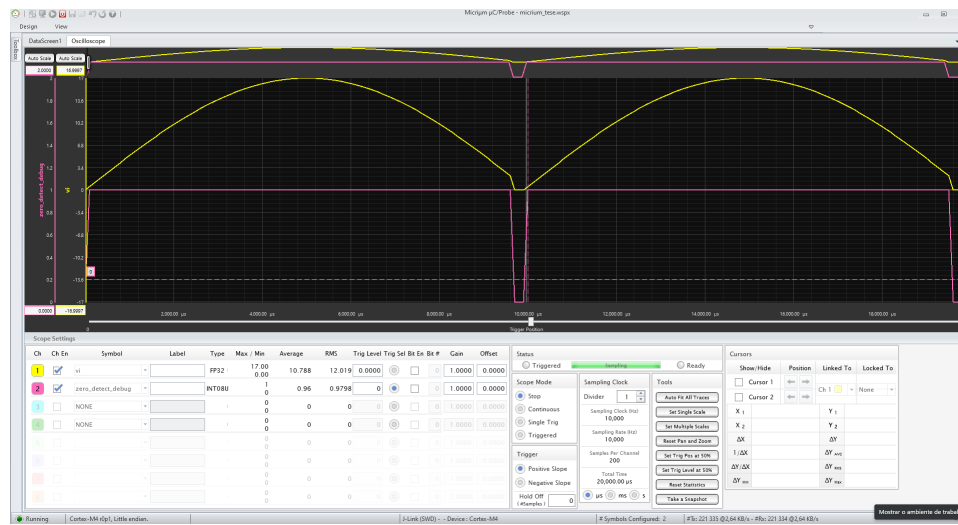


Figura 5.10: Canal 1 - senoide gerada internamente (módulo); Canal 2 detecção de zero.

Capítulo 6

Conclusões

Os resultados obtidos através do protótipo laboratorial com controlo SPWM comum em malha aberta, estão coerentes com os objetivos inicialmente propostos, ou seja, ter na saída uma tensão entre 40 V a 50 V através de conversores AC/DC do tipo *boost*. Foi possível constatar que com este tipo de controlo, a corrente na saída e o FP depende do valor da carga.

Através do capítulo de simulação, foi possível dimensionar a corrente e a tensão máxima que os elementos do conversor deveriam suportar para a implementação do conversor adicionalmente, foi escolhido o valor ótimo de indutância da bobine que me maximiza o FP para diferentes cargas consideradas.

O microcontrolador *XMC4500* mostrou ser uma solução eficaz e robusta para fazer o controlo do conversor e que permite interação através da interface gráfica *Microrium*, permitindo a monitorização da tensão de saída, do sinal de entrada do ADC e da senoide gerada internamente no microcontrolador. O HCPL-3120 revelou ser um *gate driver* robusto para o controlo dos transístores, permitindo o isolamento entre a parte de potência e a parte de controlo, para além de ser de fácil dimensionamento. O TLP620 mostrou ser uma solução eficaz para a deteção da passagem por zero da tensão da rede através do seu acoplamento ótico entrada/saída. Concluiu-se que, em malha aberta, independentemente do valor de tensão de saída, o FP é maior quanto menor a resistência de carga, como se comprova através dos resultados obtidos, em que para uma resistência de 100Ω se obteve um FP de 87% enquanto que para uma resistência de 50Ω se obteve um FP de 94%; para 33Ω um FP de 97% e para 25Ω um FP de 98%. Daqui ainda se pode concluir, que existe uma relação

entre o valor da tensão de saída que é medido e o valor de referência colocado no microcontrolador para tensão de saída, em que essa relação é tanto mais próxima à medida que a resistência é mais baixa, como por exemplo se obteve, com resistência de $25\ \Omega$, em que se definiu como valor de referência para a tensão de saída, 45 V e se obteve 44 V . A tensão de saída medida não coincide com o valor de referência de tensão colocado no microcontrolador uma vez que o conversor está a trabalhar em malha aberta. É possível verificar através do funcionamento do conversor que, em regime permanente, o valor da energia armazenada pela bobina tem de ser igual ao valor que esta descarrega para a carga. Uma vez que a frequência de comutação no conversor é muito mais alta que a frequência da tensão de entrada, a tensão de entrada no conversor pode ser considerada constante durante um período de comutação. Assim, a tensão de saída pode-se relacionar com a tensão de entrada através da equação $V_o/V_i = 1/(1-D)$ e em que o D é calculado e atualizado a cada período da frequência de comutação. Através da equação foi possível verificar que o valor de *duty cycle* vai ser maior quando a tensão de entrada for menor e vice-versa. O condensador de saída tem um papel fundamental no desempenho do conversor, uma vez que é ele que fornece a tensão necessária à carga quando a bobina está a carregar e define o valor do ripple de saída, em que quanto maior for o condensador menor será o ripple na carga.

6.1 Trabalho Futuro

Como trabalho futuro propõe-se o controlo em malha fechada, através da inserção de pelo menos um sensor de corrente e de tensão na entrada da rede AC, que permite medir o FP, e um sensor de tensão na saída. Na interface digital, propõe-se implementar um gráfico que permita visualizar imediatamente a tensão de saída e um gráfico que permita visualizar a corrente que está a fluir na entrada do conversor, de modo a que seja possível observar em tempo real o valor do FP, potência útil e potência aparente, sem a necessidade de recorrer a instrumentos de medida físicos, através da leitura dos sensores de corrente e tensão colocados na entrada. Seria interessante implementar o conversor com controlo independente para os MOSFET do conversor, testando desta forma, o PWM independente que foi simulado. Propõe-se alterar o optocoplador TLP620 que é utilizado para fazer a deteção da passagem por zero da rede AC, para uma outra solução que permita adquirir em tempo real os valores da sinusoide de tensão, mas sempre idealizando uma solução que apresente isolamento.

Referências

- [1] “Norma portuguesa np en 50160 2010 : características da tensão fornecida pelas redes de distribuição pública de energia eléctrica / instituto português da qualidade,” standard, Comité Européen de Normalisation, 2011. [Citado na página 2]
- [2] J. Smith and J. Doe, “Design and analysis of a high-efficiency dc-dc boost converter,” *IEEE Transactions on Power Electronics*, 2021. [Citado na página 8]
- [3] M. Brown and L. White, “Comparison of continuous and discontinuous conduction modes in boost converters,” *Journal of Electrical Engineering*, 2020. [Citado na página 8]
- [4] R. Black and E. Green, “Critical conduction mode control in boost converters for improved efficiency,” *International Journal of Power Electronics*, 2019. [Citado na página 8]
- [5] S. Abdel-Rahman, F. Stückler, and K. Siu, “Pfc boost converter design guide,” *Infineon application note*, vol. 2, 2016. [Citado nas páginas ix e 8]
- [6] P. J. Marcos Alonso, “Electronic ballasts,” in *POWER ELECTRONICS HANDBOOK*, 33204 Gijón Spain: EDITOR-IN-CHIEF. [Citado nas páginas xiii e 12]
- [7] R. P. Dacol *et al.*, “Carregador de baterias não isolado com retificador pfc semi-bridgeless boost,” 2019. [Citado nas páginas ix, 12, 17 e 20]
- [8] M. H. Rashid, *Power electronics handbook*. Butterworth-heinemann, 2017. [Citado nas páginas 14 e 16]
- [9] D. F. Baú, “Estratégias de modulação pwm e controle aplicadas ao conversor multinível modular,” 2018. [Citado nas páginas ix, xiii e 15]
- [10] J. R. Ortiz-Castrillón, G. E. Mejía-Ruiz, N. Muñoz-Galeano, J. M. López-Lezama, and S. D. Saldarriaga-Zuluaga, “Pfc single-phase ac/dc boost converters: Bridge, semi-bridgeless, and bridgeless topologies,” *Applied Sciences*, vol. 11, no. 16, p. 7651, 2021. [Citado nas páginas 16, 17, 20 e 29]
- [11] A. D. B. Lange *et al.*, “Retificador pfc monofásico pwm bridgeless três-níveis de alto desempenho,” 2012. [Citado na página 18]

- [12] B. Borges, “Correcção do factor de potência.” IST-DEEC, 2003. Apresentação de PowerPoint. [Citado na página 18]
- [13] S. Prabhakar and F. D. JL, “A comparative study on the performance of interleaved converters for ev battery charging,” in *2016 IEEE 6th International Conference on Power Systems (ICPS)*, pp. 1–6, IEEE, 2016. [Citado nas páginas 19 e 20]
- [14] J. R. Ortiz-Castrillón, G. E. Mejía-Ruiz, N. Muñoz-Galeano, J. M. López-Lezama, and J. B. Cano-Quintero, “A sliding surface for controlling a semi-bridgeless boost converter with power factor correction and adaptive hysteresis band,” *Applied Sciences*, vol. 11, no. 4, p. 1873, 2021. [Citado na página 24]
- [15] W. Tech Simulator, “W3C – Totem-pole PFC | Working , Design, and Control scheme | Tech Simulator.” Available at <https://www.youtube.com/watch?v=bST2aNqWAAM>, 2018. (Last accessed in 12/05/2024). [Citado na página 29]
- [16] R. Chibante, “Conversores cc/cc.” Material de aula fornecido pelo orientador, 2023. Apresentação de PowerPoint. [Citado nas páginas x, 33 e 34]
- [17] L. D. da Silva Casimiro, “Controlo de conversores de eletrónica de potência para integração com smes na melhoria da qualidade de energia eléctrica,” 2024. [Citado na página 34]
- [18] R. Chibante, “Conversores cc/ca.” Material de aula fornecido pelo orientador, 2023. Apresentação de PowerPoint. [Citado nas páginas x e 35]
- [19] A. K. Singh, A. K. Mishra, K. K. Gupta, and T. Kim, “Comprehensive review of nonisolated bridgeless power factor converter topologies,” *IET Circuits, Devices & Systems*, vol. 15, no. 3, pp. 197–208, 2021. [Citado nas páginas x, 35, 36 e 58]
- [20] B. Inc., “Acpl-3120: 2.5a output current igbt gate drive optocoupler,” tech. rep., Broadcom Inc., 2020. [Citado na página 56]
- [21] T. Corporation, “Tlp620 datasheet,” tech. rep., Mouser Electronics, 2019. [Citado na página 57]
- [22] I. T. AG, *XMC4500 Relax Kit V1: Board User’s Manual*, 2013. [Citado nas páginas x e 58]
- [23] H. ludens, “Power inductor tester.” Available at <https://ludens.cl/Electron/lmeter/lmeter.html>, 2008. (Last accessed in 12/04/2024). [Citado nas páginas x, 61 e 63]

Anexo A

Anexos

A.1 DAVE-APP

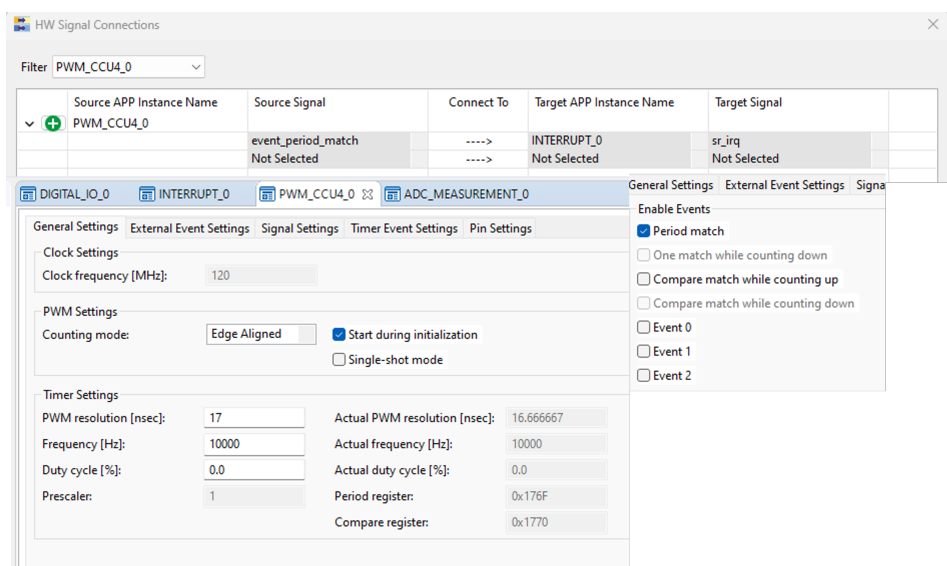


Figura A.1: APP- PWM

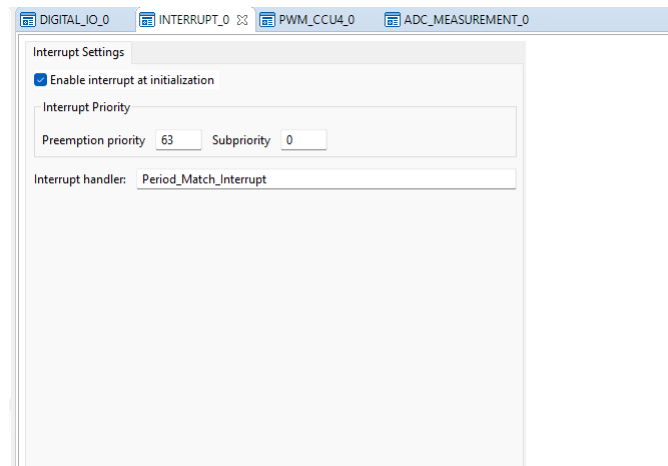


Figura A.2: APP- Interrupt

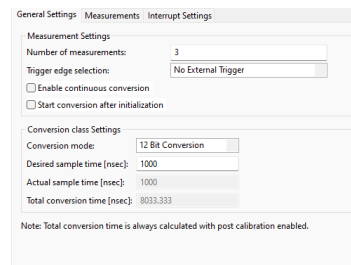


Figura A.3: APP- ADC

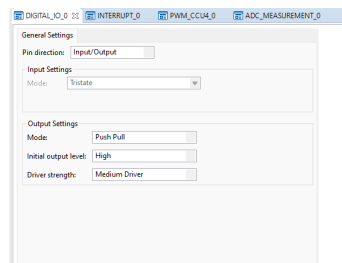


Figura A.4: APP - DIGITAL IO (Detecção de zero)

A.2 Código Dave

```

1 #include <DAVE.h> //Declarations from DAVE Code
    Generation (includes SFR declarations)
2 #include <math.h>
3 #include <probe_scope.h>
4 #define N 1024
5
6 volatile float duty_cycle = 0;
7 volatile uint32_t result_from_adc = 0;

```

```

 8 volatile float desired_output_voltage = 45;
 9 float vi = 0;
10 float sine_values[N] = {valores de seno};
11 float t = 0;
12 float T = 20e-3;
13 float ts = 100e-6;
14 uint8_t first_time = 1;
15 uint8_t zero_detect_debug = 0;
16
17 void Period_Match_Interrupt(){
18     int pos = 0;
19     /*Read out conversion results*/
20     result_from_adc = ADC_MEASUREMENT_GetResult(&
        ADC_MEASUREMENT_mains_voltage); //mains voltage in V
21
22     input_current = ADC_MEASUREMENT_GetResult(&
        ADC_MEASUREMENT_input_current);
23
24     /*Re-trigger conversion sequence*/
25     ADC_MEASUREMENT_StartConversion(&ADC_MEASUREMENT_0);
26
27     if((result_from_adc >= 4090) || first_time){
28         t = 0;
29         if(result_from_adc >= 4090){
30             first_time = 0;
31         }
32         DIGITAL_IO_SetOutputLow(&DIGITAL_IO_0);
33         zero_detect_debug = 0;
34     }else {
35         DIGITAL_IO_SetOutputHigh(&DIGITAL_IO_0);
36         zero_detect_debug = 1;
37     }
38     pos = ((int)((t/T)*N))%N;
39     vi = 17*fabs(sine_values[pos]);
40     duty_cycle = (desired_output_voltage - vi)/
        desired_output_voltage;
41     duty_cycle = 10000.*duty_cycle;
42     if(duty_cycle > 9500){
43         duty_cycle = 9500;
44     }
45     PWM_CCU4_SetDutyCycle(&PWM_CCU4_0, (uint32_t)duty_cycle);
46     t = t + ts;
47
48     ProbeScope_Sampling();
49 }
50
51 int main(void) {
52     DAVE_STATUS_t status;
53

```

```
54     status = DAVE_Init(); /* Initialization of DAVE Apps */
55
56     if (status == DAVE_STATUS_SUCCESS) {
57
58         ProbeScope_Init(10000); //freq amostragem
59
60         while (1U) {
61
62             }
63
64     } else {
65         XMC_DEBUG("main: Application initialization failed");
66
67         while (1U) {
68
69             }
70     }
71
72     return 1;
73 }
```

A.3 Resultados do Protótipo



Figura A.5: Carga 100Ω ; a) Fator de potência, b) Potência aparente, c) Potência reativa, d) Potência ativa.



Figura A.6: Carga 100Ω ; Corrente de entrada (canal 2); Tensão de entrada (canal 1); Potência instantânea (roxo).



Figura A.7: Carga $100\ \Omega$; Valor da tensão de saída.



a)

b)

c)

d)

Figura A.8: Carga $50\ \Omega$ a) Fator de potência, b) Potência aparente, c) Potência reativa, d) Potência ativa.

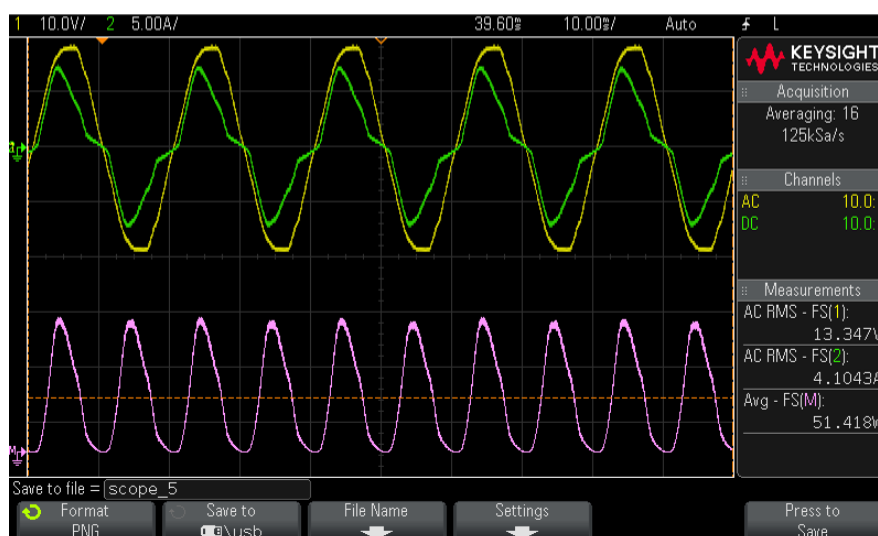


Figura A.9: Carga $50\ \Omega$; Corrente de entrada (canal 2); Tensão de entrada (canal 1); Potência instantânea (roxo).



Figura A.10: Carga $50\ \Omega$; Valor da tensão de saída.

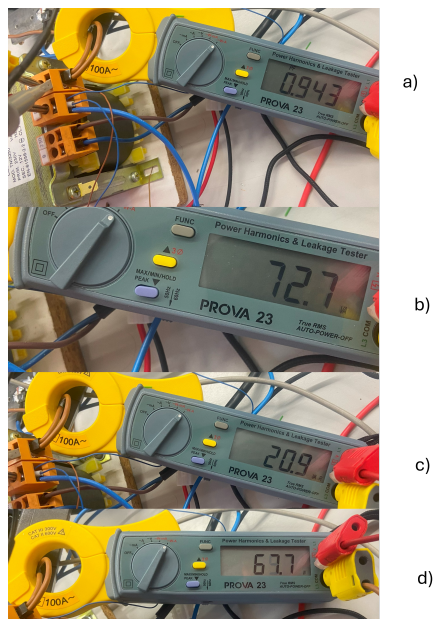


Figura A.11: Carga $33\ \Omega$; a) Fator de potência, b) Potência aparente, c) Potência reativa, d) Potência ativa.

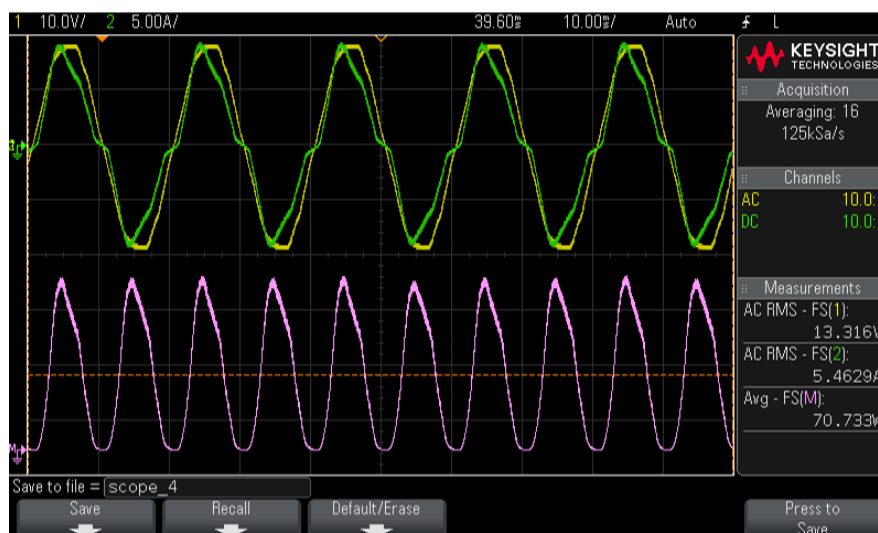


Figura A.12: Carga $33\ \Omega$ Corrente de entrada (canal 2); Tensão de entrada (canal 1); Potência instantânea (roxo).



Figura A.13: Carga 33Ω ; Valor da tensão de saída.

A.4 Código Python

```

1 import pandas as pd
2 import numpy as np
3
4 # Caminho do arquivo CSV
5 file_path = 'C:/Users/tiago/Desktop/medidas_conversor_osciloscopio
        /250hm_45V/scope_5.csv'
6
7 try:
8     # Ler o arquivo CSV ignorando a primeira linha e usando o
        delimitador correto
9     df = pd.read_csv(file_path, delimiter=',', header=None,
        skiprows=2)
10
11     # Verificar o numero de colunas e manter apenas as 3 primeiras
        se houver 4
12     if len(df.columns) == 4:
13         df = df.iloc[:, :3]
14
15     # Nomear as colunas
16     df.columns = ['TEMPO', 'V', 'I']
17
18     # Converter as colunas para valores numericos
19     df['V'] = pd.to_numeric(df['V'], errors='coerce')
20     df['I'] = pd.to_numeric(df['I'], errors='coerce')
21
22     # Calcular a potencia ativa (P = V * I)
23     df['V*I'] = df['V'] * df['I']
24
25     # Calcular V^2 e I^2
26     df['V^2'] = df['V'] ** 2
27     df['I^2'] = df['I'] ** 2
28
29     # Calcular a media de V^2 e I^2
30     media_V2 = df['V^2'].mean()
31     media_I2 = df['I^2'].mean()
32     media_P_AC = df['V*I'].mean()
33

```

```

34     Calcular a raiz quadrada da media de V^2 e I^2 (RMS)
35     rms_V2 = np.sqrt(media_V2)
36     rms_I2 = np.sqrt(media_I2)
37
38     Potencia aparente = [Urms] * [Irms]
39     Potencia_Aparente = rms_V2 * rms_I2
40
41     Potencia reativa = sqrt(Potencia_Aparente^2 - P^2)
42     Potencia_Reativa = np.sqrt(Potencia_Aparente**2 - media_P_AC
43                               **2)
44
45     Fator de potencia (PF)
46     PF = media_P_AC / Potencia_Aparente
47
48     Configurar Pandas para mostrar todos os valores do DataFrame
49     pd.set_option('display.max_rows', None) # Mostrar todas as
50     linhas
51     pd.set_option('display.max_columns', None) # Mostrar todas as
52     colunas
53     pd.set_option('display.max_colwidth', None) # Mostrar largura
54     total das colunas
55     pd.set_option('display.float_format', '{:.6f}'.format) #
56     Formatar floats
57
58     Exibir o DataFrame com as novas colunas
59     print(df)
60
61     Exibir os valores RMS
62     print("\nValores RMS:")
63     print(f"RAIZ_MEDIA V^2 (RMS): {rms_V2:.6f}")
64     print(f"RAIZ_MEDIA I^2 (RMS): {rms_I2:.6f}")
65     print(f"Potencia ativa: {media_P_AC:.6f}")
66     print(f"Potencia Aparente: {Potencia_Aparente:.6f}")
67     print(f"Potencia Reativa: {Potencia_Reativa:.6f}")
68     print(f"Fator de Potencia: {PF:.6f}")
69
70 except pd.errors.ParserError as e:
71     print("Erro ao ler o CSV:", e)
72 except Exception as e:
73     print("Erro inesperado:", e)
74
75 import matplotlib.pyplot as plt
76
77 # Criar o grafico
78 plt.figure(figsize=(10, 6))
79 plt.plot(df['TEMPO'], df['I'], label='Corrente (I)', color='red')
80 plt.plot(df['TEMPO'], df['V'], label='Tensao (I)', color='blue')

```

```

78 plt.xlabel('Tempo (s)')
79 plt.ylabel('Corrente (A) Tensao (V)')
80 plt.title('Grafico tensao/corrente')
81 plt.savefig('C:/Users/tiago/Desktop/medidas_conversor_osciloscopio
    /250hm_45V/2500hm_45V.pdf', format='pdf')
82 plt.legend()
83 plt.grid(True)
84 plt.show()
85
86 import matplotlib.pyplot as plt
87
88 # Criar o grafico
89 plt.figure(figsize=(10, 6))
90 plt.plot(df['TEMPO'], df['V*I'], label='Potencia (W)', color='
    green')
91 plt.xlabel('Tempo (s)')
92 plt.ylabel('Potencia instantanea (W)')
93 plt.title('Grafico de Potencia instantanea ')
94 plt.savefig('C:/Users/tiago/Desktop/medidas_conversor_osciloscopio
    /250hm_45V/2500hm_45V_potencia.pdf', format='pdf')
95 plt.legend()
96 plt.grid(True)
97 plt.show()

```

A.5 Resultados obtidos em Python

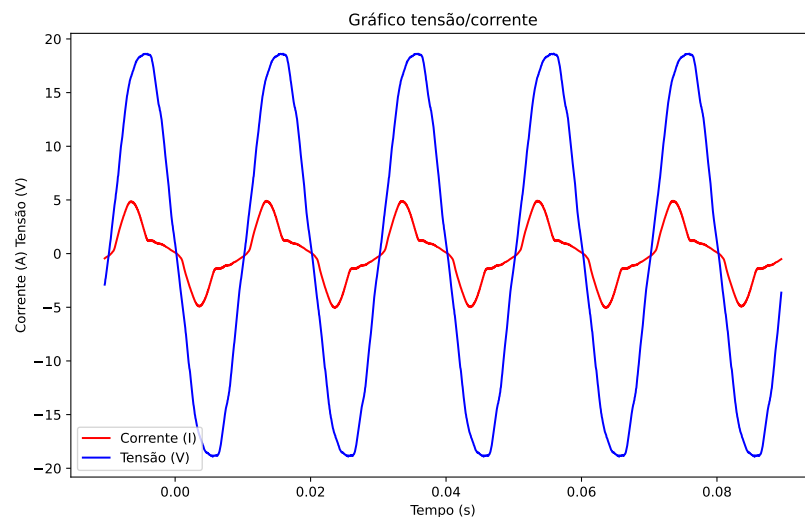
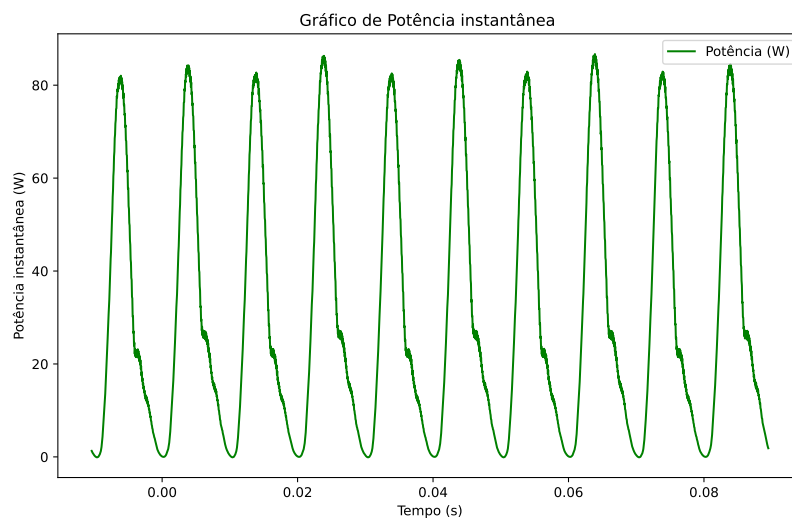
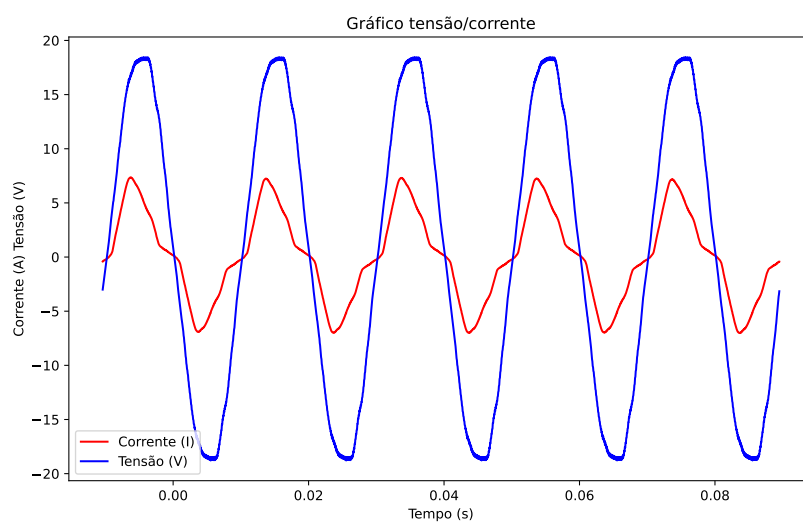
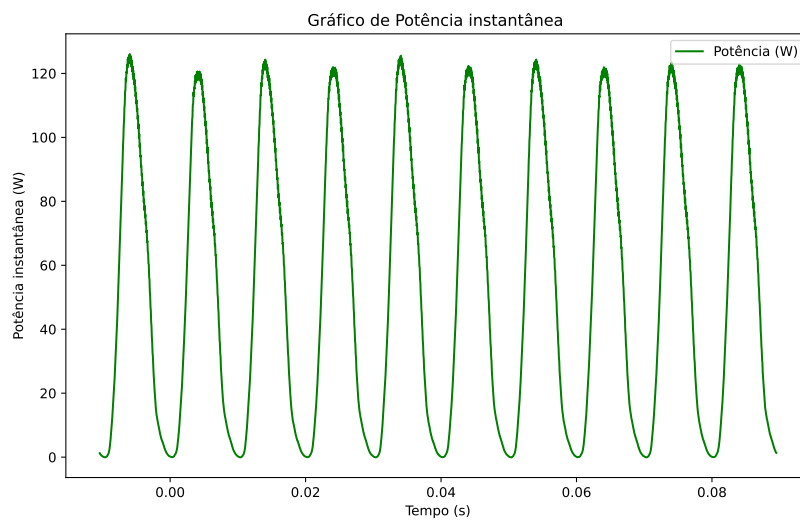
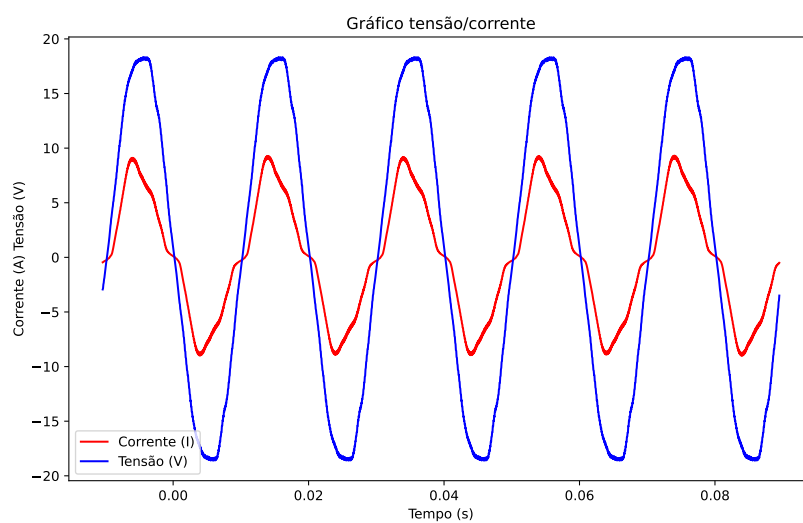
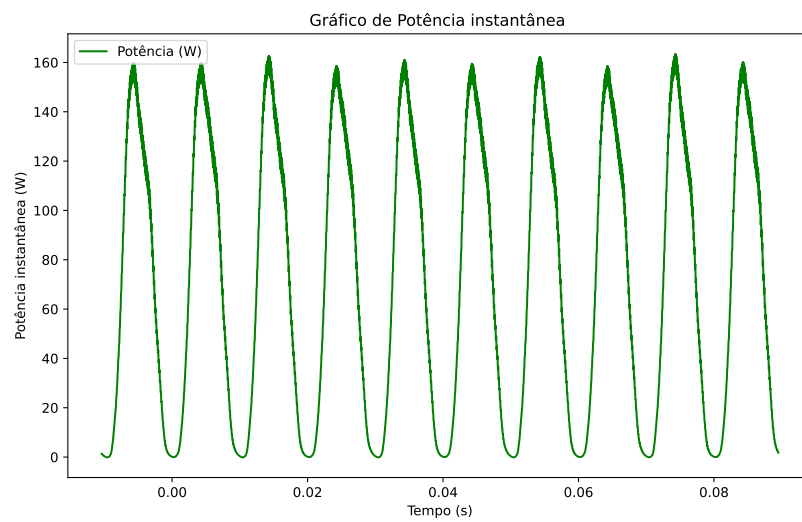
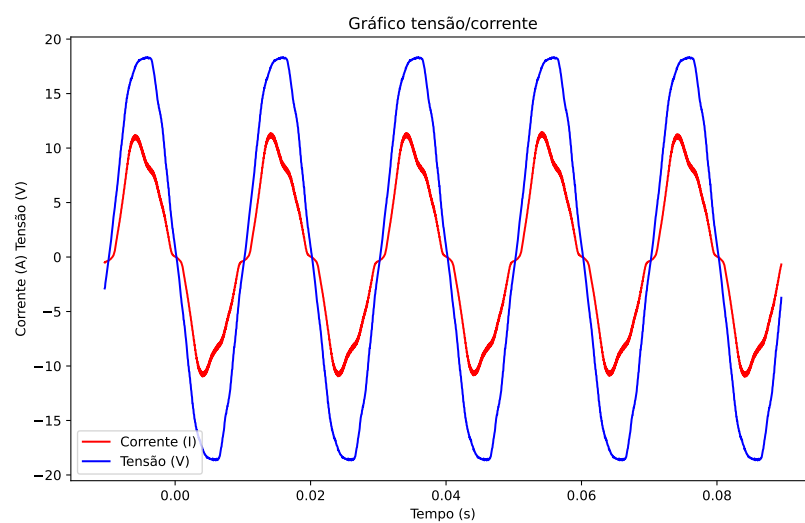


Figura A.14: $R=100\Omega$; Gráfico tensão/corrente.

Figura A.15: $R=100\ \Omega$; Potência instantânea.Figura A.16: $R=50\ \Omega$; Gráfico tensão/corrente.

Figura A.17: $R=50\ \Omega$; Potência instantânea.Figura A.18: $R=33\ \Omega$; Gráfico tensão/corrente.

Figura A.19: $R=33\ \Omega$; Potência instantânea..Figura A.20: $R=25\ \Omega$; Gráfico tensão/corrente.

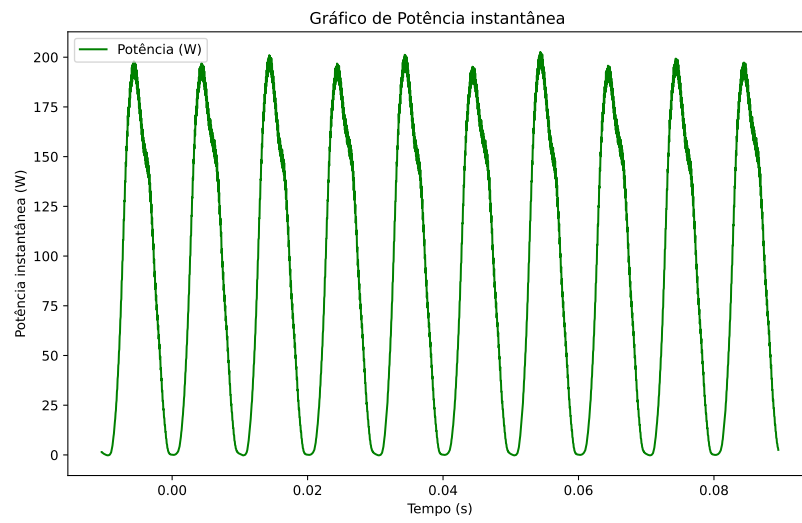


Figura A.21: $R=25\ \Omega$; Potência instantânea.