

Do Analógico ao Digital: Análise da Transformação Tecnológica de Subestações Modernas

TIAGO QUEIRÓS COUTINHO CANAVEZ

julho de 2026

DO ANALÓGICO AO DIGITAL: ANÁLISE DA TRANSFORMAÇÃO TECNOLÓGICA DE SUBESTAÇÕES MODERNAS

Tiago Queirós Coutinho Canavez

**Dissertação para obtenção do Grau de Mestre em
Engenharia Eletrotécnica - Sistemas Elétricos de Energia**

Orientador: Professora Doutora Teresa Nogueira - tan@isep.ipp.pt

Co-orientador: Eng. Vitor Sousa - vmmsousa@efacec.com

Júri:

Presidente:

Professor Doutor Fernando Maurício Dias, Professor Adjunto, ISEP

Vogais:

Professora Doutora Teresa Nogueira, Professora Adjunta, ISEP

Professor Doutor Nuno Gomes, Professor Adjunto, ISEP

Porto, julho 2026

À memória da minha avó, Maria Alice de Queirós Madureira.

Resumo

A crescente integração de fontes de energia renovável e a necessidade de redes mais flexíveis impulsionaram a transformação tecnológica das infraestruturas elétricas, levando à transição das subestações convencionais para as subestações digitais, baseadas na norma IEC 61850. A presente dissertação tem como objetivo demonstrar esta evolução, investigando a viabilidade da substituição dos tradicionais circuitos analógicos de cobre por arquiteturas digitais baseadas em redes de comunicação Ethernet de alta velocidade. Este estudo centra-se na caracterização, integração e validação de soluções de última geração desenvolvidas pela Efacec, a MCU 500 e a TPU L500.

Este projeto detalha a implementação destas tecnologias numa arquitetura de Barramento de Processo (*Process Bus*), onde a MCU 500 desempenha o papel de digitalização de sinais de corrente e tensão junto ao equipamento primário, transmitindo-os via protocolo *Sampled Values* (IEC 61850-9-2) para a TPU L500. Neste sentido, foi avaliado o desempenho deste ecossistema digital face às soluções convencionais, focando em métricas quantitativas de latência na eliminação de defeitos e precisão da sincronização temporal. Adicionalmente, o trabalho apresentou uma análise económico-financeira decorrente da redução da infraestrutura física, bem como a otimização de OPEX viabilizada por novas capacidades de supervisão remota. Os resultados foram validados por ensaios laboratoriais e dados reais, com o objetivo de demonstrar que a digitalização não só cumpre os requisitos de tempo de atuação da proteção de alta tensão, como oferecem vantagens significativas em interoperabilidade, segurança e eficiência, sugerindo a robustez destas soluções para as redes elétricas inteligentes do futuro.

Palavras-chave: Subestação Digital, IEC 61850, MCU 500, TPU L500, *Sampled Values*, Eficiência Operacional.

Abstract

The increasing integration of renewable energy sources and the need for more flexible grids have driven the technological transformation of electrical infrastructures, leading to the transition from conventional substations to digital substations based on the IEC 61850 standard. This thesis aims to demonstrate this evolution by investigating the feasibility of replacing traditional analog copper circuits with digital architectures based on high-speed Ethernet communication networks. This study focuses on the characterization, integration, and validation of state-of-the-art solutions developed by Efacec, the MCU 500 and the TPU L500.

This project details the implementation of these technologies within a Process Bus architecture, where the MCU 500 performs the digitization of current and voltage signals close to the primary equipment, transmitting them via the Sampled Values protocol (IEC 61850-9-2) to the TPU L500. The performance of this digital ecosystem was evaluated against conventional solutions, with an emphasis on quantitative metrics regarding fault clearance latency, and time synchronization precision. Additionally, this thesis presented an economic and financial analysis resulting from the reduction of physical infrastructure, as well as the OPEX optimization enabled by new remote supervision capabilities. The results were validated through laboratory tests and real-world data, aiming to demonstrate that digitization not only meets the strict operating time requirements of high-voltage protection but also offers significant gains in interoperability, safety, and efficiency, suggesting the robustness of these solutions for the smart grids of the future.

Keywords: Digital Substation, IEC 61850, MCU 500, TPU L500, Sampled Values, Operational Efficiency.

Agradecimentos

Quero deixar os meus agradecimentos a todos aqueles que foram fundamentais para a conclusão desta tese, nomeadamente à minha orientadora, Professora Doutora Teresa Nogueira, e ao meu supervisor na Efacec, Eng. Vitor Sousa, que sempre se mostraram prestáveis e disponíveis a ajudar em tudo o que foi necessário.

Deixo aqui também um agradecimento à minha família, pelo apoio constante. Um obrigado muito especial e saudosos à minha avó, Maria Alice de Queirós Madureira, que teve um contributo fundamental na minha formação como pessoa e tornou possível atingir esta etapa na minha vida.

Índice

1	Introdução	1
1.1	Contextualização	1
1.2	Objetivos do trabalho	2
1.3	Metodologia Geral Adotada	3
1.4	Organização do documento	3
2	Estado da Arte e Enquadramento Tecnológico	5
2.1	Evolução dos sistemas de proteção em subestações	5
2.1.1	Sistemas analógicos e limitações	5
2.1.2	Transição para sistemas Digitais	7
2.2	A Norma IEC 61850 e a arquitetura de subestações digitais	7
2.2.1	Modelação de dados e SCL	8
2.2.2	Protocolos de comunicação (MMS, GOOSE, SV)	8
2.2.3	Estrutura em níveis (Estação, Baía, Processo)	9
2.3	Desafios Técnicos das Subestações Digitais	10
2.3.1	Sincronização temporal (PTP)	10
2.3.2	Redundância de rede (PRP/HSR)	10
2.3.3	Cibersegurança (IEC 62351)	11
2.4	IEDs e sistemas de proteção	11
3	Arquitetura do Sistema e Metodologia Experimental	13
3.1	Equipamentos em estudo	13
3.1.1	MCU 500	14
3.1.2	TPU L500	14
3.2	Arquitetura da subestação digital em estudo	15
3.2.1	Barramento de processo.....	15
3.2.2	Barramento de estação.....	15
3.2.3	Topologia de rede e infraestrutura física.....	16
3.3	Engenharia e parametrização IEC 61850	17
3.3.1	Modelação SCL (ICD, SCD, CID)	17
3.3.2	Configuração de Sampled Values.....	19
3.3.3	Configuração de GOOSE	20
3.3.4	Processo de <i>Binding</i>	20
3.4	Plataforma experimental	21
3.4.1	Setup laboratorial	21
3.4.2	Sistema de sincronização (PTP)	23
3.4.3	Equipamentos de teste e medição.....	24
3.5	Metodologia de validação	26
3.5.1	Estratégia de ensaios	26
3.5.2	Métricas de desempenho avaliadas	26

4	Resultados Experimentais e Análise	27
4.1	Conformidade da rede de comunicação	27
4.1.1	Análise dos Sampled Values	27
4.1.2	Análise das mensagens GOOSE	28
4.1.3	Avaliação do sincronismo PTP	29
4.2	Aquisição e qualidade de sinal	30
4.2.1	Validação analógico vs. digital	30
4.2.2	Análise em regime com distorção harmónica	32
4.3	Desempenho dos algoritmos de proteção.....	34
4.3.1	Ensaios.....	35
4.3.2	Avaliação da latência total	38
4.4	Ensaios de robustez e fiabilidade	39
4.4.1	Perda de sincronismo	39
4.4.2	Comportamento com dados inválidos (Quality Flags)	40
4.5	Discussão crítica dos resultados.....	41
4.5.1	Comparação analógico vs digital	42
4.5.2	Fiabilidade e segurança	43
4.5.3	Limitações experimentais.....	44
4.6	Análise Económica	45
4.6.1	Estrutura de custos das subestações convencionais.....	45
4.6.2	Impacto económico da digitalização	46
4.6.3	Custo Total de Propriedade (TCO).....	48
5	Conclusão	51
5.1	Síntese dos principais contributos do trabalho	51
5.2	Perspetivas futuras	52

Lista de Figuras

Figura 1 - Cablagem subterrânea duma subestação Convencional (Fonte: Autor desconhecido).	6
Figura 2 - Hierarquia da Norma IEC 61850 [13]	9
Figura 3 - MCU 500 [4]	14
Figura 4 - TPU L500 [5]	14
Figura 5 – Switches utilizados (Fonte: Autor).	16
Figura 6 – Interface principal do Automation Studio (Fonte: Autor)	17
Figura 7 - Árvore de projeto com detalhe da expansão dos Dispositivos Lógicos (LD's) importados a partir dos ficheiros SCD da MCU 500 e da TPU L500 (Fonte: Autor)	18
Figura 8 – Setup (Fonte: Autor)	22
Figura 9 - PC industrial da MOXA (Fonte: Autor)	22
Figura 10 - <i>Grandmaster Clock</i> (Fonte: Autor)	23
Figura 11 - Mala de injeção de sinais CMC 256-6 (Fonte: Autor)	24
Figura 12 - Mala de análise de rede Daneo (Fonte: Autor)	25
Figura 13 - Auditoria ao fluxo de <i>Sampled Values</i> (OMICRON DANEO Control), evidenciando a estrutura do Dataset e os atributos de qualidade das grandezas analógicas (Fonte: Autor)....	27
Figura 14 - Monitorização do Dataset GOOSE da TPU L500 em regime permanente de operação (Fonte: Autor)	28
Figura 15 - Estatísticas de receção de rede e sincronismo temporal (<i>Precision Time Protocol</i>) (Fonte: Autor)	29
Figura 16 - Configuração de grandezas secundárias no software OMICRON <i>Test Universe</i> (<i>QuickCMC</i>) (Fonte: Autor)	30
Figura 17 - Formas de onda e valores instantâneos primários reconstruídos pelo analisador DANEO 400 (Fonte: Autor)	31
Figura 18 - Configuração da injeção de alta frequência: 50. ^a harmónica a 30% de magnitude (Test Universe) (Fonte: Autor).	32
Figura 19 - Reconstrução digital da onda com injeção da 50. ^a harmónica (Fonte: Autor).....	33
Figura 20 - Configuração da injeção de baixa frequência: 4. ^a harmónica a 20% de magnitude (Test Universe) (Fonte: Autor).	33
Figura 21 - Reconstrução digital da onda com severa deformação por injeção da 4. ^a harmónica (Fonte: Autor).....	34
Figura 22 - Configuração da fonte de sincronismo temporal (Trigger via PTPv2) (Fonte: Autor).	35
Figura 23 - Matriz de configuração de hardware local evidenciando o mapeamento das grandezas elétricas nos canais de saída analógicos da CMC 356 (Fonte: Autor).	36
Figura 24 - Tabela de estados operacionais do módulo State Sequencer, quantificando as magnitudes de tensão e corrente nas diferentes fases da simulação (Fonte: Autor).	36
Figura 25 - Representação gráfica preliminar das formas de onda, evidenciando o desequilíbrio no estado de falha (Fonte: Autor).....	37

Figura 26 – Matriz de mapeamento da mensagem GOOSE de disparo para a entrada binária virtual do equipamento de simulação (Fonte: Autor).....	37
Figura 27 - Painel de avaliação automatizada (Time Assessment) indicando o registo de atuação da proteção aos 76,90 ms após a indução da falha (Fonte: Autor).	38
Figura 28 - Oscilografia global gerada pelo <i>State Sequencer</i> , correlacionando a evolução das grandezas físicas com o sinal digital de atuação na fase de pós-falha (Fonte: Autor).....	38
Figura 29 - Detalhe da captura de tráfego no analisador DANE0 400, evidenciando o bloqueio da ordem de atuação (PTRC0.Op.general = False) e a <i>flag</i> de qualidade correspondente a assinalar o estado inválido (PTRC0.Op.q = 01 - invalid) (Fonte: Autor).	40

Lista de Tabelas

Tabela 1 - Síntese da validação das métricas operacionais obtidas nos ensaios dinâmicos.	42
Tabela 2 - Comparação entre a arquitetura analógica e a arquitetura digital.	43
Tabela 3 - Impacto estimado da digitalização na estrutura de custos (CAPEX e OPEX).	49

Acrónimos

FER	Fontes de Energia Renováveis
GD	Geração Distribuída
ICD	<i>IED Capability Description</i> (Ficheiro de descrição do IED)
IEC	<i>International Electrotechnical Commission</i>
IED	<i>Intelligent Electronic Device</i>
MCU	<i>Machine Control Unit</i> (Ref. Efacec MCU 500)
ORT	Operador da Rede de Transporte
PRP	<i>Parallel Redundancy Protocol</i> (Redundância de rede)
PTP	<i>Precision Time Protocol</i>
SCD	<i>Substation Configuration Description</i> (Ficheiro da subestação)
SCL	<i>Substation Configuration Language</i>
SEE	Sistema Elétrico de Energia
TPU	<i>Transmission Protection Unit</i> (Ref. Efacec TPU L500)

1 Introdução

A infraestrutura elétrica global encontra-se numa fase de transição tecnológica, onde a modernização não é apenas uma opção, mas um passo fundamental para suportar a complexidade das redes do futuro.

1.1 Contextualização

A crescente digitalização das subestações elétricas trouxe novas exigências ao controlo, supervisão e proteção das redes elétricas de energia. O modelo tradicional, embora seja robusto e tenha suportado as necessidades da população durante muitas décadas, enfrenta desafios de escalabilidade e flexibilidade num cenário de integração de grandes dimensões de energias renováveis e descentralização da rede [1],[2]. A transição dos sistemas analógicos, dependentes de cablagens extensas de cobre e transformadores de medida com elevados encargos, para soluções digitais baseadas em IEDs e comunicação por fibra ótica, permitiu ganhos significativos em termos de fiabilidade, rapidez de atuação e interoperabilidade [3].

Apesar da robustez das subestações convencionais, este modelo enfrenta hoje o seu limite de obsolescência técnica. A dependência de cablagem ponto-a-ponto em cobre resulta numa infraestrutura rígida, de manutenção cara e com riscos de segurança para os operadores, nomeadamente devido à presença de circuitos de corrente em carga na sala de comando. Em contrapartida, a transição para a subestação digital, embora resolva as limitações físicas, introduz novos desafios, a fiabilidade da proteção deixa de ser puramente elétrica para passar a depender da estabilidade de redes Ethernet, da precisão de sincronização temporal (PTP) e da resistência a ciberataques.

A norma IEC 61850 estabeleceu-se como base desta transformação, padronizando não apenas a comunicação, mas a semântica dos dados do sistema elétrico. Para responder a estas exigências, os equipamentos MCU 500 e TPU L500, desenvolvidos pela Efacec, assumem um papel importante na implementação de subestações digitais. Estes dispositivos, cujas características técnicas e funcionais serão detalhadas no Capítulo 3, integram funções de

medição, comunicação e proteção baseadas na norma IEC 61850, constituindo o objeto de estudo central deste trabalho [4],[5],[6].

Esta dissertação insere-se no contexto do Mestrado em Engenharia Eletrotécnica – Sistemas Elétricos de Energia, e foi desenvolvida em ambiente empresarial. O propósito central é investigar, compreender e contextualizar a evolução dos sistemas de proteção e controlo, desde os relés eletromecânicos até às atuais soluções digitais, com particular atenção na integração e operação conjunta dos equipamentos MCU 500 e TPU L500 em subestações modernas.

1.2 Objetivos do trabalho

O objetivo principal desta dissertação é avaliar o impacto da digitalização das subestações elétricas, com base em sistemas de proteção de linha suportados pela norma IEC 61850, através de uma análise comparativa entre soluções convencionais e digitais. Para tal, foram desenvolvidos os seguintes temas:

- Demonstrar a evolução dos sistemas de proteção e controlo de subestações elétricas, desde as tecnologias convencionais até às soluções digitais com IEDs.
- Caracterizar o papel e funcionamento da MCU 500 e TPU L500, destacando a sua integração na arquitetura de subestações digitais e comunicação via IEC 61850.
- Identificar benefícios, limitações e desafios técnicos associados à utilização destes equipamentos na proteção de linhas de alta tensão, nomeadamente questões de cibersegurança e gestão de redes.
- Avaliar o desempenho dos sistemas digitais, avaliando tempos de resposta (latência), precisão de medição e fiabilidade na transmissão de dados IEC 61850.
- Identificar os benefícios económicos da digitalização, focando na redução de custos de investimento (CAPEX) e custos operacionais e de manutenção (OPEX).
- Validar experimentalmente a comunicação *Sampled Values* e *Goose* entre a MCU500 e a TPU L500.
- Apresentar uma visão comparativa entre soluções anteriores e as atuais abordagens digitais, discutindo tendências e perspetivas futuras na automação e proteção das subestações elétricas.

1.3 Metodologia Geral Adotada

Para concretizar os objetivos de validação técnica e económica desta arquitetura, adotou-se uma metodologia mista, estruturada em três fases principais:

Fase 1: Configuração e Ensaaios Laboratoriais

Foi implementada uma bancada de testes representativa, integrando a MCU 500 e a TPU L500 interligadas por uma rede Ethernet. Recorreu-se a equipamentos de injeção secundária para simular correntes e tensões de defeito na entrada da MCU. O objetivo consistiu em validar a cadeia de digitalização, a transmissão de *Sampled Values* e a atuação da proteção via mensagens GOOSE, verificando a interoperabilidade e a correta parametrização dos ficheiros SCL (ICD/SCD) [7],[8].

Fase 2: Análise de Desempenho e Robustez

Esta fase focou-se na quantificação de métricas críticas. Mediu-se a latência total do sistema (tempo decorrido entre a injeção do defeito e a emissão do comando de disparo) para verificar o cumprimento dos requisitos normativos de tempo de eliminação de defeitos. Adicionalmente, avaliou-se a resiliência da comunicação, testando o comportamento do sistema perante falhas de rede e analisando o impacto da perda de sincronização PTP na disponibilidade das funções de proteção [3].

Fase 3: Estudo Económico Comparativo

Paralelamente à validação técnica, desenvolveu-se uma análise qualitativa de custos (CAPEX e OPEX). Este estudo avaliou a transferência de investimento decorrente da desmaterialização da cablagem de cobre e infraestruturas civis pesadas, contrastando-a com as necessidades de integração de equipamentos de rede e IEDs. O objetivo foi demonstrar a viabilidade financeira da digitalização a longo prazo, evidenciando os ganhos operacionais viabilizados pela manutenção baseada na condição e pela supervisão remota [6],[7].

1.4 Organização do documento

O presente documento encontra-se estruturado em cinco capítulos principais. No Capítulo 1, é realizada a introdução ao tema, definindo a contextualização, os objetivos a atingir, a metodologia geral adotada e a organização global da dissertação. O Capítulo 2 é dedicado ao estado da arte e enquadramento tecnológico, detalhando a evolução dos sistemas de proteção em subestações, a arquitetura digital baseada na norma IEC 61850 e os respetivos desafios técnicos. O Capítulo 3 foca-se na arquitetura do sistema e metodologia experimental, abordando a caracterização dos equipamentos MCU 500 e TPU L500, a configuração da rede e parametrização, bem como o setup laboratorial e a estratégia de validação.

O Capítulo 4 apresenta detalhadamente os resultados experimentais e a sua análise, descrevendo os testes de conformidade da rede de comunicação, a qualidade de sinal, o desempenho dos algoritmos de proteção e os ensaios de robustez. Este capítulo termina com uma discussão crítica dos resultados face aos requisitos normativos e integra a análise económico-financeira do projeto (CAPEX, OPEX e TCO). Por fim, o Capítulo 5 encerra o documento com as conclusões, sintetizando os principais contributos teóricos e práticos alcançados com o trabalho e sugerindo perspetivas de desenvolvimento futuro.

2 Estado da Arte e Enquadramento Tecnológico

Este capítulo contextualiza o estado da arte dos sistemas de proteção, contrastando as limitações operacionais das subestações convencionais com as novas arquiteturas digitais suportadas pela norma IEC 61850. A análise percorre a evolução tecnológica dos IEDs e identifica os desafios críticos de implementação, como a sincronização temporal e a cibersegurança, fundamentando as escolhas técnicas deste estudo.

2.1 Evolução dos sistemas de proteção em subestações

2.1.1 Sistemas analógicos e limitações

A arquitetura das subestações de energia tem permanecido, na sua essência, inalterada durante as últimas décadas, caracterizando-se por uma separação física e funcional entre o equipamento primário de alta tensão e os sistemas secundários de proteção, comando e controlo. O funcionamento desta tipologia convencional baseia-se na recolha de grandezas analógicas, nomeadamente tensão e corrente, e de estados binários, como as posições de disjuntores e seccionadores, diretamente a partir do pátio da subestação. Neste modelo, os transformadores de medida, tipicamente de núcleo de ferro e isolamento a óleo ou gás, desempenham um papel central ao reduzir as grandezas primárias para valores secundários padronizados, permitindo o seu processamento seguro pelos equipamentos de proteção [9].

O processamento destas grandezas era realizado exclusivamente por relés eletromecânicos, dispositivos que operavam com base em princípios de indução ou atração magnética e que exigiam níveis de energia elevados para o acionamento mecânico dos seus componentes móveis. Embora a evolução tecnológica tenha introduzido sucessivamente os relés estáticos e, mais recentemente, os relés numéricos ou IEDs, a arquitetura da subestação convencional mantém a dependência estrutural da injeção analógica direta das grandezas

reduzidas pelos transformadores de medida nos terminais de entrada dos equipamentos, situados na sala de comando. Esta persistência de uma extensa infraestrutura de cablagem analógica em cobre, mesmo com a presença de IEDs digitais, define o que se entende por uma subestação convencional moderna [10].

Neste tipo de subestação, a infraestrutura de comunicação é materializada através de ligações físicas ponto-a-ponto, comumente designadas por ligações *hardwired*. Esta abordagem implica que cada sinal individual, seja uma medida analógica, um comando de abertura ou um sinal de estado, necessite de um par de fios de cobre dedicado que se estende desde o equipamento primário no exterior até aos painéis de proteção no interior do edifício de comando, resultando numa malha de cablagem extremamente complexa e volumosa (Figura 1). A implementação de lógicas de controlo, como encravamentos entre seccionadores e disjuntores, é realizada eletricamente através da cablagem em série de contactos auxiliares físicos, o que confere ao sistema uma rigidez significativa e dificulta alterações posteriores sem intervenções invasivas na cablagem (*rewiring*) [7].

Apesar da robustez deste modelo ao longo de anos de operação, a arquitetura analógica apresenta limitações técnicas e económicas severas face às exigências atuais. O custo elevado do cobre e a mão-de-obra intensiva necessária para o lançamento, conectorização e teste de milhares de pontos de ligação representam uma parcela substancial do investimento inicial de capital (CAPEX) e dos custos operacionais (OPEX) [3]. A manutenção destas infraestruturas é igualmente onerosa, uma vez que a deteção de falhas na cablagem, como defeitos de isolamento ou maus contactos, obriga a inspeções manuais complexas.

Adicionalmente, existem riscos de segurança intrínsecos a esta arquitetura, nomeadamente o perigo associado à abertura accidental de circuitos secundários de transformadores de corrente em carga, o que pode gerar sobretensões letais para os operadores e danos catastróficos no isolamento dos equipamentos [9]. A ausência de mecanismos de autodiagnóstico nas ligações em cobre constitui uma vulnerabilidade operacional crítica, ao contrário das redes digitais, um fio cortado ou um contacto oxidado num circuito de disparo pode permanecer indetetado até ao momento exato em que a proteção é solicitada a atuar, podendo resultar numa falha de operação com consequências graves para a estabilidade da rede elétrica [8].



Figura 1 - Cablagem subterrânea numa subestação Convencional (Fonte: Autor desconhecido).

2.1.2 Transição para sistemas Digitais

A infraestrutura crítica que suporta a sociedade moderna, o Sistema Elétrico de Energia (SEE), enfrenta desafios de renovação estrutural. O paradigma tradicional de geração centralizada e transporte unidirecional está a ser rapidamente substituído por uma rede dinâmica, caracterizada pela integração de fontes de energia renováveis, geração distribuída de energia e eletrificação intensiva do consumo [1],[2]. Neste contexto de elevada complexidade e incerteza operacional, os Sistemas de Proteção, Comando e Controlo assumem um papel fundamental na garantia da estabilidade, segurança e qualidade de serviço da rede.

O Operador da Rede de Transporte, entidade responsável pela gestão da rede de transporte, enfrenta o desafio de manter a fiabilidade do sistema enquanto gere ativos envelhecidos e integra novas tecnologias digitais [2]. A modernização das subestações não é apenas uma opção tecnológica, mas uma necessidade fundamental para assegurar a funcionalidade da rede em tempo real. A evolução dos relés de proteção, desde dispositivos eletromecânicos isolados até aos atuais dispositivos eletrónicos inteligentes integrados em redes Ethernet de alta velocidade, reflete esta necessidade de adaptação [12]. É neste cenário de evolução tecnológica que se consolida o conceito de subestação digital, permitindo superar as limitações dos sistemas convencionais e responder eficazmente aos novos desafios de gestão da rede elétrica [10].

A função primária de um sistema de proteção é detetar condições anormais de funcionamento e isolar a menor secção possível da rede (seletividade) no menor tempo possível, minimizando os danos no equipamento e a interrupção do serviço [11]. Contudo, os requisitos modernos expandiram esta definição. Hoje, exige-se que o sistema de proteção forneça dados detalhados sobre a qualidade da onda, registos oscilográficos para análise de incidentes, e capacidades de automação que permitam a reconfiguração automática da rede [12].

A fiabilidade do sistema de proteção é dividida em dois aspetos fundamentais e antagónicos, a dependabilidade, que é a certeza de atuação perante um defeito, e a segurança, que é a certeza de não atuação intempestiva na ausência de defeito. O equilíbrio entre estes parâmetros é alcançado através de esquemas de redundância (proteção primária e secundária) e, cada vez mais, através de algoritmos de diagnóstico suportados pela digitalização [12],[11].

2.2 A Norma IEC 61850 e a arquitetura de subestações digitais

A introdução da norma IEC 61850 representou uma mudança no paradigma fundamental na engenharia de sistemas de energia, uma vez que foi ultrapassada a definição tradicional de um protocolo de comunicação para estabelecer uma arquitetura global para a automação de subestações. A integração de sistemas de proteção e controlo enfrentava barreiras significativas devido à proliferação de protocolos proprietários, que limitavam a interoperabilidade e obrigavam à utilização de conversores de protocolo complexos e propensos a falhas. A norma surgiu, portanto, como uma resposta à necessidade de

uniformização, possibilitando que dispositivos de diferentes fabricantes pudessem comunicar de forma nativa e eficiente sobre uma infraestrutura Ethernet comum, assegurando simultaneamente os requisitos de fiabilidade e tempo real exigidos pelo setor elétrico [6],[8].

2.2.1 Modelação de dados e SCL

O aspeto mais inovador e estruturante da IEC 61850 reside na sua abordagem orientada a objetos para a modelização dos dados, que separa o mapeamento de sinais baseado em registos de memória ou índices numéricos, típico de protocolos anteriores como o Modbus ou o DNP3. Nesta nova arquitetura, a informação é organizada de forma hierárquica através de Nós Lógicos (*Logical Nodes*), que representam as unidades funcionais elementares da subestação, como a proteção de distância, o controlo de disjuntor ou as unidades de medida. Esta estrutura permite que cada dado possua uma identidade única e autodescritiva, composta pelo dispositivo lógico, nó lógico, classe de dados e atributo, eliminando assim a ambiguidade na interpretação da informação e facilitando a engenharia do sistema, uma vez que o significado dos dados é intrínseco ao próprio modelo e independente do fabricante do equipamento [8].

A implementação desta interoperabilidade é suportada por uma linguagem de configuração standardizada, a SCL (*Substation Configuration Language*), baseada em XML. Este formato permite descrever formalmente a configuração dos IEDs, a topologia da subestação e os fluxos de comunicação, permitindo desta forma, a troca de ficheiros entre ferramentas de diferentes fornecedores. O processo de configuração deixa, assim, de ser uma tarefa isolada e manual para se tornar um fluxo de trabalho digital integrado, onde ficheiros como o ICD (*IED Capability Description*) e o SCD (*Substation Configuration Description*) asseguram a coerência total da base de dados do sistema de automação [7].

2.2.2 Protocolos de comunicação (MMS, GOOSE, SV)

No domínio da comunicação operacional, a norma estabelece uma distinção clara entre os serviços verticais e horizontais, adaptando a tecnologia de transmissão aos requisitos de latência de cada aplicação. Para a supervisão e monitorização, utiliza-se o protocolo MMS (*Manufacturing Message Specification*), que opera numa arquitetura cliente-servidor sobre a pilha TCP/IP, sendo ideal para a transferência de relatórios, alarmes e ficheiros para o sistema SCADA. Em contrapartida, para as funções críticas de proteção e automação entre IEDs, onde a velocidade é imperativa, a norma define o protocolo GOOSE (*Generic Object-Oriented Substation Event*) [6],[9].

O mecanismo GOOSE opera segundo um modelo de publicação-subscrição e é mapeado diretamente sobre a camada Ethernet, contornando a sobrecarga de processamento da pilha IP para garantir tempos de transmissão na ordem dos milissegundos. Esta capacidade permite substituir a cablagem de cobre tradicional, utilizada para encravamentos e disparos cruzados, por mensagens digitais enviadas através da rede de fibra ótica. Para assegurar que estas

mensagens vitais não sofrem atrasos em cenários de elevado tráfego na rede, a norma prevê a utilização de mecanismos de priorização de tráfego (IEEE 802.1Q) e a segmentação lógica da rede através de VLANs (*Virtual Local Area Networks*), garantindo que a comunicação de proteção mantém a sua integridade e determinismo mesmo em condições adversas [6],[7].

A comunicação entre o Nível de Processo e o Nível de Baía é suportada pelo Barramento de Processo, uma rede Ethernet de alta velocidade e baixa latência [13]. É através desta infraestrutura que circulam os *Sampled Values*, conforme definido na norma IEC 61850-9-2. Os *Sampled Values* consistem na transmissão contínua de amostras digitalizadas das formas de onda de tensão e corrente em tempo real. Diferindo das mensagens de eventos (GOOSE), que são esporádicas, o tráfego de SV é constante e de elevado débito, exigindo uma largura de banda significativa e uma estabilidade rigorosa da rede de comunicação. Tipicamente, os sistemas de proteção requerem uma taxa de amostragem padronizada, o que implica que todas as MCU's devam operar sob uma sincronização temporal precisa, assegurando que as amostras de diferentes fases e baías correspondem rigorosamente ao mesmo instante de tempo para permitir o cálculo vetorial exato por parte dos relés de proteção [9],[8].

2.2.3 Estrutura em níveis (Estação, Baía, Processo)

A materialização da subestação digital estrutura-se numa hierarquia funcional dividida em três níveis: Estação, Baía e Processo (Figura 2). No Nível de Estação, processa-se a supervisão global através de sistemas SCADA e gateways, permitindo aos operadores uma visão holística e a execução de comandos via Barramento de Estação [9].

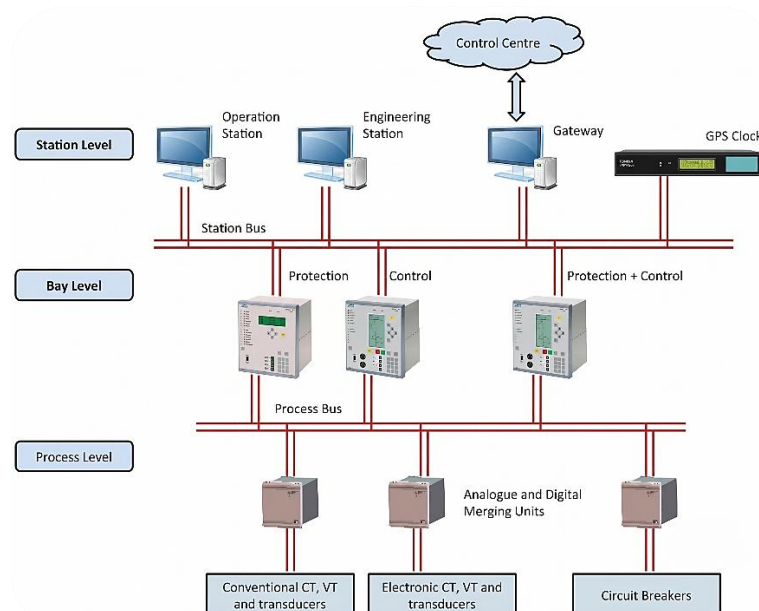


Figura 2 - Hierarquia da Norma IEC 61850 [13]

O Nível de Baía integra os IEDs de proteção e controlo que, tirando partido do protocolo GOOSE anteriormente descrito, executam lógicas distribuídas e reportam ao nível superior [10].

Contudo, a maior inovação reside no Nível de Processo. Ao contrário das subestações convencionais, onde a interface com o equipamento primário é feita por cablagem de cobre, aqui a digitalização ocorre junto à fonte. O Nível de Processo torna-se ativo, convertendo sinais analógicos em digitais e alterando profundamente a topologia física da instalação [7].

2.3 Desafios Técnicos das Subestações Digitais

A transição de uma arquitetura convencional para uma subestação totalmente digital, embora traga benefícios inegáveis em termos de flexibilidade e redução de cablagem, introduz um novo conjunto de desafios técnicos e operacionais que não existiam no domínio analógico. A substituição de ligações físicas diretas por redes de comunicação partilhadas exige uma gestão rigorosa de aspetos críticos como a sincronização temporal, a redundância de rede e a cibersegurança, sob pena de comprometer a fiabilidade do sistema de proteção [3].

2.3.1 Sincronização temporal (PTP)

Um dos requisitos mais exigentes da norma IEC 61850-9-2 é a sincronização temporal. No mundo analógico, a simultaneidade das fases é garantida pela física dos condutores, contudo, na digitalização, cada *Merging Unit* adquire as grandezas através do seu próprio relógio interno. Para que um relé de proteção diferencial possa comparar correntes de diferentes pontos da subestação, ou para que um algoritmo de fasores funcione corretamente, é imperativo que todas as amostras (*Sampled Values*) sejam obtidas no mesmo instante, com uma precisão na ordem de 1 microssegundo. Os protocolos de sincronização tradicionais de redes informáticas, como o NTP (*Network Time Protocol*), são insuficientes para esta finalidade devido à sua precisão na ordem dos milissegundos. A solução industrial adotada é o protocolo PTP, que sincroniza continuamente os relógios de todas as *Merging Units* a um relógio de referência altamente preciso, o *Grandmaster Clock*. Esta distribuição do sinal de sincronismo pela rede Ethernet compensa os atrasos introduzidos pelos switches e cabos, garantindo desvios inferiores ao microssegundo [9]. A falha nesta sincronização pode levar a erros de ângulo de fase e, conseqüentemente, a atuações intempestivas da proteção.

2.3.2 Redundância de rede (PRP/HSR)

Ao contrário das redes particulares, onde a perda momentânea de conexão é tolerável, numa subestação, um atraso ou perda de pacotes durante uma situação de curto-circuito pode resultar em danos catastróficos. Os protocolos de redundância convencionais, como o RSTP (*Rapid Spanning Tree Protocol*), possuem tempos de convergência demasiado lentos, na ordem dos segundos, para aplicações de proteção. Por este motivo, a norma IEC 62439-3 define protocolos de redundância "sem tempo de recuperação" (*Zero Recovery Time*), nomeadamente o PRP (*Parallel Redundancy Protocol*) e o HSR (*High-availability Seamless Redundancy*). O PRP,

por exemplo, baseia-se na duplicação ativa de pacotes em duas redes locais independentes (LAN A e LAN B), se uma rede falhar, o pacote chega através da outra sem qualquer interrupção ou atraso, garantindo uma fiabilidade superior à das ligações simples em cobre [9],[3].

2.3.3 Cibersegurança (IEC 62351)

Finalmente, a abertura das redes de automação traz consigo o desafio da cibersegurança. As subestações convencionais eram seguras por isolamento ("*security by obscurity*"), uma vez que não possuíam interfaces digitais acessíveis externamente. Com a adoção da norma IEC 61850 e a interconexão com redes corporativas e centros de despacho via IP, a subestação torna-se um alvo potencial para ataques cibernéticos que visem sabotar a infraestrutura elétrica ou roubar informação sensível. A norma IEC 62351 foi desenvolvida para complementar a IEC 61850, introduzindo mecanismos de autenticação de mensagens, encriptação e controlo de acesso baseado em funções (RBAC). A implementação destas medidas é complexa, pois é necessário equilibrar a segurança com o desempenho em tempo real, por exemplo, a encriptação de mensagens GOOSE não pode introduzir uma latência que viole os tempos máximos de atuação da proteção (tipicamente 3 a 4 ms para mensagens de alta prioridade) [14].

2.4 IEDs e sistemas de proteção

A confrontação direta entre a arquitetura de subestações convencionais e a arquitetura digital baseada na norma IEC 61850 revela uma mudança de paradigma que ultrapassa uma mera atualização tecnológica, impactando profundamente a estrutura de custos, a segurança operacional e a filosofia de manutenção das redes elétricas. Numa primeira análise, a vantagem mais tangível da digitalização reside na desmaterialização da infraestrutura física. A substituição de toneladas de cabos de cobre por fibra ótica não só reduz drasticamente a carga de incêndio e a necessidade de grandes obras civis, como trincheiras de cabos sobredimensionadas, mas também elimina o fenómeno de saturação das condutas, libertando espaço físico crítico nas salas de comando [6],[7].

Do ponto de vista da segurança, a arquitetura digital apresenta superioridade ao promover o isolamento galvânico completo entre o pátio de alta tensão e a sala de comando. A eliminação da entrada de circuitos de corrente analógicos nos painéis de proteção erradica o risco de eletrocussão por abertura accidental de secundários de transformadores de corrente, um dos perigos mais letais para as equipas de manutenção em subestações convencionais [9]. Adicionalmente, a substituição de contactos eletromecânicos por mensagens GOOSE remove os problemas de oxidação, vibração e desgaste mecânico, aumentando a fiabilidade do sistema de proteção. A capacidade de autodiagnóstico permanente dos equipamentos digitais permite transitar de uma filosofia de manutenção baseada no tempo (preventiva), onde os equipamentos são testados periodicamente mesmo sem avaria, para uma manutenção baseada na condição (preditiva), onde o próprio sistema alerta para anomalias internas ou falhas de comunicação antes que estas resultem numa falha funcional [7].

No entanto, esta transição não é isenta de novos desafios e custos ocultos que devem ser ponderados. Enquanto a subestação convencional exigia técnicos especializados em eletrotécnica e circuitos elétricos, a subestação digital exige uma força de trabalho híbrida, com competências avançadas em redes de computadores, protocolos de comunicação e cibersegurança [3]. A complexidade do sistema desloca-se do hardware para o software, se antes um erro de projeto manifestava-se numa ligação física errada, agora pode manifestar-se numa configuração incorreta de um ficheiro SCL ou numa falha de segmentação de VLANs, erros que são muitas vezes mais difíceis de diagnosticar sem ferramentas de análise de tráfego especializadas. Além disso, a dependência absoluta de sinais de sincronização temporal e a exposição a ciberataques introduzem vetores de risco inexistentes no mundo analógico, obrigando a investimentos contínuos em infraestruturas de segurança lógica e redundância de redes.

Em suma, a literatura atual converge para a conclusão de que, apesar da curva de aprendizagem inicial e da complexidade tecnológica acrescida, a subestação digital representa a resposta necessária às exigências das *Smart Grids* [1]. A flexibilidade para reconfigurar lógicas de proteção via software, sem necessidade de intervenções físicas (*rewiring*), e a capacidade de extrair e analisar grandes volumes de dados operacionais conferem às *utilities* uma agilidade de gestão impossível de alcançar com a tecnologia convencional. A digitalização não é, portanto, apenas uma opção técnica, mas um imperativo estratégico para garantir a sustentabilidade, eficiência e interoperabilidade das redes de energia do futuro [10],[3].

3 Arquitetura do Sistema e Metodologia Experimental

A validação prática desta dissertação centra-se na análise de duas soluções de última geração desenvolvidas pela Efacec, que materializam os conceitos teóricos da norma IEC 61850. A seleção destes equipamentos permite simular uma cadeia de proteção completa (medição, processamento e atuação) num ambiente de arquitetura digital [4],[5].

3.1 Equipamentos em estudo

A integração conjunta da MCU 500 e da TPU L500 permite transitar de uma arquitetura centralizada na cablagem para uma arquitetura distribuída baseada em dados [10]. Neste modelo, a interface física entre a zona de alta tensão e a sala de comando é assegurada por fibra ótica.

A MCU 500, ao digitalizar os sinais no exterior, impede que circuitos de transformadores de corrente entrem na sala de comando, erradicando o risco de segurança associado à abertura acidental destes circuitos, que em subestações convencionais pode resultar em sobretensões perigosas para os operadores e danos nos equipamentos [9]. Adicionalmente, esta topologia reduz drasticamente a infraestrutura física, substituindo as complexas malhas de cabos de cobre por ligações de rede flexíveis e imunes a interferências eletromagnéticas [6],[3].

O sistema proposto baseia-se na separação funcional entre a aquisição de sinal e o processamento lógico, suportado pelos seguintes IEDs:

3.1.1 MCU 500

O elemento central desta transformação é a MCU 500. Este é um dispositivo robusto, instalado na subestação na proximidade dos transformadores de medida, cuja função principal é a digitalização das grandezas analógicas [4]. Este equipamento recebe os sinais de tensão e corrente provenientes dos transformadores, converte-os em pacotes de dados digitais e transmite-os via fibra ótica para os IEDs localizados na sala de comando. Esta arquitetura elimina a necessidade de transportar sinais analógicos de potência através da subestação, promovendo o isolamento galvânico total dos circuitos secundários e mitigando drasticamente o risco de abertura acidental de circuitos de corrente ou a influência de interferências eletromagnéticas na qualidade da medição (Figura 3) [9].



Figura 3 - MCU 500 [4]

3.1.2 TPU L500

A TPU L500 é uma unidade avançada de proteção, comando e controlo que opera no Nível de Baía. Diferindo dos relés convencionais, este equipamento possui a capacidade de subscrever fluxos de dados digitais provenientes da rede Ethernet, dispensando entradas analógicas diretas para as funções de proteção principais. Com base nos valores recebidos, a unidade processa algoritmos, como a proteção de distância, e emite ordens de disparo para os disjuntores sempre que deteta condições de defeito na rede (Figura 4) [5],[9].



Figura 4 - TPU L500 [5]

3.2 Arquitetura da subestação digital em estudo

A base da arquitetura em estudo é a rede de comunicação Ethernet, que substitui integralmente as tradicionais ligações ponto-a-ponto em cobre. Para assegurar a integridade dos dados críticos e evitar o fenómeno de saturação de rede (*multicast storms*), optou-se por uma topologia com segregação física e lógica entre os dois domínios da norma IEC 61850: o Barramento de Processo (*Process Bus*) e o Barramento de Estação (*Station Bus*). As interfaces de comunicação foram mapeadas de forma a garantir o isolamento total destes fluxos de tráfego.

3.2.1 Barramento de processo

No Nível de Processo, a porta Ethernet 1 da MCU 500 foi conectada ao *switch* de Processo, dedicando esta ligação quase exclusivamente à publicação contínua do fluxo multicast de *Sampled Values* (IEC 61850-9-2). Do lado do Nível de Baía, a TPU L500 foi ligada a este mesmo switch através da sua porta Ethernet 5, assumindo o papel de subscritora destas amostras digitalizadas de corrente e tensão.

A opção por um barramento fisicamente segregado para o Nível de Processo justifica-se pela natureza rigorosa do tráfego. Uma vez que o sistema opera com uma taxa de transmissão para a rede de 96 amostras por ciclo (4800 Hz), a infraestrutura tem de suportar um fluxo contínuo e ininterrupto de 2400 tramas por segundo. Esta arquitetura dedicada garante a largura de banda necessária e um elevado determinismo, eliminando o risco de perda de pacotes ou flutuações de latência (*jitter*) que comprometeriam a precisão do cálculo fasorial e a fiabilidade da proteção.

3.2.2 Barramento de estação

No Nível de Estação, o tráfego relativo a mensagens de disparo e encravamento (GOOSE), bem como os relatórios de supervisão e parametrização, foram escoados por um barramento paralelo. Para o efeito, a porta Ethernet 3 da MCU 500 e a porta Ethernet 3 da TPU L500 foram ligadas ao switch de Estação. As mensagens GOOSE são transmitidas em ambos os níveis.

A implementação deste segundo barramento paralelo é vital para a correta gestão de prioridades na rede. O tráfego nesta rede tem naturezas distintas, por um lado, o protocolo GOOSE, orientado a eventos, exige prioridade máxima operando em modo de rajada (*burst mode*) no momento de um defeito, por outro lado, o Barramento de Estação acomoda também o protocolo cliente-servidor (MMS) utilizado para comunicar com o sistema SCADA (envio de alarmes, relatórios ou download de ficheiros de oscilografia pesados). Esta segregação física assegura que eventuais picos de tráfego de gestão não colidem com o tráfego de proteção, garantindo que as ordens críticas de disparo chegam ao destino sem atrasos introduzidos pela rede.

3.2.3 Topologia de rede e infraestrutura física

Para a materialização desta infraestrutura, foram implementados dois comutadores (*switches*) industriais Hirschmann Greyhound GPS1-K (Figura 5). A escolha deste equipamento justifica-se pela sua conformidade com as normas ambientais e de compatibilidade eletromagnética para subestações (IEC 61850-3 e IEEE 1613), bem como pelo suporte de processamento de pacotes prioritários ao nível do hardware (*Hardware-based Time-Sensitive Networking*), essencial para o encaminhamento de mensagens GOOSE e *Sampled Values* sem introdução de atrasos ou instabilidade [15],[16].

A interligação física entre os equipamentos sob ensaio (MCU 500 e TPU L500) e os respectivos switches foi realizada exclusivamente através de cablagem de fibra ótica monomodo. A utilização de fibra monomodo, em detrimento de cabos de par trançado (UTP/STP) ou fibra multimodo, foi uma decisão orientada para garantir a total imunidade a interferências eletromagnéticas, refletindo as exigências do ambiente de alta tensão real, permitindo em simultâneo a transmissão de débitos elevados a maiores distâncias com atenuação mínima do sinal luminoso [9].



Figura 5 – Switches utilizados (Fonte: Autor).

A opção por utilizar dois comutadores físicos distintos, sendo um deles visível na Figura 5, em vez de um único equipamento partilhado, materializa a estratégia de segregação. O comutador superior foi dedicado ao Barramento de Estação, encaminhando as ordens de disparo GOOSE. Por sua vez, o comutador inferior foi alocado ao Barramento de Processo, processando o fluxo contínuo de *Sampled Values*.

Esta separação direta ao nível do hardware elimina qualquer risco de estrangulamento ou colisão entre os pacotes das duas redes. Além disso, garante que uma eventual anomalia física num dos comutadores, ou a necessidade de manutenção numa das portas, não comprometa a estabilidade do outro barramento, replicando na bancada laboratorial a tolerância a falhas exigida numa subestação real.

3.3 Engenharia e parametrização IEC 61850

A operacionalização de uma subestação digital e a garantia de interoperabilidade entre os equipamentos do Nível de Processo (MCU 500) e do Nível de Baía (TPU L500) exigem uma abordagem de engenharia diferente daquela aplicada em subestações convencionais. Enquanto nos sistemas tradicionais a lógica de atuação e a troca de sinais são definidas fisicamente através da cablagem de cobre e diagramas elétricos, na arquitetura baseada na norma IEC 61850, a inteligência do sistema e os fluxos de informação são instanciados digitalmente [8].

Este novo paradigma é suportado pela SCL, uma linguagem baseada em XML, que permite modelar a topologia física da subestação, as redes de comunicação e as funções lógicas num formato padronizado. No âmbito dos ensaios laboratoriais deste trabalho, todo o fluxo foi centralizado na plataforma Automation Studio da Efacec (Figura 6). Este software assumiu um papel fundamental como *IED Configuration Tool* (ICT), encarregue da parametrização específica dos algoritmos internos e limiares de proteção de cada dispositivo. A execução deste fluxo de trabalho digital seguiu uma sequência estruturada de etapas, descritas detalhadamente nas secções seguintes [17].

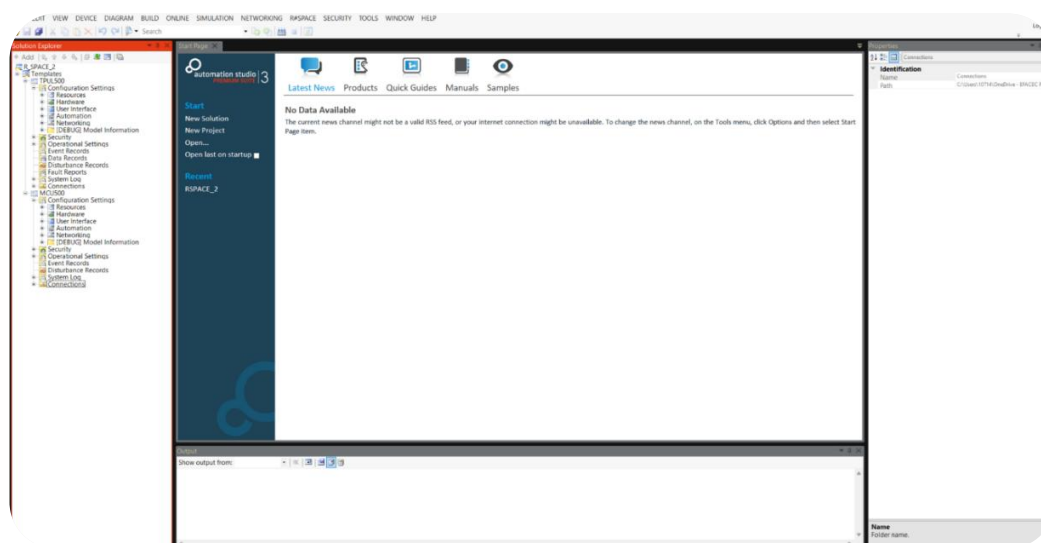


Figura 6 – Interface principal do Automation Studio (Fonte: Autor)

3.3.1 Modelação SCL (ICD, SCD, CID)

O primeiro passo para a estruturação da base de dados do sistema laboratorial consistiu na criação de um projeto limpo no Automation Studio. De seguida, procedeu-se à instanciação manual dos IEDs envolvidos (MCU 500 e TPU L500), seguindo estritamente as indicações do fabricante. Nesta fase inicial, os equipamentos foram criados com os seus LD's completamente limpos, sem qualquer configuração, mapeamento ou parametrização de rede associada [17].

De forma a instanciar o modelo de dados da subestação e definir o mapeamento lógico das comunicações, a etapa seguinte consistiu na importação do ficheiro de configuração global

SCD. Este ficheiro agrupa toda a engenharia da subestação. Ao efetuar a sua importação para o Automation Studio, os LD's previamente vazios foram automaticamente preenchidos com as configurações validadas, resultando na estrutura final da árvore de projeto ilustrada na Figura 7 [17].

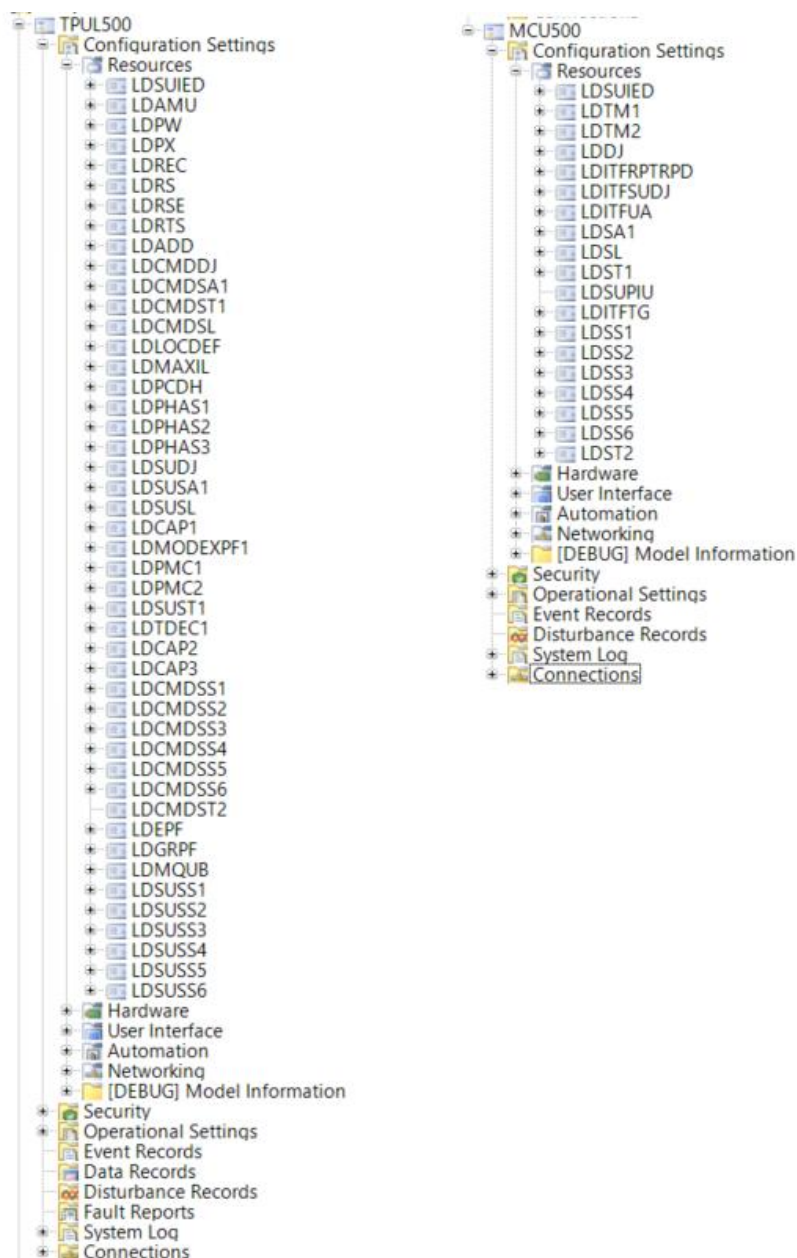


Figura 7 - Árvore de projeto com detalhe da expansão dos Dispositivos Lógicos (LD's) importados a partir dos ficheiros SCD da MCU 500 e da TPU L500 (Fonte: Autor)

Através da importação do ficheiro SCD, o projeto passou a integrar a hierarquia funcional que reflete a topologia do sistema elétrico de potência, concretizando-se devido a instanciação dos LNs. Estes elementos representam as unidades funcionais elementares estabelecidas pela norma IEC 61850, encapsulando dados e atributos específicos de cada função [6]. No que concerne à distribuição destas unidades pela arquitetura do sistema, a

instanciação na MCU 500 integrou os nós responsáveis pela interface com o mundo analógico. Esta parametrização assume um papel crítico, dado que confere à *Merging Unit* a capacidade de transformar as amostras físicas, provenientes dos transformadores de medida, em objetos de dados digitais normalizados. Em contrapartida, a instanciação na TPU L500 focou-se na sua função intrínseca de unidade central de decisão, alocando-se a este equipamento a configuração dos nós relativos ao processamento algorítmico, à medição e à execução da lógica de atuação da proteção.

3.3.2 Configuração de Sampled Values

A configuração da comunicação entre a MCU 500 e a TPU L500 constitui um dos pilares críticos da subestação digital, uma vez que substitui a propagação física de sinais elétricos pela transmissão de pacotes de dados em tempo real. Para viabilizar esta troca de informação via protocolo *Sampled Values* (SV), conforme definido na norma IEC 61850-9-2, o fluxo de engenharia no Automation Studio focou-se na garantia de determinismo e na eliminação de latências indesejadas no Barramento de Processo.

O procedimento técnico foi estruturado em torno da definição de um *Dataset* específico na MCU 500, que agrupa as grandezas instantâneas de corrente e tensão das três fases e do neutro. Este *Dataset* foi posteriormente associado a um *report control block*, onde foram parametrizados os seguintes atributos essenciais:

Identificação do Fluxo: Foi atribuído um identificador único (*Sampled Value ID*) ao fluxo de dados, permitindo que a TPU L500 identifique a origem das amostras no barramento [18].

Endereçamento Multicast: Diferindo da comunicação convencional ponto-a-ponto, os SV utilizam endereços MAC *Multicast*. Esta configuração permite que as amostras publicadas pela MCU 500 sejam entregues de forma eficiente a múltiplos subscritores na rede sem a necessidade de múltiplas transmissões individuais.

Segregação Lógica e Parametrização de Rede: Para cumprir as diretrizes de engenharia da norma IEC 61850, o fluxo de dados do Barramento de Processo foi estruturado recorrendo à segmentação lógica através de uma VLAN dedicada, em conformidade com o padrão IEEE 802.1Q. Esta parametrização assegura a correta identificação, filtragem e o encaminhamento eficiente das tramas *multicast* pelos comutadores industriais, garantindo o determinismo na entrega dos pacotes e assegurando que a amostragem cumpre a taxa de publicação exigida de forma totalmente estável.

Frequência de Amostragem: A conversão analógica-digital interna da MCU 500 opera a 1280 amostras/ciclo (64000 Hz) para garantir *oversampling* e filtragem adequada, no entanto, para efeitos de transmissão na rede Ethernet via *Sampled Values*, o fluxo foi configurado de acordo com a norma para 96 amostras/ciclo (4800 Hz). Esta abordagem otimiza a largura de banda da rede sem comprometer o determinismo e a temporização rigorosa exigida pelos algoritmos de proteção [19].

Esta configuração assegura que a TPU L500 receba um fluxo constante e íntegro de dados, permitindo que os seus algoritmos de proteção operem sobre representações digitais fiéis das ondas analógicas primárias. A correta definição destes parâmetros é o que permite transitar de uma fiabilidade puramente elétrica para uma fiabilidade baseada na estabilidade da rede Ethernet.

3.3.3 Configuração de GOOSE

Enquanto o Barramento de Processo viabiliza a transmissão contínua de grandezas analógicas digitalizadas, a comunicação de estados discretos, com particular destaque para os comandos de disparo, é assegurada pelo protocolo GOOSE. Para a concretização do fecho da malha de proteção, configurou-se um Bloco de Controlo GOOSE no modelo de dados da TPU L500.

Este bloco foi programado para publicar o estado do nó lógico de disparo no Barramento de Estação sempre que as condições de defeito injetadas fossem validadas pelos algoritmos internos da unidade [17],[20].

No ambiente de engenharia, a parametrização contemplou os seguintes aspetos críticos:

Endereçamento e Identificação: Tal como nos *Sampled Values*, foram definidos endereços MAC *Multicast* distintos e um *Application ID* (APPID) único. Isto garante que os equipamentos subscritores (no caso da bancada de ensaios, o equipamento de simulação da OMICRON) consigam identificar e isolar imediatamente a mensagem de disparo na rede [17].

Mecanismo de Retransmissão Dinâmica (Máquina de Estados): Foram definidos tempos de retransmissão, conhecidos como MinTime e MaxTime, que asseguram a fiabilidade da entrega da mensagem em caso de alteração de estado. Em regime normal de operação, a TPU L500 emite a mensagem num intervalo longo (MaxTime), atuando como um sinal de "vida" ou *heartbeat* para monitorização da ligação. Quando ocorre uma ordem de disparo, a unidade altera o seu estado booleano e entra instantaneamente em modo de rajada (*burst mode*), retransmitindo a mensagem num intervalo mínimo (MinTime, na ordem dos milissegundos). O tempo entre publicações subsequentes aumenta de forma exponencial até estabilizar novamente no MaxTime [17].

Priorização de Tráfego: À semelhança do tráfego crítico do Nível de Processo, as mensagens GOOSE requerem um tratamento prioritário de Nível 2 (IEEE 802.1Q). Esta marcação no cabeçalho Ethernet assegura que os switches encaminham o comando de atuação sem atrasos, permitindo cumprir os tempos máximos de eliminação de defeito normativos.

3.3.4 Processo de Binding

A etapa final do processo de engenharia no Automation Studio consistiu no mapeamento de subscrições, vulgarmente designado na norma IEC 61850 por *Binding*. Numa

subestação convencional, a ligação entre o secundário de um transformador de medida e a entrada analógica de um relé de proteção é garantida através de uma ligação em cabo de cobre. Na arquitetura digital, essa continuidade física é substituída por uma declaração lógica de intenção de escuta (modelo *Publisher-Subscriber*) [21].

Nesta fase, procedeu-se à configuração das entradas lógicas da TPU L500 (IED *subscritor*), indicando-lhe explicitamente quais os fluxos de *Sampled Values* (SV) emitidos pela MCU 500 (IED *publicador*) que esta deveria receber e processar. O *Binding* foi realizado associando os identificadores do *Dataset* de tensão e corrente criados na *Merging Unit* aos respetivos Nós Lógicos de processamento instanciados na unidade de proteção. De forma análoga, o equipamento de análise da OMICRON foi logicamente mapeado para subscrever as mensagens GOOSE de disparo publicadas pela TPU L500, garantindo assim o fecho virtual de toda a malha de controlo.

Após a conclusão do mapeamento e a consequente validação da consistência estrutural e semântica de todo o projeto, consolida-se o modelo global da subestação, materializado no ficheiro SCD. Embora este ficheiro global seja importado na plataforma de engenharia para garantir a visibilidade total da rede, os IEDs físicos não o recebem na sua totalidade. Por conseguinte, o software efetua a desagregação deste modelo centralizado, gerando ficheiros de configuração individuais para cada equipamento, os ficheiros IID (*Instantiated IED Description*) ou CID (*Configured IED Description*). Estes ficheiros passam a conter não só as capacidades nativas originais de cada dispositivo, como também toda a parametrização de rede, definições de endereçamento *multicast*, *datasets* configurados e as respetivas regras de subscrição [17].

O processo de engenharia foi dado como concluído com a transferência destes ficheiros CID via rede Ethernet de gestão para a memória não volátil das unidades físicas (MCU 500 e TPU L500). Com o comissionamento lógico finalizado, a bancada laboratorial tornou-se plenamente operacional e apta para o início da fase de ensaios dinâmicos de injeção secundária.

3.4 Plataforma experimental

3.4.1 Setup laboratorial

A conceção da bancada laboratorial teve como objetivo principal a replicação das condições operacionais de uma subestação digital moderna. Para garantir a validade científica das métricas de latência, fiabilidade e precisão que constam nos objetivos deste trabalho, a infraestrutura foi projetada para eliminar limitações de hardware e garantir a fiabilidade da rede (Figura 8) [3].



Figura 8 – Setup (Fonte: Autor)

Para a centralização, controlo e monitorização de toda a topologia, foi integrado na rede um computador industrial Moxa DA-820 (Figura 9). Este equipamento, conectado simultaneamente a ambos os barramentos, opera como o nó agregador e sistema SCADA local da bancada, permitindo a extração remota de oscilografias, a monitorização de alarmes de diagnóstico dos equipamentos Efacec e a injeção contínua de configurações sem perturbar o tráfego crítico da proteção.



Figura 9 - PC industrial da MOXA (Fonte: Autor)

O núcleo funcional da bancada de ensaios é constituído pelas soluções da Efacec, que materializam a transição do domínio analógico para o digital. O comportamento e a interoperabilidade destes equipamentos foram o principal objeto de estudo durante a execução dos ensaios:

A MCU 500, como já referido anteriormente, é um equipamento que desempenha o papel crítico de digitalização junto ao equipamento primário (Nível de Processo). Na configuração laboratorial, a MCU 500 atua como o nó de aquisição, recebendo sinais analógicos de baixa potência (simulando os secundários dos transformadores de tensão e corrente) provenientes da mala de injeção. A sua função é amostrar estas grandezas a uma taxa (1280 amostras por ciclo, resultando em 64000 Hz num sistema de 50 Hz) e empacotá-las em tramas

Sampled Values (SV) segundo a norma IEC 61850-9-2. A transmissão contínua destes pacotes *multicast* é realizada através da sua porta ótica Ethernet 1, direcionada ao switch de Processo. Em simultâneo, a porta Ethernet 3 assegura a interface com o Barramento de Estação para receção de parametrizações e envio de eventos operacionais [19].

A TPU L500 está posicionada hierarquicamente no Nível de Baía, esta unidade de proteção de linha atua como o "cérebro" do esquema de proteção. Diferindo de um relé convencional, a TPU L500 não possui entradas analógicas diretas para as medições principais na topologia em ensaio. Em vez disso, através da sua porta ótica Ethernet 5 ligada ao Barramento de Processo, a unidade efetua a subscrição contínua dos pacotes SV publicados pela MCU 500. O processador de sinal digital (DSP) interno da TPU reconstrói a forma de onda da corrente e tensão em tempo real para alimentar os algoritmos de proteção (como a proteção de distância ou sobreintensidade). Caso as grandezas excedam os limiares parametrizados, a TPU L500 atua publicando uma mensagem GOOSE de alta prioridade via Barramento de Estação (porta Ethernet 3), simulando a ordem de disparo (*Trip*) para um disjuntor virtual ou físico [18].

3.4.2 Sistema de sincronização (PTP)

Numa arquitetura de subestação digital baseada em *Sampled Values*, a dependência de um referencial de tempo absoluto é um dos requisitos mais críticos. Uma vez que os sinais de diferentes equipamentos podem ser digitalizados por múltiplas *Merging Units*, o relé de proteção (neste caso, a TPU L500) necessita de alinhar temporalmente cada amostra recebida para calcular com exatidão as grandezas vetoriais. Um erro de sincronização traduz-se diretamente num erro de desfasamento angular, o que pode originar atuações intempestivas da proteção diferencial ou de distância [12].

Para cumprir com esta exigência, a bancada de testes integrou um *Grandmaster Clock* SEL-2488 (Figura 10). Este relógio mestre foi interligado ao switch do Barramento de Processo, atuando como a fonte primária de tempo (*Clock Source*) para toda a topologia Ethernet.



Figura 10 - *Grandmaster Clock* (Fonte: Autor)

A distribuição do sinal de sincronismo foi realizada através do protocolo PTP. Durante os ensaios, foi adotado o perfil específico para aplicações do setor elétrico (*Utility Profile* - IEEE C37.238 / *Power Profile* - IEC/IEEE 61850-9-3), garantindo que a MCU 500, a TPU L500 e os switches Hirschmann operavam no mesmo domínio de relógio [9]. A validação do estado de sincronismo foi monitorizada continuamente durante os testes, uma vez que a perda desta referência temporal desencadeia, por defeito, o bloqueio das funções de proteção baseadas em fasores, impactando criticamente a disponibilidade do sistema.

3.4.3 Equipamentos de teste e medição

Para validar o desempenho dinâmico da arquitetura digital e extrair métricas quantitativas com precisão laboratorial, a bancada de ensaios foi equipada com um sistema de injeção secundária e análise de tráfego da OMICRON. A utilização deste equipamento de grau industrial é fundamental, uma vez que a transição para o barramento de processo "esconde" as grandezas elétricas e os comandos de disparo dentro de tramas de dados em fibra ótica, exigindo ferramentas capazes de interagir nativamente com a norma IEC 61850 [10].

O esquema de testes foi estruturado em duas vertentes complementares: estímulo do sistema (injeção) e auditoria da comunicação (monitorização).

1. Simulação e Registo de Atuação em Malha Fechada (OMICRON CMC 256-6) (Figura 11).

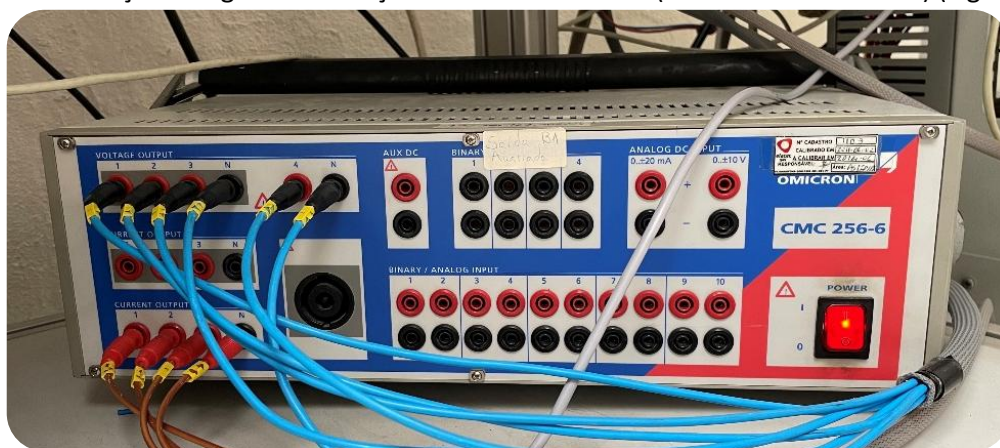


Figura 11 - Mala de injeção de sinais CMC 256-6 (Fonte: Autor)

Para testar os algoritmos de proteção da TPU L500, recorreu-se à mala de testes OMICRON CMC 256-6. Este equipamento desempenha um papel duplo no ensaio:

Estímulo Analógico: A mala atua como a fonte primária do sistema de potência simulado. As suas saídas analógicas de corrente e tensão foram conectadas fisicamente aos terminais de aquisição da MCU 500. Através do software *Test Universe*, a CMC foi parametrizada para reproduzir sequências de estado (pré-defeito, defeito e pós-defeito), injetando transitórios que simulam curtos-circuitos e oscilações de potência.

Registo do Tempo de Latência Global: Ao contrário dos ensaios convencionais onde o disparo (*Trip*) é lido através de um contacto seco (físico) que regressa à mala, nesta arquitetura o disparo é puramente digital. Para o efeito, a CMC 256-6 foi integrada no Barramento de Estação (Station Bus) como um IED virtual. A mala foi configurada (via ficheiro SCL/SCD) para subscrever a mensagem GOOSE de *Trip* publicada pela TPU L500. Esta abordagem permite medir a latência total e real da cadeia de proteção digital, o cronómetro da mala inicia no exato milissegundo da injeção da falta analógica e para instantaneamente na receção do pacote GOOSE. Este intervalo engloba o tempo de conversão analógico-digital na MCU 500, o atraso de propagação dos *Sampled Values* na rede Ethernet, o tempo de cálculo dos fasores e do algoritmo de proteção no DSP da TPU L500, e o tempo de publicação da mensagem GOOSE.

2. Auditoria e Sniffing de Tráfego de Rede (OMICRON DANE0 400) (Figura 12).

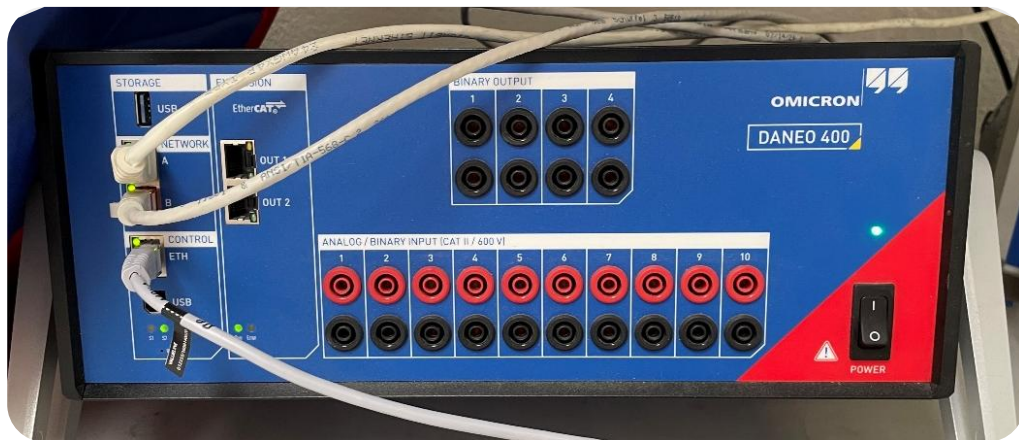


Figura 12 - Mala de análise de rede Daneo (Fonte: Autor)

Enquanto a CMC afere os tempos de resposta lógicos, a estabilidade e o determinismo da infraestrutura Ethernet foram auditados utilizando o OMICRON DANE0 400. Este analisador de rede foi ligado aos switches Hirschmann, permitindo a captura integral do tráfego sem introduzir atrasos ou perturbações no barramento operacional.

O DANE0 400 foi fundamental para a monitorização de três parâmetros críticos:

- Integridade dos *Sampled Values* (SV): Análise contínua do fluxo *multicast* proveniente da MCU 500, verificando perdas de pacotes, flutuações no tempo de chegada e a correta aplicação das tags de prioridade (VLAN IEEE 802.1Q), garantindo que a amostragem cumpre a taxa de publicação exigida.
- Supervisão do Sincronismo (PTP - IEEE 1588): Monitorização dos pacotes de sincronização emitidos pelo relógio mestre SEL-2488. A DANE0 permite quantificar o desvio de tempo exato de cada IED em relação ao Grandmaster Clock, métrica indispensável para garantir o perfeito funcionamento do sistema.
- Mecanismos de Repetição GOOSE: Verificação do comportamento dinâmico das mensagens GOOSE emitidas pela TPU L500, confirmando se o tempo de retransmissão se altera em conformidade com a norma aquando da ocorrência de uma mudança de estado (transição de operação normal para Trip).

3.5 Metodologia de validação

3.5.1 Estratégia de ensaios

Após a conclusão da montagem física e da parametrização lógica da infraestrutura, procedeu-se à execução de um plano de ensaios. O objetivo desta fase foi transitar de uma configuração estática para uma validação dinâmica e sob carga, garantindo que o ecossistema digital composto pela MCU 500 e TPU L500 responde de forma fidedigna às exigências de proteção de redes de alta tensão.

Para garantir o rigor e a precisão laboratorial, recorreu-se a equipamentos de simulação e auditoria de classe industrial, nomeadamente o Sistema de Simulação de Redes (OMICRON CMC 256-6) para a injeção secundária de grandezas e o Analisador de Tráfego de Rede (OMICRON DANEO 400) para a monitorização da infraestrutura de comunicação. O processo foi conduzido num esquema de malha fechada, permitindo avaliar o comportamento do sistema desde a aquisição do sinal analógico até à emissão da ordem de disparo digital.

3.5.2 Métricas de desempenho avaliadas

A metodologia de validação está estruturada numa sequência de ensaios que reflete a operação dinâmica do sistema em estudo. Inicialmente, a avaliação incide sobre a Conformidade da Rede de Comunicação (Secção 4.1), que tem como objetivo auditar o tráfego Ethernet. Esta fase atesta a integridade e a taxa de publicação das grandezas digitalizadas, a estabilidade do sincronismo temporal (PTP) e o determinismo das mensagens GOOSE, garantindo a ausência de perda de pacotes. Numa segunda fase, os ensaios de Aquisição e Qualidade de Sinal (Secção 4.2) focam-se em testar a conversão analógico-digital executada pela MCU 500. Nesta etapa, valida-se a fidelidade na reconstrução das formas de onda primárias e a resposta robusta do equipamento perante a injeção de sinais com severa distorção harmónica.

Seguidamente, a análise do Desempenho dos Algoritmos de Proteção (Secção 4.3) aborda a simulação do sistema em malha fechada. Aqui, avalia-se a atuação da lógica da TPU L500 perante defeitos assimétricos e quantifica-se a latência total da arquitetura, medindo o tempo decorrido desde a indução da falta analógica até à emissão digital da ordem de disparo. Por fim, os Ensaios de Robustez e Fiabilidade (Secção 4.4) analisam a dependência do sincronismo temporal, focando-se no comportamento do ecossistema perante a perda do sinal do relógio Grandmaster e comprovando o princípio de falha segura (fail-safe) através da inibição de atuações intempestivas perante a receção de pacotes com métricas de qualidade inválidas (Quality Flags).

4 Resultados Experimentais e Análise

4.1 Conformidade da rede de comunicação

4.1.1 Análise dos Sampled Values

O fluxo multicast de SV emitido pela porta Ethernet de processo da MCU 500 foi sujeito a uma auditoria para testar a sua conformidade e estabilidade. Durante o funcionamento em regime permanente, a captura de tráfego permitiu validar a integridade do modelo de dados e o desempenho temporal da rede Ethernet [19].

Dataset - PMED3ZBLA61PIU1LDTM1/LLN0\$DS_LDTM1_SVI					
Name		Type	Value	Ports	
	DA I01ATCTR11.AmpSv.instMag.i	Integer		A	B ETH
▶	DA I01ATCTR11.AmpSv.q	Quality	00 - good	A	B ETH
	DA I01BTCTR12.AmpSv.instMag.i	Integer		A	B ETH
▶	DA I01BTCTR12.AmpSv.q	Quality	00 - good	A	B ETH
	DA I01CTCTR13.AmpSv.instMag.i	Integer		A	B ETH
▶	DA I01CTCTR13.AmpSv.q	Quality	00 - good	A	B ETH
	DA I05ATCTR51.AmpSv.instMag.i	Integer		A	B ETH
▶	DA I05ATCTR51.AmpSv.q	Quality	00 - good	A	B ETH
	DA I05BTCTR52.AmpSv.instMag.i	Integer		A	B ETH
▶	DA I05BTCTR52.AmpSv.q	Quality	00 - good	A	B ETH
	DA I05CTCTR53.AmpSv.instMag.i	Integer		A	B ETH
▶	DA I05CTCTR53.AmpSv.q	Quality	00 - good	A	B ETH
	DA U01ATVTR11.VolSv.instMag.i	Integer		A	B ETH
▶	DA U01ATVTR11.VolSv.q	Quality	00 - good	A	B ETH
	DA U01BTVTR12.VolSv.instMag.i	Integer		A	B ETH
▶	DA U01BTVTR12.VolSv.q	Quality	00 - good	A	B ETH
	DA U01CTVTR13.VolSv.instMag.i	Integer		A	B ETH
▶	DA U01CTVTR13.VolSv.q	Quality	00 - good	A	B ETH

Figura 13 - Auditoria ao fluxo de *Sampled Values* (OMICRON DANE0 Control), evidenciando a estrutura do Dataset e os atributos de qualidade das grandezas analógicas (Fonte: Autor).

A Figura 13 evidencia a correta parametrização e instanciação dos Nós Lógicos relativos à aquisição primária, nomeadamente os transformadores de corrente e de tensão [7]. A inspeção ao *dataset* subscrito evidencia o desdobramento do bloco de dados, onde as grandezas instantâneas (representadas pelo atributo *instMag.i*) são acompanhadas do respetivo atributo de qualidade (*q*). O registo constante do valor "00 - good" nas *Quality Flags* de todas as fases confirma a ausência de saturação ou anomalia na conversão analógico-digital efetuada pela *Merging Unit* [19].

Adicionalmente, procedeu-se à avaliação das estatísticas globais de tráfego e sincronismo do barramento, fundamentais para assegurar o determinismo exigido pelas funções de proteção fasoriais da TPU L500.

4.1.2 Análise das mensagens GOOSE

De forma análoga à auditoria realizada ao Barramento de Processo, o tráfego GOOSE, responsável pela transmissão de estados binários e ordens de disparo entre a TPU L500 e os restantes elementos da rede, foi alvo de uma auditoria [18]. O objetivo deste ensaio foi validar a conformidade da máquina de estados do protocolo e garantir que a priorização lógica configurada na fase de engenharia se traduz num comportamento determinístico em tempo real.

A análise centrou-se na monitorização dos mecanismos de publicação da TPU L500, utilizando o analisador DANE0 400 para capturar a transição entre o regime de vigília e o regime de falta. Numa primeira fase, validou-se o estado de repouso do sistema, conforme ilustrado na Figura 14.

Dataset - PMED3ZBLA61BCU1LDPX/LLN0\$DS_LDPX_GSE					
Name	Type	Value	Ports		
▶ DA LLN0.Beh.q	Quality	00 - good	A	B	ETH
DA LLN0.Beh.stVal	BehaviourMode	on	A	B	ETH
▶ DA LLN0.Beh.t	Timestamp	27/04/2026 11:35:59...	A	B	ETH
▶ DA LLN0.Health.q	Quality	00 - good	A	B	ETH
DA LLN0.Health.stVal	HealthKind	Ok	A	B	ETH
▶ DA LLN0.Health.t	Timestamp	07/05/2026 15:48:34...	A	B	ETH
DA PSCH0.TxBlk.general	Boolean	False	A	B	ETH
▶ DA PSCH0.TxBlk.q	Quality	00 - good	A	B	ETH
▶ DA PSCH0.TxBlk.t	Timestamp	27/04/2026 11:35:26...	A	B	ETH
DA PTRC0.Op.general	Boolean	False	A	B	ETH
▶ DA PTRC0.Op.q	Quality	00 - good	A	B	ETH
▶ DA PTRC0.Op.t	Timestamp	27/04/2026 11:35:59...	A	B	ETH
▶ DA TVTR0.FuFail.q	Quality	00 - good	A	B	ETH
DA TVTR0.FuFail.stVal	Boolean	False	A	B	ETH
▶ DA TVTR0.FuFail.t	Timestamp	07/05/2026 15:48:34...	A	B	ETH

Figura 14 - Monitorização do Dataset GOOSE da TPU L500 em regime permanente de operação (Fonte: Autor).

4.1.3 Avaliação do sincronismo PTP

Para garantir o determinismo e a precisão exigidos pela norma IEC 61850-9-2, a validação do sincronismo temporal no Barramento de Processo assume um papel crítico na operação do sistema. Numa arquitetura digital, o correto alinhamento fasorial das amostras de corrente e tensão depende inteiramente da precisão do protocolo PTP. Neste sentido, procedeu-se à monitorização contínua do tráfego de rede e do estado do relógio *Grandmaster* (SEL-2488) através do analisador OMICRON DANE0 400. Os resultados obtidos e as respetivas estatísticas de receção estão ilustrados na Figura 15.

Packet information			
	A	B	ETH
Source MAC address	00-90-CD-F1-60-4C		
Synchronization status	Globally synchronized (2)		
Grandmaster clock ID	not present		
Number of dataset entries	18		
PRP trailer:			
LAN identifier	A		
Sequence number	15148		
HSR header:			
Network identifier	not present		
Lane identifier	not present		
Sequence number	not present		

Statistics			
	A	B	ETH
Receive time	13/05/2026 17:13:24.961		
Samples seen	2503675814		
Samples missed	0		
Sampling rate	4.800 kHz		
Last packet smpCnt=0	13/05/2026 17:13:24.726		
Clock drift (current)	-584.00 ns		
Clock drift (since start)	-1.63 s		
Timed out	False		
Timed out count	0		
Packet interval:			
Minimum	69.43 µs		
Maximum	928.47 µs		
Average	416.67 µs		
Packet delay:			
Minimum	-500.00 ms		
Maximum	500.00 ms		
Average	15.31 ms		

Figura 15 - Estatísticas de receção de rede e sincronismo temporal (*Precision Time Protocol*) (Fonte: Autor).

A análise das estatísticas de rede apresentadas na Figura 15 permitiu extrair e validar as seguintes métricas de desempenho:

Taxa de Amostragem e Empacotamento: Confirmou-se uma taxa de amostragem configurada para 4800 Hz, em conformidade com o padrão de alta resolução para Sampled Values (SV) na norma IEC 61850 [19].

Integridade e Continuidade de Serviço: Num universo de mais de 2.5 mil milhões de amostras capturadas (*Samples seen*), o sistema registou "*0 Samples missed*", evidenciando a ausência de perda de pacotes na rede. Relativamente à resiliência da rede, a análise da Figura 15 revela a presença do identificador de redundância PRP (LAN A) inserido nativamente pela MCU 500 no cabeçalho das tramas. Numa subestação real, a norma exige a implementação do protocolo

PRP com duplicação ativa de pacotes em duas redes físicas independentes (LAN A e LAN B) para garantir redundância sem tempo de recuperação. Contudo, a arquitetura experimental desenvolvida focou-se na validação da latência e segregação de tráfego, não contemplando uma topologia PRP completa (o que justifica a ausência de tráfego na porta B do analisador). Ainda assim, a inserção deste identificador demonstra que os equipamentos Efacec em ensaio se encontram preparados para integração direta em topologias reais de alta disponibilidade [19].

Sincronismo Temporal (PTP): O estado de sincronização indicou "*Globally synchronized*", confirmando o fecho da malha com o *Grandmaster Clock*. De especial relevância para a precisão dos algoritmos de proteção de distância, o desvio de relógio atual (*Clock drift*) foi medido em -584,00 ns, garantindo um erro temporal perfeitamente contido na margem de tolerância sub-microsegundo exigida pela norma [22],[19].

4.2 Aquisição e qualidade de sinal

4.2.1 Validação analógico vs. digital

Nesta etapa, procedeu-se à validação da cadeia de aquisição através da comparação direta entre os valores secundários injetados pela mala de injeção e as grandezas primárias reconstruídas pela MCU 500 e subscritas no Barramento de Processo via *Sampled Values* [19].

Para a realização deste ensaio, configurou-se um cenário de injeção em regime permanente no módulo *QuickCMC*, conforme ilustrado na Figura 16.

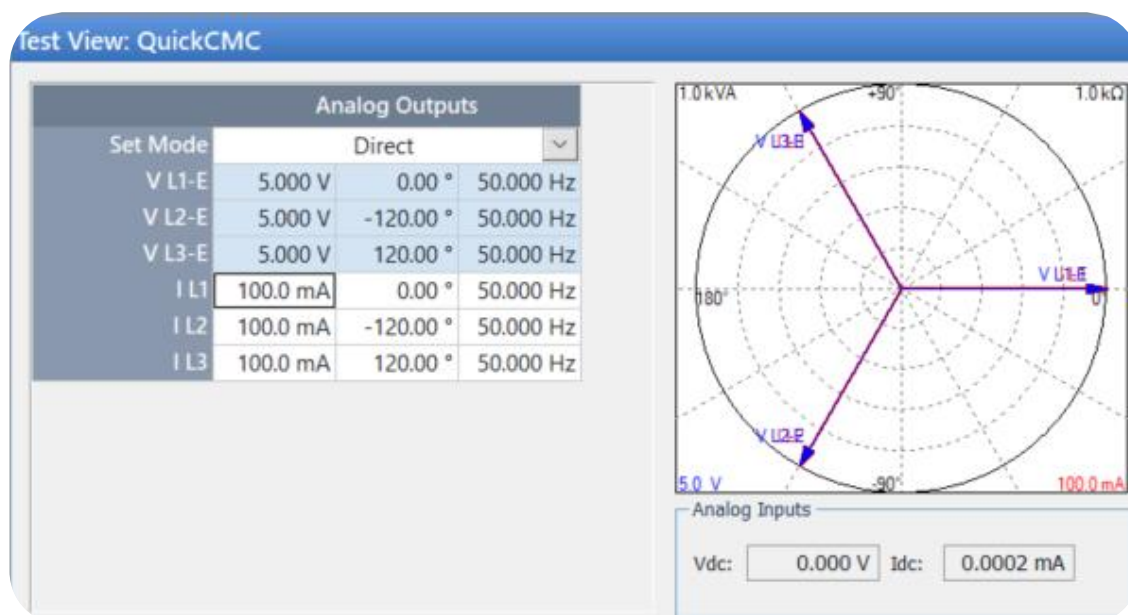


Figura 16 - Configuração de grandezas secundárias no software OMICRON *Test Universe* (*QuickCMC*) (Fonte: Autor).

Como se observa na Figura 16, foram injetados valores secundários de referência, nomeadamente uma tensão de fase de 5,000 V e uma corrente na fase L1 de 100,0 mA. Estes sinais analógicos foram processados pela MCU 500, que procedeu à sua digitalização e posterior publicação na rede Ethernet seguindo a norma IEC 61850-9-2.

A validação da receção e do correto escalonamento destas grandezas foi efetuada recorrendo ao separador *Observation* do analisador DANE0 400, cujos resultados são apresentados na Figura 17.

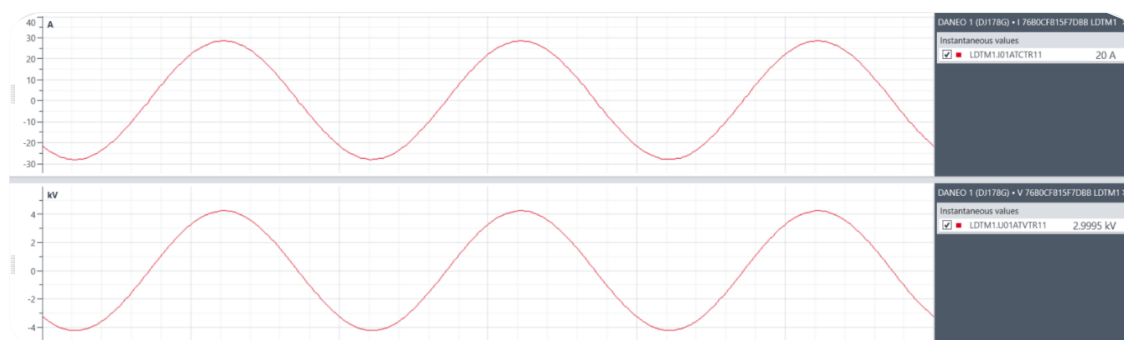


Figura 17 - Formas de onda e valores instantâneos primários reconstruídos pelo analisador DANE0 400 (Fonte: Autor).

A análise cruzada entre a injeção e a subscrição permitiu validar as relações de transformação (rácios) parametrizadas no sistema:

Transformação de Corrente (TI): A injeção de 100 mA secundários resultou numa leitura digital de 20 A primários. Esta correspondência é consistente com o rácio de transformação de corrente configurado de 200:1, garantindo que a proteção processa a corrente real da linha.

Transformação de Tensão (TT): De forma análoga, a injeção de 5 V secundários traduziu-se numa grandeza primária de aproximadamente 3 kV (2,9989 kV registados). Este resultado confirma a parametrização de um rácio de TT de 60000:100.

Fidelidade da Onda: A visualização temporal na Figura 17 demonstra ondas sinusoidais puras e estáveis. A ausência de deformações ou ruído na reconstrução digital demonstra que a amostragem de 4800 Hz e o carimbo temporal (PTP) estão a operar em conformidade, assegurando que os algoritmos de proteção da TPU L500 recebem dados fidedignos para o cálculo fasorial [19].

Esta concordância exata entre os valores injetados e os valores subscritos atesta a integridade de toda a cadeia de medição digital, desde os terminais analógicos da Merging Unit até à camada de aplicação do Barramento de Processo.

4.2.2 Análise em regime com distorção harmónica

A fiabilidade de uma infraestrutura de aquisição baseada na norma IEC 61850-9-2 é verdadeiramente testada perante a presença de sinais com elevado ruído ou distorção. Numa rede elétrica real, a proliferação de eletrónica de potência e as saturações magnéticas introduzem distorções harmónicas severas que têm de ser fielmente reportadas aos relés de proteção, para que algoritmos críticos (como o bloqueio por harmónicos em proteções diferenciais) funcionem corretamente [19].

Para validar a robustez e a largura de banda da MCU 500, conceberam-se dois cenários de injeção de sinais com elevado nível de Distorção Harmónica Total (THD), utilizando o módulo de injeção da mala OMICRON e o analisador DANE0 400 para monitorização do Barramento de Processo.

Caso de Estudo 1: Injeção de Alta Frequência (50.^a Harmónica)

O primeiro teste incidiu sobre a capacidade do sistema em processar componentes espectrais de alta frequência. Foi configurada a sobreposição de uma 50.^a harmónica com uma magnitude correspondente a 30% do sinal fundamental (Figura 18).

The screenshot displays a software interface for configuring a test. It includes sections for Voltage, Current, Frequency, Signal Definition, Trigger Condition, and Harmonic Input. Below these sections is a table summarizing the configuration for three voltage channels (V L1-E, V L2-E, V L3-E) and three current channels (I L1, I L2, I L3).

	V L1-E (THD = 30.00%)		V L2-E (THD = 0.00%)		V L3-E (THD = 0.00%)		I L1 (THD = 30.00%)		I L2 (THD = 0.00%)		I L3 (THD = 0.00%)	
Order	Mag.	Phase	Mag.	Phase	Mag.	Phase	Mag.	Phase	Mag.	Phase	Mag.	Phase
50	30 %	180.00 °	0 %	0.00 °	0 %	0.00 °	30 %	0.00 °	0 %	0.00 °	0 %	0.00 °

Figura 18 - Configuração da injeção de alta frequência: 50.^a harmónica a 30% de magnitude (Test Universe) (Fonte: Autor).

A escolha da 50.^a harmónica para este ensaio justifica-se por ser uma componente de alta frequência que coloca à prova, de forma severa, a capacidade de processamento da MCU 500. Ao injetar este sinal, o ensaio força o sistema de aquisição, nomeadamente os filtros internos e o conversor A/D da unidade, a operar no limite. Esta validação é determinante, pois a arquitetura de proteção depende da capacidade do sistema em preservar a integridade total de transitórios rápidos. Demonstrar que a MCU 500 processa estas componentes sem perda de informação ou distorções evidencia que a arquitetura preserva a realidade física do sinal, garantindo que a TPU L500 recebe a resolução necessária para detetar condições de falha complexas fidedignidade. Consequentemente, assegura-se a robustez do esquema de proteção em cenários de exploração reais, prevenindo atuações intempestivas ou bloqueios indevidos causados por falhas na interpretação do sinal.

O resultado da digitalização deste sinal encontra-se capturado na Figura 19.

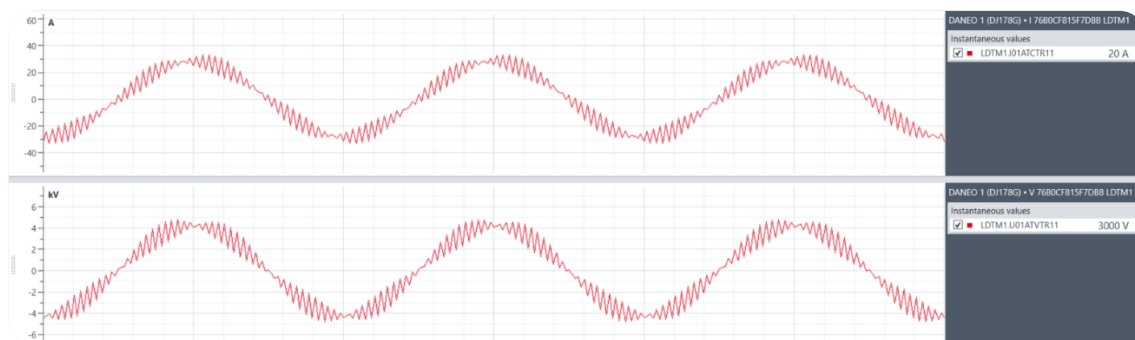


Figura 19 - Reconstrução digital da onda com injeção da 50.ª harmónica (Fonte: Autor).

A análise à Figura 19 demonstra a presença do característico *ripple* de alta frequência sobreposto à onda fundamental. Este resultado evidencia que a cadeia de aquisição da MCU 500, incluindo os seus filtros analógicos e o conversor A/D, possui largura de banda suficiente para detetar fenómenos transitórios de elevada frequência, publicando as amostras na rede sem perdas de integridade de dados [19].

Caso de Estudo 2: Distorção Macroscópica de Baixa Frequência (4.ª Harmónica)

O segundo teste visou simular um cenário típico de perturbação de rede, focado nas harmónicas pares. Para tal, injetou-se uma 4.ª harmónica com uma magnitude de 20% em relação à fundamental (Figura 20).

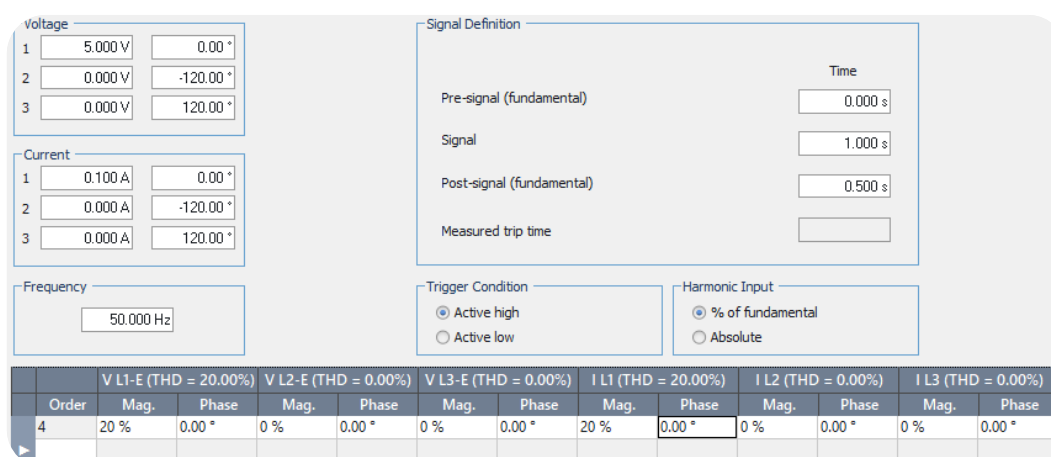


Figura 20 - Configuração da injeção de baixa frequência: 4.ª harmónica a 20% de magnitude (Test Universe) (Fonte: Autor).

A escolha da 4.ª harmónica para este ensaio justifica-se pelo seu impacto na forma de onda fundamental, criando uma deformação macroscópica que testa a capacidade de resposta dos algoritmos de proteção. Ao contrário das harmónicas de ordem superior, que são mais facilmente atenuadas pelos filtros, as harmónicas de baixa ordem alteram significativamente o perfil da onda, exigindo que a MCU 500 mantenha uma precisão elevada na amostragem mesmo perante alterações bruscas de declive. Esta validação é importante, pois garante que o

sistema de medição mantém a sua fidelidade sob condições de rede perturbadas, assegurando que o IED de proteção (TPU L500) recebe uma representação exata das grandezas para executar as suas funções de bloqueio, mesmo quando a onda fundamental se encontra visivelmente distorcida.

A resposta do sistema a esta injeção é visível na Figura 21.

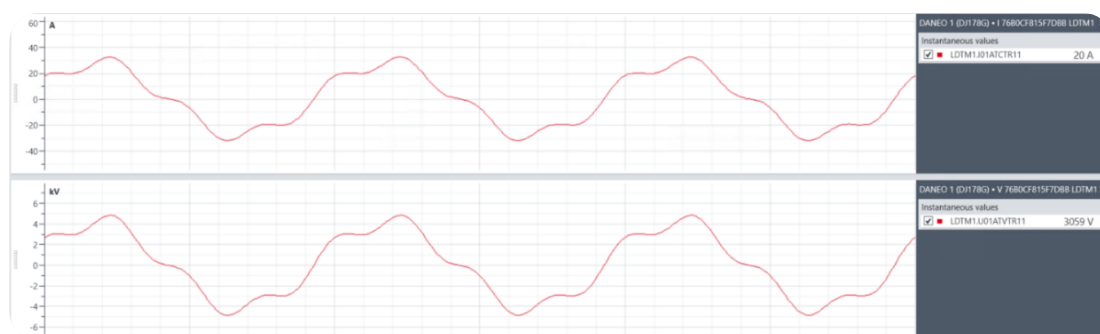


Figura 21 - Reconstrução digital da onda com severa deformação por injeção da 4.^a harmónica (Fonte: Autor).

Como evidenciado na Figura 21, a onda sinusoidal apresenta uma severa deformação macroscópica. A MCU 500 foi capaz de digitalizar esta assimetria com extrema fidelidade através dos pacotes *Sampled Values*. A correta visualização dos picos e vales anómalos no analisador evidencia que o sistema de medição preserva integralmente a informação de fase e amplitude de sinais sujos. Esta fidelidade garante que a TPU L500 recebe o espectro necessário para usar, por exemplo, funções de bloqueio de proteção perante saturação de transformadores, assegurando a estabilidade da subestação.

4.3 Desempenho dos algoritmos de proteção

A validação de uma arquitetura de proteção baseada na norma IEC 61850 exige a verificação dinâmica do sistema perante falhas e defeitos. Para efetuar a quantificação da latência total do sistema e a validação funcional da unidade TPU L500, fez-se um ensaio sequencial, recorrendo ao módulo *State Sequencer* do software OMICRON Test Universe.

Para a execução específica deste ensaio, a infraestrutura laboratorial foi atualizada com a integração da mala de injeção secundária OMICRON CMC 356. Esta transição face aos ensaios anteriores justifica-se pela superior capacidade de injeção de corrente contínua por canal deste equipamento. A simulação de curtos-circuitos e desequilíbrios assimétricos exige rácios de corrente elevados para garantir a ultrapassagem clara dos limiares instantâneos parametrizados no relé de proteção, o que a CMC 356 assegura sem necessidade de paralelismo físico de canais.

4.3.1 Ensaios

A metodologia de ensaio sequencial permite modelar o comportamento da rede elétrica de forma realista, dividindo a simulação em estados de operação distintos. Para assegurar o determinismo da arquitetura digital, o primeiro passo consistiu na unificação da base de tempo de todos os equipamentos envolvidos no ensaio.

Através das definições de *Time Source* da mala CMC 356, a injeção analógica foi configurada para operar como um nó subscritor do protocolo PTPv2. Esta parametrização garante que o instante de arranque da sequência de defeito e a marcação temporal interna da mala partilham rigorosamente o mesmo referencial do relógio *Grandmaster* que rege a MCU 500 e a TPU L500, esta configuração é possível visualizar na Figura 22.

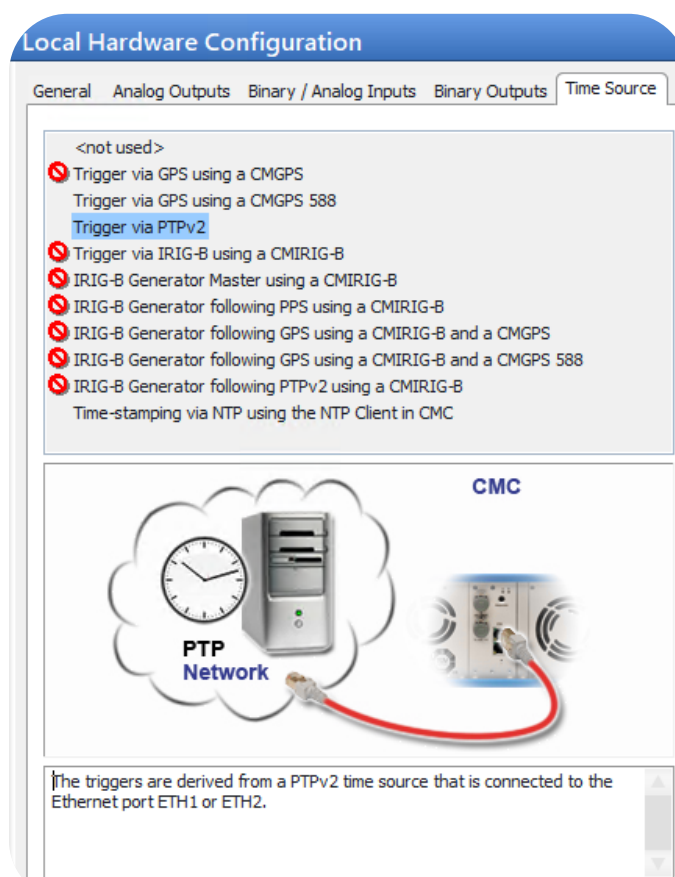


Figura 22 - Configuração da fonte de sincronismo temporal (Trigger via PTPv2) (Fonte: Autor).

Para viabilizar a interface entre o gerador de sinais e a unidade de aquisição digital, procedeu-se ao mapeamento da matriz de hardware local do equipamento de teste, visível na Figura 23. As grandezas de tensão e corrente calculadas pelo software foram fisicamente associadas às saídas adequadas da CMC 356, assegurando que os sinais injetados nos terminais de entrada analógica da MCU 500 correspondem de forma exata às três fases (L1, L2, L3) do sistema simulado.

Local Hardware Configuration

General Analog Outputs Binary / Analog Inputs Binary Outputs Time Source

			CMC356 V A KD465T				CMC356 V B KD465T		CMC356 I A KD465T				CMC356 I B KD465T			
Test Module Output Signal	Display Name	Connection Terminal	1	2	3	N	1	N	1	2	3	N	1	2	3	N
VL1-E	VL1-E		X													
VL2-E	VL2-E			X												
VL3-E	VL3-E				X											
Not used	V(2)-1						X									
IL1	IL1								X							
IL2	IL2									X						
IL3	IL3										X					

Figura 23 - Matriz de configuração de hardware local evidenciando o mapeamento das grandezas elétricas nos canais de saída analógicos da CMC 356 (Fonte: Autor).

A topologia do ensaio dinâmico foi programada em três regimes, um estado "Normal" (pré-falta nominal), um estado de "Falha" e um estado de "Pós-Falha". O cenário de defeito caracterizou-se pela simulação de um curto-circuito incidindo na fase L2. Conforme parametrizado na tabela do sequenciador, a transição para o estado de falha impôs um abaixamento da tensão de L2 de 57,74 V para 20,00 V e uma elevação da corrente de L2 de 1,000 A para 5,000 A, é possível visualizar estas transições na Figura 24.

File

Home

States

View

Test Object

Hardware Configuration

More ▾

Time Trigger

Start/Continue

Stop

Pause

Clear

Static Output

Loop All States

Report Settings ▾

Manual Assessment ▾

Comment

Exit & Return to Tiago.occ

Test Setup

Test Execution

Test Documentation

Table View: State Sequencer in Tiago.occ

	1			2			3		
Name	Normal			Falha			Pós-Falha		
V L1-E	57.74 V	0.00 °	50.000 Hz	57.74 V	0.00 °	50.000 Hz	57.74 V	0.00 °	50.000 Hz
V L2-E	57.74 V	-120.00 °	50.000 Hz	20.00 V	-120.00 °	50.000 Hz	57.74 V	-120.00 °	50.000 Hz
V L3-E	57.74 V	120.00 °	50.000 Hz	57.74 V	120.00 °	50.000 Hz	57.74 V	120.00 °	50.000 Hz
I L1	1.000 A	0.00 °	50.000 Hz	1.000 A	0.00 °	50.000 Hz	0.00 A	0.00 °	50.000 Hz
I L2	1.000 A	-120.00 °	50.000 Hz	5.000 A	-120.00 °	50.000 Hz	0.00 A	-120.00 °	50.000 Hz
I L3	1.000 A	120.00 °	50.000 Hz	1.000 A	120.00 °	50.000 Hz	0.00 A	120.00 °	50.000 Hz
Trigger		5.000 s						1.000 s	

Figura 24 - Tabela de estados operacionais do módulo State Sequencer, quantificando as magnitudes de tensão e corrente nas diferentes fases da simulação (Fonte: Autor).

A introdução desta assimetria no sistema anula o equilíbrio fasorial da rede. A representação gráfica projetada pelo software (Figura 25) atesta a ocorrência imediata do desequilíbrio no instante de transição, onde o somatório instantâneo das grandezas trifásicas deixa de ser nulo, condição que deverá levar ao arranque dos algoritmos de proteção de distância ou sobreintensidade da TPU L500 [18].

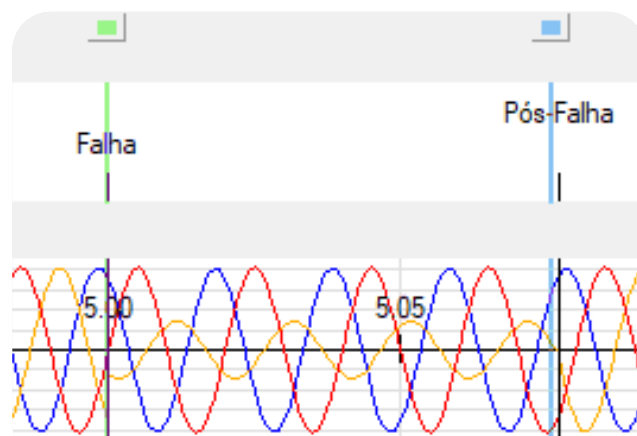


Figura 25 - Representação gráfica preliminar das formas de onda, evidenciando o desequilíbrio no estado de falha (Fonte: Autor).

A representação gráfica na Figura 25 ilustra a resposta do sistema de medição à transição de um regime de carga nominal para um estado de falta assimétrica. O desequilíbrio verificado no instante de transição, onde o somatório fasorial das correntes trifásicas deixa de ser nulo, constitui o estímulo que os algoritmos de proteção da TPU L500 precisam para operar. Esta visualização não atesta apenas a ocorrência da falha, evidencia também que a cadeia de aquisição, desde a injeção na CMC 356, passando pela digitalização na MCU 500, até à subscrição na TPU L500, preserva a relação de fase e a amplitude necessárias para que as funções de proteção de distância ou sobreintensidade identifiquem a anomalia, garantindo a seletividade da atuação perante o defeito induzido.

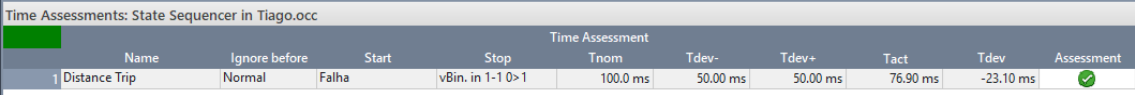
Para permitir a quantificação do tempo de resposta sem o constrangimento imposto pelo tempo de fecho mecânico de contactos físicos, o fecho da malha de ensaio concretizou-se integralmente no domínio do software. A mala CMC 356 foi configurada como IED *subscritor* no Barramento de Estação. A mensagem GOOSE emitida pela TPU L500, contendo o estado lógico do disparo, foi diretamente mapeada para a entrada binária virtual vBin. in 1-1 da mala (Figura 26), definindo assim o fator de paragem temporal (*Trigger*) para a avaliação da proteção.

[illegible]

Figura 26 – Matriz de mapeamento da mensagem GOOSE de disparo para a entrada binária virtual do equipamento de simulação (Fonte: Autor).

4.3.2 Avaliação da latência total

Concluída a parametrização do modelo, o ensaio sequencial foi executado, permitindo avaliar a coordenação entre a infraestrutura de rede e os algoritmos de processamento de sinal. O módulo *Time Assessment* do software (Figura 27) regista a variação cronológica exata entre o instante inicial da injeção da distorção analógica e a receção integral do pacote GOOSE de confirmação de *Trip* na rede Ethernet.



Time Assessment									
Name	Ignore before	Start	Stop	Tnom	Tdev-	Tdev+	Tact	Tdev	Assessment
Distance Trip	Normal	Falha	vBin. in 1-1 0>1	100.0 ms	50.00 ms	50.00 ms	76.90 ms	-23.10 ms	✓

Figura 27 - Painel de avaliação automatizada (Time Assessment) indicando o registo de atuação da proteção aos 76,90 ms após a indução da falha (Fonte: Autor).

Os dados recolhidos confirmam a capacidade da subestação digital em processar e isolar anomalias na rede elétrica. O sistema registou um tempo total de eliminação de defeito de 76,90 ms, situando-se em plena conformidade com as restrições temporais estipuladas para infraestruturas de transmissão de alta tensão.

A oscilografia resultante do ensaio (Figura 28) documenta o comportamento contínuo do sistema e permite a inspeção visual dos cursores de tempo, demonstrando o alinhamento da emissão lógica do disparo com o início do regime transitório na forma de onda.

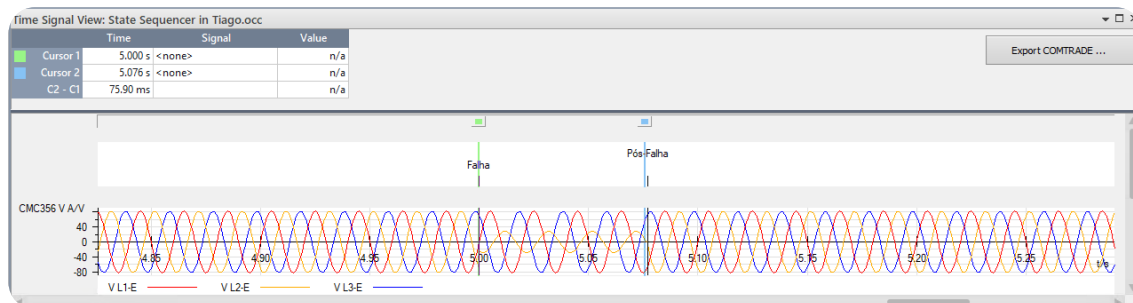


Figura 28 - Oscilografia global gerada pelo *State Sequencer*, correlacionando a evolução das grandezas físicas com o sinal digital de atuação na fase de pós-falha (Fonte: Autor).

O valor de latência registado de 76,90 ms valida a eficiência da arquitetura testada, refletindo o somatório de múltiplas parcelas dinâmicas inerentes à norma IEC 61850-9-2. Este tempo engloba, sequencialmente, a filtragem anti-aliasing e a conversão analógico-digital na MCU 500, a transmissão dos *Sampled Values* no Barramento de Processo, a reconstrução fasorial e execução do algoritmo de proteção na TPU L500 e, por fim, a emissão e o encaminhamento prioritário da mensagem GOOSE de disparo até ao equipamento de avaliação.

4.4 Ensaios de robustez e fiabilidade

4.4.1 Perda de sincronismo

Numa arquitetura de subestação digital baseada no envio de grandezas analógicas digitalizadas (IEC 61850-9-2), a precisão temporal é um dos pilares da fiabilidade do sistema. Para garantir que as amostras de várias *Merging Units* estão perfeitamente alinhadas no cálculo fasorial, a norma exige a utilização de um protocolo preciso, como o PTP, que sincroniza os equipamentos com uma referência de tempo global. Este ensaio visa testar a resiliência da arquitetura e o comportamento da MCU 500 e da TPU L500 perante uma falha do relógio *Grandmaster* (perda de sinal PTP).

Para a execução deste ensaio, o sistema foi colocado em regime nominal de funcionamento. Através da monitorização da rede, confirmou-se que a estrutura dos pacotes *Sampled Values* (SV) emitidos pela MCU 500 apresentava o atributo de qualidade associado ao sincronismo temporal configurado para sincronismo global. Posteriormente, procedeu-se à interrupção física da fonte de sincronismo PTP na rede de processo.

Perante a perda de sinal da rede, a MCU 500 não interrompeu a publicação dos pacotes SV. O equipamento trocou automaticamente para o modo de sincronismo interno, passando a ser regido pelo seu próprio oscilador de hardware. Consequentemente, o atributo correspondente foi atualizado pela máquina para refletir a perda de referência externa, informando os equipamentos subscritores de que o carimbo temporal deixara de ter a precisão do GMC [19].

Durante a execução do ensaio, verificou-se, através dos registos de eventos da unidade, que a TPU L500 identificou imediatamente a alteração da indicação de sincronismo nos pacotes SV. A arquitetura reagiu de forma a proteger o sistema elétrico executando ações de salvaguarda sequenciais. Inicialmente, a unidade emitiu um alarme de anomalia de rede, alertando o nível de controlo SCADA para a degradação da precisão temporal do sistema [18].

Simultaneamente, considerando que as amostras a operar em sincronismo interno não garantem o alinhamento angular face a outras *Merging Units*, a TPU L500 procedeu ao bloqueio inibitório seletivo das funções de proteção estritamente dependentes da fase, nomeadamente a proteção de distância e as funções direcionais. Apesar desta restrição de segurança, assegurou-se a continuidade parcial do serviço. Ao manter a subscrição das amostras com sincronismo interno, a unidade de proteção permitiu que as funções dependentes exclusivamente da amplitude da onda, como a sobreintensidade de fase pura, continuassem operacionais, evitando assim o colapso total da proteção [18].

Este comportamento dinâmico, evidencia a maturidade da norma IEC 61850-9-2, demonstrando que a perda pontual da referência temporal não resulta numa atuação intempestiva nem na inoperacionalidade do sistema, resultando antes numa adaptação estruturada para o estado de operação mais seguro possível.

4.4.2 Comportamento com dados inválidos (Quality Flags)

Na transição de uma subestação convencional para uma arquitetura IEC 61850-9-2, o paradigma da medição altera-se. Enquanto num sistema de cobre um relé afere apenas a amplitude e a fase de um sinal elétrico bruto, no Barramento de Processo cada amostra digitalizada (SV) é acompanhada por metadados descritivos, conhecidos como Atributos de Qualidade.

Estes atributos informam o subscritor sobre a fiabilidade e integridade da medida na origem. Caso a unidade de aquisição (MCU) detete uma falha interna, saturação severa ou defeito no transformador de instrumentação físico, marca imediatamente as amostras subsequentes com o atributo de qualidade *Invalid*. Este subcapítulo visa validar o princípio de falha segura da TPU L500, demonstrando a inibição de disparos indesejados perante a receção de dados corrompidos [18].

Para testar a inteligência do sistema e o princípio de falha segura face a anomalias na origem, o ensaio consistiu na simulação de um curto-circuito (injeção analógica de 5x a corrente nominal na fase L2 nos terminais primários da MCU 500). Simultaneamente, para simular uma falha grave na infraestrutura de instrumentação, induziu-se uma anomalia na unidade de conversão, forçando a alteração do atributo de qualidade das amostras publicadas no Barramento de Processo.

A resposta do sistema de proteção a esta condição anómala foi monitorizada e validada através do analisador de rede DANE0 400. A Figura 29 detalha a captura do *Dataset* de proteção (pertencente ao Dispositivo Lógico LDPW da TPU L500), evidenciando o comportamento da lógica interna do relé perante a receção de dados comprometidos.

Dataset - PMED3ZBLA61BCU1LDPW/LLN0\$DS_LDPW_GSE						
Name	Type	Value	Ports			
▶ DA LLN0.Beh.q	Quality	00 - good	A	B	ETH	
DA LLN0.Beh.stVal	BehaviourModek	on	A	B	ETH	
▶ DA LLN0.Beh.t	Timestamp	27/04/2026 11:35:59...	A	B	ETH	
▶ DA LLN0.Health.q	Quality	00 - good	A	B	ETH	
DA LLN0.Health.stVal	HealthKind	Alarm	A	B	ETH	
▶ DA LLN0.Health.t	Timestamp	01/06/2026 16:59:59...	A	B	ETH	
DA PTRC0.Op.general	Boolean	False	A	B	ETH	
▶ DA PTRC0.Op.q	Quality	01 - invalid	⚠	A	B	ETH
▶ DA PTRC0.Op.t	Timestamp	01/06/2026 16:59:59...	A	B	ETH	

Figura 29 - Detalhe da captura de tráfego no analisador DANE0 400, evidenciando o bloqueio da ordem de atuação (PTRC0.Op.general = False) e a *flag* de qualidade correspondente a assinalar o estado inválido (PTRC0.Op.q = 01 - invalid) (Fonte: Autor).

Conforme ilustrado na Figura 29, embora as grandezas analógicas de entrada representassem uma condição de defeito que ditaria a atuação imediata da proteção, o nó lógico de disparo (PTRCO.Op.general) manteve-se no estado *false*. Esta inibição é diretamente justificada pela transição do seu atributo de qualidade associado (PTRCO.Op.q) para o estado 01 – *invalid* [18].

Adicionalmente, o sistema assinalou a anomalia através da alteração do estado de saúde do nó lógico global, visível pela transição da variável LLNO.Health.stVal para o estado de *Alarm*. Esta validação evidencia que a TPU L500 processa corretamente as etiquetas de validade estipuladas pela norma IEC 61850-9-2, garantindo a segurança operacional do sistema elétrico ao bloquear ativamente disparos intempestivos perante informação corrompida [18].

A receção destas amostras de elevada magnitude, num cenário de cablagem convencional, resultaria de forma quase certa numa atuação intempestiva do relé, causando o desligamento incorreto da linha. Numa subestação digital, a lógica de proteção atua de forma preventiva.

Conforme evidenciado pelo registo de ocorrências na Figura 29, a TPU L500 identificou imediatamente o atributo Invalid nas amostras de corrente subscritas. Cumprindo a norma de segurança, o equipamento bloqueou instantaneamente a execução das suas funções de sobreintensidade, ignorando a elevada amplitude da onda digitalizada e prevenindo a emissão de uma mensagem GOOSE de disparo. Simultaneamente, a máquina gerou um alarme de supervisão, informando o sistema de controlo da existência de uma falha na cadeia de medição secundária [18].

Esta validação permite concluir que a implementação de Atributos de Qualidade inerente à norma IEC 61850-9-2 confere ao sistema elétrico um grau de imunidade superior face a falhas de instrumentação.

4.5 Discussão crítica dos resultados

A transição para subestações digitais baseadas na norma IEC 61850 tem sido alvo de desenvolvimento e estudo na literatura técnica. Neste contexto, a presente dissertação procura contribuir com uma perspetiva empírica, documentando a integração prática e o comportamento dinâmico dos equipamentos MCU 500 e TPU L500 num ambiente laboratorial de Barramento de Processo.

A análise desenvolvida procurou focar-se não apenas na verificação da comunicação e do cumprimento da latência, características expectáveis nestas tecnologias, mas sobretudo na observação do sistema perante cenários de operação anómalos. Ao avaliar a resposta dos equipamentos face a distorções harmónicas, à perda de referencial de sincronismo temporal (PTP) e ao tratamento de dados sinalizados como inválidos (*Quality Flags*), procurou-se compreender o mecanismo de falha segura (*fail-safe*) inerente à digitalização. Assim, o trabalho procura adicionar à base teórica existente uma visão focada na resiliência da arquitetura,

ilustrando de forma prática como a rede gere situações de falha para prevenir atuações intempestivas, um aspeto crítico para a adoção destas soluções pelos Operadores de Rede de Transporte.

Antes de analisar as situações de falha, foi necessário confirmar que a arquitetura cumpre as exigências do setor elétrico em funcionamento normal. A Tabela 1 resume as principais métricas operacionais obtidas nos ensaios dinâmicos, comparando-as com os requisitos da norma IEC 61850.

Tabela 1 - Síntese da validação das métricas operacionais obtidas nos ensaios dinâmicos.

Métrica Avaliada	Requisito Normativo (IEC 61850 / ORT)	Valor Obtido em Laboratório	Análise / Validação
Taxa de Amostragem (SV)	4800 Hz (96 amostras/ciclo)	4800 Hz (96 amostras/ciclo)	Adequada. Assegura a fidelidade na reconstrução fasorial
Integridade de Tráfego Ethernet	Zero perda de pacotes críticos	0 Samples missed em > 2.5 mil milhões	Sem perda de informação
Precisão de Sincronismo (PTP)	Desvio temporal < 1 μ s	584,00 ns	Consistente com os requisitos para proteção de distância

4.5.1 Comparação analógico vs digital

A comparação entre a infraestrutura analógica convencional e a arquitetura digital baseada na norma IEC 61850 foca-se em dois aspetos principais, a qualidade do sinal e o tempo de resposta do sistema. Num sistema tradicional em cobre, o sinal elétrico viaja de forma rápida, mas a medição sofre perdas ao longo do percurso. Estas perdas devem-se a quedas de tensão nos cabos, a interferências eletromagnéticas na subestação e ao aumento da carga exigida aos transformadores de medida.

Os ensaios laboratoriais realizados demonstram que a digitalização feita pela MCU 500 resolve estes problemas. A MCU 500 digitaliza o sinal junto ao equipamento primário e transmite os dados para a rede a uma taxa de 4800 Hz. Os testes confirmaram que esta conversão é praticamente exata e não distorce a onda. O sistema conseguiu ler ondas normais e sinais com elevada distorção, tendo superado os testes de injeção da 4.^a e das 50.^a harmónicas. Assim, garante-se que a unidade de proteção TPU L500 recebe dados íntegros e fiáveis através do Barramento de Processo (*Sampled Values*).

Em relação à latência, o ensaio em malha fechada permitiu medir o tempo exato de resposta da proteção digital. Ao simular um curto-circuito, onde a corrente aumentou para 5,000 A e a tensão desceu para 20,00 V, o relé demorou 76,90 ms a emitir a ordem de disparo. Para perceber se este valor é adequado, é necessário comparar o processo digital com o processo convencional. A digitalização adiciona um pequeno atraso de cerca de 3 a 5 milissegundos, porque os equipamentos precisam de processar a conversão analógico-digital e

enviar a informação pela rede Ethernet. No entanto, a subestação digital recupera este tempo no momento do disparo. Um relé analógico demora entre 4 e 10 milissegundos a fechar um contacto mecânico. O sistema digital elimina esse atraso mecânico porque envia uma mensagem GOOSE prioritária, que chega ao destino em menos de 3 milissegundos. Conclui-se, portanto, que o tempo de atuação de ambas as arquiteturas é equivalente. O tempo de processamento global da arquitetura digital medido em laboratório (76,90 ms) cumpre os limites máximos exigidos para a emissão de disparo pelas proteções de linha do Operador da Rede de Transporte.

A Tabela 2 resume o impacto tecnológico da digitalização das subestações. A adoção da fibra ótica e da norma IEC 61850, em detrimento da cablagem de cobre, reduz a infraestrutura física e reforça a segurança operacional. Destaca-se ainda a transição de uma manutenção preventiva tradicional para uma arquitetura baseada no autodiagnóstico preditivo e na validação contínua da integridade dos sinais.

Tabela 2 - Comparação entre a arquitetura analógica e a arquitetura digital.

Síntese da validação das métricas operacionais obtidas nos ensaios dinâmicos.	Subestação Convencional (Cobre)	Subestação Digital (Fibra Ótica / IEC 61850)
Interface Física	Ligação física ponto-a-ponto (centenas de cabos de cobre)	Rede Ethernet (fibra ótica)
Espaço e Infraestrutura Civil	Exigência elevada (grandes trincheiras, calhas e salas de comando)	Exigência reduzida (desmaterialização da cablagem pesada)
Qualidade da Medição	Medição sujeita a quedas de tensão e saturação indetetável	Sinal acompanhado de Quality Flags e validação de integridade
Segurança Operacional (Pessoas)	Risco elétrico por circuitos secundários de corrente em tensão na sala	Isolamento galvânico total, comunicações óticas sem risco elétrico
Manutenção e Diagnóstico	Preventiva e mecânica (teste manual de relés e continuidades)	Preditiva, baseada na condição e autodiagnóstico ativo dos IEDs
Tempo de Modificação de Lógica	Elevado (necessidade de alterar ligações físicas / rewiring)	Reduzido (reconfiguração de base de dados via software SCL)

4.5.2 Fiabilidade e segurança

A avaliação da fiabilidade e da segurança do sistema baseia-se diretamente nos testes de falha realizados em laboratório. Esses ensaios serviram para verificar de que forma a arquitetura digital reage quando ocorrem problemas reais na rede de comunicação ou no sincronismo temporal.

O primeiro cenário analisado foi a perda do sinal de sincronismo PTP vindo do relógio *Grandmaster*. Quando a ligação foi interrompida fisicamente, a MCU 500 alterou automaticamente o valor do seu atributo de sincronismo [19]. Esta alteração serviu para avisar todos os dispositivos instalados na rede que a unidade tinha passado a funcionar com base no seu próprio oscilador interno (sincronismo interno). O TPU L500 leu esta informação de imediato e respondeu com o bloqueio preventivo das funções de proteção que dependem estritamente do alinhamento angular das fases, como a proteção de distância e as funções direcionais [18]. No entanto, para evitar que o vão ficasse totalmente desprotegido, o relé manteve operacionais as funções que dependem apenas da amplitude da onda, como a sobreintensidade de fase pura. Este comportamento evidencia que o sistema consegue manter uma proteção parcial e segura em caso de falha de sincronismo, em vez de deixar de funcionar por completo.

O segundo cenário avaliou o comportamento do relé perante dados corrompidos ou com falhas na origem, utilizando os atributos de qualidade (*Quality Flags*). Durante o ensaio, injetou-se uma corrente elevada (cinco vezes a corrente nominal na fase L2), o que representava uma condição de curto-circuito, mas forçou-se o atributo de qualidade dessa informação para o estado inválido. Os resultados mostraram que a TPU L500 bloqueou a ordem de disparo, mantendo a variável de atuação em estado falso, porque identificou a etiqueta de qualidade inválida [18]. Ao mesmo tempo, o sistema alterou a indicação de saúde global para o estado de alarme, alertando o operador no SCADA local [18].

Estes resultados demonstram uma vantagem clara da subestação digital quando comparada com o modelo convencional. Numa cablagem de cobre tradicional, o relé não recebe informações sobre a qualidade do sinal e avalia apenas a amplitude bruta da corrente elétrica. Portanto, receber uma corrente cinco vezes superior à nominal causaria um disparo indesejado e o desligamento incorreto da linha. A arquitetura baseada na norma IEC 61850-9-2 demonstra ser mais segura porque valida a qualidade dos dados antes de executar os seus algoritmos, impedindo atuações erradas causadas por avarias nos circuitos de medida secundários.

4.5.3 Limitações experimentais

A implementação prática da arquitetura digital no laboratório revelou algumas limitações de hardware e desafios de operação. A primeira limitação identificada esteve relacionada com o equipamento de injeção de sinais. Durante a preparação para a simulação de defeitos, a mala OMICRON CMC 256-6 demonstrou uma margem de operação limitada para garantir a estabilidade do sinal perante transientes rápidos. Por este motivo, optou-se pela transição para um equipamento com maior robustez e capacidade de saída, a CMC 356. Esta substituição permitiu realizar a injeção com maior estabilidade e fidelidade, eliminando a necessidade de recorrer a métodos alternativos de cablagem, como o paralelismo físico, e assegurando uma maior integridade na resposta do sistema de proteção perante condições de defeito.

Outro desafio operacional reside na arquitetura da rede Ethernet. A garantia de que as mensagens críticas de proteção não sofrem atrasos exige a implementação de redes locais virtuais e a gestão de prioridades.

Por último, verificou-se que a arquitetura testada é fortemente dependente do sinal de sincronismo PTP. Embora o sistema consiga manter uma proteção parcial em caso de falha deste sinal, a subestação fica a operar com um nível de segurança e disponibilidade reduzido. Esta dependência obriga os operadores a aplicarem redundância ativa nas redes e a investirem em relógios de alta precisão, para evitar que a falha de um único componente condicione o cálculo de todas as proteções.

Uma limitação metodológica deste estudo prende-se com o facto de os resultados de latência derivarem de ensaios pontuais de injeção em malha fechada. A ausência de repetição experimental em larga escala não permitiu realizar uma análise de variância estatística ou calcular o desvio padrão dos tempos de atuação da rede Ethernet sob diferentes cargas de tráfego.

4.6 Análise Económica

A modernização de infraestruturas do sistema elétrico de potência, concretamente a transição para subestações digitais suportadas na norma IEC 61850-9-2, obriga a uma reavaliação da estrutura de custos de projeto e exploração. Esta transição tecnológica substitui componentes eletromecânicos e extensas redes de cablagem por sistemas de processamento local e comunicação de dados em rede, alterando a forma como é feito o investimento [6],[3].

Devido à variabilidade dos preços de mercado e à especificidade técnica de cada projeto de alta tensão, a presente análise adota uma abordagem estrutural e qualitativa. O objetivo consiste em identificar a transferência de custos entre as rubricas de capital de investimento inicial (CAPEX) e as rubricas operacionais de ciclo de vida (OPEX), demonstrando de que forma a transição impacta a viabilidade económica da infraestrutura a longo prazo.

Importa notar que a estimativa de custos absolutos em subestações de alta tensão é dependente da escala específica, do fornecedor e da localização de cada projeto. Como tal, a presente análise adota uma abordagem estruturada em indicadores de eficiência e variações percentuais. Esta metodologia permite quantificar a transferência de esforço financeiro entre as rubricas de investimento (CAPEX) e de exploração (OPEX), contornando a volatilidade dos preços de mercado e oferecendo uma perspetiva técnica mais estável e universal sobre a viabilidade da digitalização.

4.6.1 Estrutura de custos das subestações convencionais

O modelo de proteção e comando de uma subestação convencional baseia-se na aquisição e transmissão elétrica direta de grandezas analógicas (tensão e corrente) e de sinais

binários de estado (comandos e alarmes). Esta arquitetura ponto-a-ponto exige uma infraestrutura material pesada, o que concentra o esforço financeiro na fase de construção. A matriz de custos no CAPEX é dominada por três componentes de engenharia e logística:

Redes de Cablagem de Cobre

A interligação entre os equipamentos primários no parque de alta tensão e os relés de proteção na sala de comando é realizada através de cabos multicondutores de cobre. Para garantir a fidelidade das grandezas secundárias medidas pelos Transformadores de Instrumentação (com correntes nominais de 1 A ou 5 A e tensões de 100 V ou 110 V), a secção transversal dos condutores tem de ser elevada para minimizar a queda de tensão longitudinal e a carga limitante imposta aos circuitos magnéticos dos transformadores de medida. Numa instalação de média ou grande dimensão, esta exigência reflete-se na aplicação de dezenas de quilómetros de cabo, tornando o orçamento suscetível às flutuações do preço do cobre no mercado de matérias-primas [6].

Infraestrutura Civil e Condicionamento de Espaço

O volume, o raio de curvatura e o peso da cablagem exigem um projeto de construção civil complexo. O parque exterior da subestação necessita de uma rede complexa de trincheiras de cabos, galerias subterrâneas em betão e estruturas de suporte adequadas à carga mecânica. Em paralelo, o edifício de comando exige uma área de implantação superior para acomodar os bastidores de interligação cruzada, os múltiplos armários de proteção individuais e os extensos painéis de blocos de terminais [6].

Engenharia de Instalação e Testes de Aceitação em Obra (SAT)

A elaboração de esquemas elétricos convencionais acarreta um elevado número de horas de engenharia de projeto. Na fase de execução em obra, o corte, a identificação, a cravação e a ligação individual de milhares de condutores aos terminais é um processo manual intensivo e moroso, com elevada suscetibilidade a erros de cablagem. Adicionalmente, a fase de comissionamento impõe a verificação de continuidade circuito a circuito e a injeção física de grandezas elétricas em cada painel para validar as lógicas de encravamento, prolongando os prazos de execução e agravando os custos de alocação de equipas especializadas no terreno [6].

4.6.2 Impacto económico da digitalização

A implementação de uma arquitetura fundamentada no Barramento de Processo e na norma IEC 61850-9-2 altera a matriz de custos de forma estrutural. A substituição da comutação elétrica de potência e da transmissão analógica por comunicações de dados em rede Ethernet desloca o eixo do investimento inicial. O capital outrora alocado a infraestruturas civis pesadas e cablagem massiva transita para a aquisição de equipamentos de processamento, eletrónica de rede e integração de sistemas.

Desmaterialização da Cablagem e Redução da Infraestrutura Civil

O impacto mais evidente no CAPEX resulta na adoção da fibra ótica como meio físico de comunicação principal. Um único par de fibra ótica possui largura de banda suficiente para encaminhar o fluxo contínuo de medições digitalizadas (*Sampled Values*) e de comandos/alarmes (GOOSE) associados a múltiplos painéis e disjuntores. Esta concentração de dados num meio de transmissão de dimensões reduzidas elimina a necessidade de valas de cabos de grande secção e de galerias subterrâneas complexas. Simultaneamente, a eliminação dos armários de transição de bornes permite projetar edifícios de comando substancialmente mais compactos, reduzindo a componente civil e arquitetónica do orçamento da subestação [6].

Investimento em Eletrónica e Redes de Comunicação (IEDs)

A redução de custos associada aos materiais tradicionais atua como elemento compensatório para a introdução de novos equipamentos eletrónicos. A arquitetura digital requer a instalação de *Merging Units* (como as unidades MCU 500) junto aos equipamentos primários, de switches industriais de alto desempenho preparados para protocolos de redundância ativa e de relógios *Grandmaster* para assegurar o rigoroso sincronismo temporal (PTP). Embora o custo unitário destes equipamentos de eletrónica e telecomunicações represente um acréscimo específico, a tendência de massificação da norma IEC 61850 a nível global e a evolução do fabrico de componentes têm contribuído para a otimização contínua desta rubrica orçamental [3].

Otimização da Engenharia e Redução do Tempo de Comissionamento

A eficiência nos processos de teste e validação constitui um dos principais fatores de redução do CAPEX indireto. A norma IEC 61850 unifica a configuração da subestação através de ficheiros descritivos estruturados (arquivos SCL/SCD). Este padrão permite que grande parte da engenharia e dos Testes de Aceitação em Fábrica (FAT) seja simulada virtualmente, validando lógicas de encravamento e topologias de rede antes da montagem física.

Na fase de instalação, os Testes de Aceitação em Obra (SAT) tornam-se consideravelmente mais rápidos. Em vez de aferir milhares de ligações físicas ponto-a-ponto com multímetros de injeção convencional, as equipas de campo utilizam analisadores de rede (como o DANE0 400) e equipamentos de teste digitais (como a mala OMICRON) para monitorizar o tráfego Ethernet. A verificação do estado de um sinal transitou de um processo mecânico de hardware para uma validação de software, o que diminui drasticamente as semanas de permanência de mão-de-obra especializada no terreno e encurta o prazo de entrada em exploração comercial do ativo [6] [7].

A transição da infraestrutura física de cablagem para o domínio das redes de dados tem o seu impacto financeiro mais duradouro nos Custos Operacionais (OPEX). Considerando que as subestações de alta tensão são projetadas para ciclos de vida operacional superiores a trinta anos, a otimização dos processos de exploração e manutenção constitui o principal vetor de retorno financeiro da digitalização [3].

Transição de Manutenção Preventiva para Manutenção Baseada na Condição (CBM)

O paradigma convencional de manutenção em subestações elétricas assenta em inspeções preventivas sistemáticas (Manutenção Baseada no Tempo). Este modelo obriga à alocação regular de equipas técnicas para a execução de rotinas de teste cego, limpeza de contactos e verificação de calibrações, independentemente do estado real de degradação do equipamento.

A arquitetura estabelecida pela norma IEC 61850 introduz a capacidade de Manutenção Baseada na Condição. Os Equipamentos Eletrónicos Inteligentes (IEDs) possuem algoritmos intrínsecos de autodiagnóstico. Conforme validado empiricamente nos ensaios dinâmicos do Capítulo 4 (nomeadamente na deteção de perda de sincronismo PTP e na inibição por *Quality Flags* inválidas), o sistema monitoriza a integridade das suas próprias comunicações e da aquisição de sinal em tempo real. Qualquer anomalia, como a degradação de uma porta ótica ou a falha de um módulo de aquisição, gera um alarme específico transmitido ao nível de controlo (SCADA). Consequentemente, as intervenções de manutenção tornam-se estritamente corretivas ou preventivas direcionadas, eliminando os custos associados a inspeções de rotina redundantes [3].

Diagnóstico Remoto e Otimização de Deslocações

A integração do Barramento de Processo em redes IP industriais permite o acesso remoto bidirecional a todos os equipamentos da subestação. Em caso de atuação de uma proteção ou anomalia de rede, as equipas de engenharia podem extrair remotamente os ficheiros de registo de eventos e as oscilografias de perturbação [9].

A capacidade de analisar a causa de um defeito a partir do centro de despacho elimina a necessidade de uma primeira deslocação ao terreno apenas para efeitos de diagnóstico. Quando a intervenção física se revela necessária, a equipa técnica é mobilizada com o conhecimento prévio da anomalia e com as peças de substituição adequadas. Esta otimização reduz drasticamente o número de deslocações técnicas, minimizando os custos de gestão de frotas, as horas improdutivas de mão-de-obra em trânsito e o tempo de indisponibilidade da própria instalação elétrica.

4.6.3 Custo Total de Propriedade (TCO)

A justificação económica para a substituição da tecnologia convencional por subestações totalmente digitais não se encerra na comparação isolada dos custos de aquisição. A avaliação de viabilidade requer a aplicação do modelo de Custo Total de Propriedade (*Total Cost of Ownership* - TCO), agregando os custos de desenvolvimento, implementação, operação, manutenção e eventual descomissionamento do ativo. Este modelo pressupõe que os encargos financeiros de um sistema não se limitam ao investimento inicial de capital (CAPEX), estando uma grande parcela dos custos associada às fases subseqüentes de exploração e suporte operacional (OPEX).

Embora os orçamentos de projetos de alta tensão dependam da escala específica de cada instalação, os dados da indústria e a literatura atual apontam para indicadores de poupança concretos. Ao nível do CAPEX, relatórios técnicos de fabricantes demonstram que a adoção do Barramento de Processo resulta numa redução de até 80% no volume e peso da cablagem de cobre e numa diminuição de até 60% na ocupação de espaço e custos relativos a obras civis [23]. É facto que este ganho é parcialmente absorvido pelo investimento necessário em eletrónica de rede avançada (relógios *Grandmaster*, *switches* de alta disponibilidade e *Merging Units*), contudo, estudos de grupos de trabalho internacionais indicam que o custo de investimento inicial (CAPEX) de uma subestação digital pode apresentar uma redução global entre 10% a 20% face ao modelo convencional, dependendo da estratégia de implementação [24],[25].

No entanto, é na fase de exploração (OPEX) que a arquitetura baseada na norma IEC 61850 revela a sua maior vantagem e rentabilidade. A compressão dos prazos de comissionamento através de ferramentas de teste virtuais permite uma entrada em exploração comercial antecipada. Posteriormente, a transição para uma manutenção baseada na condição e a capacidade de diagnóstico remoto permitem reduzir o tempo de indisponibilidade da instalação, estimando-se que as despesas com atualizações operacionais e manutenções corretivas possam decrescer em cerca de 60% [25].

No setor elétrico, onde os ativos possuem ciclos de vida frequentemente superiores a trinta anos, o modelo de TCO reflete o impacto destas poupanças operacionais sustentadas ao longo do tempo. As otimizações estimadas projetam uma redução global no Custo Total de Propriedade (TCO) que pode atingir os 33% ao longo do ciclo de vida da instalação, comparativamente à tecnologia analógica [24]. Conclui-se, de forma quantificável, que a digitalização demonstra um forte potencial para se revelar economicamente vantajosa a longo prazo, dotando os operadores de rede de uma infraestrutura escalável, financeiramente sustentável e alinhada com as exigências dinâmicas das *Smart Grids*.

A Tabela 3 sintetiza o impacto estimado da transição tecnológica nas principais vertentes de investimento e exploração, contrastando as soluções de subestação digital face à arquitetura convencional.

Tabela 3 - Impacto estimado da digitalização na estrutura de custos (CAPEX e OPEX).

Rubrica de Custo	Impacto Estimado (%)	Observação
Cablagem de Cobre (Volume/Peso)	- 80	Redução drástica
Infraestrutura Civil/Ocupação	- 60	Menor necessidade de galerias e área
Investimento Inicial (CAPEX)	- 10 a - 20	Balanço entre eletrónica e obras civis
Despesas Operacionais (OPEX)	- 60	Manutenção baseada na condição
Custo Total de Propriedade (TCO)	- 33	Ao longo do ciclo de vida

5 Conclusão

5.1 Síntese dos principais contributos do trabalho

Esta dissertação demonstrou a viabilidade técnica e económica da transição para subestações digitais suportadas pela norma IEC 61850, validando com sucesso a interoperabilidade entre os equipamentos da Efacec (MCU 500 e TPU L500).

A substituição das ligações em cobre por uma rede Ethernet viabilizou a transmissão de grandezas digitalizadas (*Sampled Values*) e comandos de atuação (GOOSE) com o determinismo exigido para a proteção de alta tensão. Os ensaios dinâmicos com a mala OMICRON CMC 356 atestaram a fidelidade da aquisição perante transitórios severos e elevada distorção harmónica. O tempo global de latência de 76,90 ms para a eliminação de um defeito evidencia que a rede digital não compromete a rapidez de atuação face aos sistemas convencionais.

O sistema revelou ainda mecanismos eficazes de falha segura (*fail-safe*). A TPU L500 bloqueou preventivamente as funções de proteção sensíveis à fase durante a perda de sincronismo temporal (PTP) e inibiu atuações intempestivas perante amostras com atributos de qualidade inválidos.

Adicionalmente, a análise estrutural indicou que a digitalização desloca o investimento inicial (CAPEX) da infraestrutura civil e cablagem de cobre para equipamentos de rede e telecomunicações. Esta alteração tecnológica, aliada à manutenção baseada na condição e ao diagnóstico remoto, aponta para uma redução sustentada dos custos operacionais e de manutenção (OPEX) ao longo do ciclo de vida da instalação.

5.2 Perspetivas futuras

Como primeira linha de investigação futura, sugere-se a expansão da bancada laboratorial para a execução de ensaios de interoperabilidade com equipamentos de proteção e controlo de múltiplos fabricantes. Este passo é fundamental para atestar a total independência de soluções proprietárias na parametrização dos ficheiros de configuração do sistema (*Substation Configuration Language*).

A complexidade e a constante evolução do setor elétrico exigem o aprofundamento contínuo das arquiteturas validadas neste trabalho. Face à ausência de repetição experimental nos resultados de latência obtidos nos ensaios pontuais, uma das principais linhas de investigação futura deverá focar-se na execução de ensaios com repetição em larga escala. A recolha de uma amostra de dados estatisticamente relevante permitirá realizar uma análise de variância e determinar o desvio padrão dos tempos de atuação da rede Ethernet, suprimindo esta limitação metodológica.

Outra vertente crítica de desenvolvimento incide na cibersegurança. A convergência entre as redes de tecnologia de operação (OT) e de informação (IT) obriga à implementação rigorosa da norma IEC 62351. Propõe-se a avaliação empírica do impacto que a introdução de mecanismos de autenticação e encriptação de tráfego terá na latência de entrega das mensagens críticas (GOOSE e SV), por forma a garantir que o aumento da segurança informática não viola os estritos limites temporais de atuação da proteção.

Adicionalmente, um desenvolvimento de elevado valor acrescentado seria a construção de um modelo comparativo baseado num cenário hipotético de implementação. Embora a análise económica atual tenha demonstrado a viabilidade da digitalização através de indicadores de tendência e poupança, a criação de uma matriz de custos comparativa entre um modelo convencional e um modelo digital, com base em preços de mercado simulados para uma subestação de referência, permitiria quantificar com maior precisão o retorno do investimento. Reconhece-se, contudo, que tal modelo seria altamente sensível à volatilidade dos preços das matérias-primas e às especificidades de engenharia de cada projeto. Futuros estudos poderiam, portanto, desenvolver uma ferramenta de simulação que integrasse estas variáveis dinâmicas, proporcionando aos operadores de rede uma perspetiva financeira mais robusta e menos dependente de estimativas qualitativas.

Por fim, sugere-se a integração de algoritmos de inteligência artificial e aprendizagem automática (*Machine learning*) nos sistemas SCADA locais. O processamento analítico do enorme fluxo de *Sampled Values* permitirá identificar padrões de falha ou desvio de calibração nos transformadores de medida antes da ocorrência de uma anomalia disruptiva, potenciando no seu limite as vantagens da manutenção preditiva na subestação digital.

Referências

- [1] ENTSO-E, "Vision 2050: A Power System for a Carbon Neutral Europe," European Network of Transmission System Operators for Electricity, Bruxelas, Bélgica, Relatório Técnico, 2022.
- [2] REN, "Plano de Desenvolvimento e Investimento da Rede Nacional de Transporte de Eletricidade (PDIRT-E 2023)," Redes Energéticas Nacionais, Lisboa, Portugal, Relatório Técnico, 2023.
- [3] J. Hossain et al., "Comprehensive review on smart grid and digital substation," IET Generation, Transmission & Distribution, vol. 13, n. ° 15, pp. 3229–3242, Ago. 2019.
- [4] Efacec, CS491I2207B1_MCU-500_I.pdf, Efacec Energia, Portugal, n.d.
- [5] Efacec, CS306I1506F1_ProtectionControl_IED_I.pdf, Efacec Energia, Portugal, n.d.
- [6] R. E. Mackiewicz, "Overview of IEC 61850 and benefits," na 2006 IEEE Power Engineering Society General Meeting, Montreal, QC, Canada, 2006, pp. 1–8. doi: 10.1109/pes.2006.1709546.
- [7] CIGRE Working Group B5.27, "Implications and Benefits of Standardised Protection and Control Schemes," CIGRE, Paris, França, Brochura Técnica 464, 2011.
- [8] Communication networks and systems for power utility automation – Part 1: Introduction and overview, IEC 61850-1:2013, International Electrotechnical Commission, Genebra, Suíça, 2013.
- [9] GE Grid Solutions, Network Protection & Automation Guide, 5.^a ed. Stafford, R.U.: General Electric, 2020.
- [10] CIGRE Working Group B5.05, "Modern Protection and Control Technologies," CIGRE, Paris, França, Brochura Técnica 515, 2012.
- [11] J. L. Blackburn e T. J. Domin, Protective Relaying: Principles and Applications, 4.^a ed. Boca Raton, FL, EUA: CRC Press, 2014.
- [12] A. G. Phadke e J. S. Thorp, Computer Relaying for Power Systems, 2.^a ed. Chichester, R.U.: John Wiley & Sons, 2009.
- [13] <https://myelectrical.com/notes/entryid/245/how-a-digital-substation-works>, acedido em 24/12/2025.
- [14] Power systems management and associated information exchange – Data and communications security, IEC 62351, International Electrotechnical Commission, Genebra, Suíça, 2022.

- [15] Communication networks and systems for power utility automation – Part 3: General requirements, IEC 61850-3:2013, International Electrotechnical Commission, Genebra, Suíça, 2013.
- [16] Environmental and Testing Requirements for Communications Networking Devices Installed in Electric Power Substations, IEEE 1613-2009, IEEE, Nova Iorque, EUA, 2009.
- [17] EFACEC – Automation Studio User Manual, 2021 (Documento interno Efacec).
- [18] Efacec, AS23001683 01.01 TPU L500 Ed3 Technical Manual, Efacec Energia, Portugal, 2025 (Documento interno Efacec).
- [19] Efacec, AS21006863 00.01 MCU 500 Ed2 Technical Manual, Efacec Energia, Portugal, 2025 (Documento interno Efacec).
- [20] EFACEC – Automation Studio User Manual - Efacec Devices, 2020 (Documento interno Efacec).
- [21] EFACEC – Automation Studio - Quick Guide for Efacec Devices, 2020 (Documento interno Efacec).
- [22] Efacec, AS17029537 Rev. 06 IEC 61850 and Third-Party Devices, Efacec Energia, Portugal, 2020 (Documento interno Efacec).
- [23] Hitachi Energy, "Digital Substations: Accelerating the way towards digital substations," Brochura Técnica, 2024. [Online]. Disponível: <https://www.hitachienergy.com/products-and-solutions/digitalization/digital-substation>, acedido em 25/06/2026.
- [24] CIGRE Working Group B5.69, "Experience Gained and Current Practices with IEC 61850 Process Bus," CIGRE, Paris, França, Brochura Técnica 949, 2024.
- [25] Jose A. Leiva Vilaplana et al., "Virtualized Protection, Automation, and Control in Electrical Substations: An Open-Source Dynamic Cost-Benefit Assessment Model," IEEE Access, vol. 12, 2024.

DECLARAÇÃO DE INTEGRIDADE

DECLARAÇÃO DE INTEGRIDADE

Declaro ter conduzido este trabalho académico com integridade. Não plagiei ou apliquei qualquer forma de uso indevido de informações ou falsificação de resultados ao longo do processo que levou à sua elaboração.

Declaro que o trabalho apresentado neste documento é original e de minha autoria, não tendo sido utilizado anteriormente para nenhum outro fim.

Declaro ainda que tenho pleno conhecimento do Código de Conduta Ética do P.PORTO.

ISEP, Porto, 05 de julho de 2026.