

Lógica sequencial, registos e contadores

4.ª Parte

TRANSFERÊNCIA DE REGISTOS

Os registos de transferência ou deslocamento são constituídos por um conjunto de *flip-flops* utilizados em aplicações que necessitam de armazenar e transferir dados dentro de um sistema digital. O registo será então um circuito digital com funcionalidades básicas de armazenamento e de movimento de dados, pelo que o armazenamento temporário de n bits será formado por n elementos biestáveis.

Entrada e saída série

Este tipo de registos de armazenamento e de deslocamento aceita entrada de dados em série, um *bit* de cada vez, disponibilizando os dados de saída também em série. Na Figura 27 é apresentado um esquema de implementação de um registo de transferência de série de 4 *bits*. Note-se que após o quarto impulso do relógio o primeiro *bit* que se introduziu estará disponível na saída Q_3 .

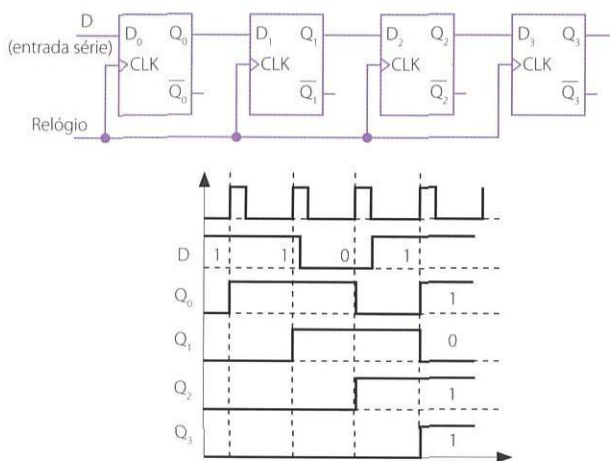


Figura 27. Circuito de transferência de 4 *bits* com entrada e saída série.

Entrada de série e saída em paralelo

Neste tipo de registos os *bits* de dados de entrada são introduzidos em série na entrada do primeiro módulo, permitindo dispor-se da informação nas suas saídas decorrido tantos impulsos de relógio como os módulos de transferência que constituem o registo. Na Figura 28 mostra-se um registo de transferência série-paralelo de 4 *bits*.

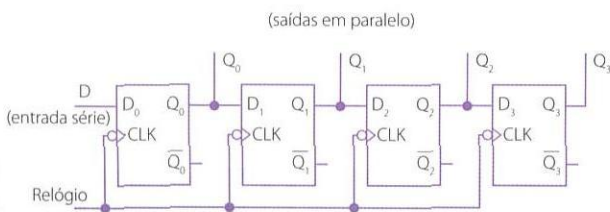


Figura 28. Circuito de transferência série-paralelo de 4 *bits*.

Analisando o comportamento deste registo e supondo que se injeta na entrada do mesmo uma sequência de entrada definida pelo binário "1011", espera-se um comportamento das saídas de acordo com o diagrama apresentado na Figura 29. Cada um dos *bits* da sequência é aplicado à entrada do primeiro *flip-flop*, propagando-se ao longo do circuito da esquerda para a direita. Podemos observar que ao se formatar o registo de transferência com quatro *bits*, a sequência de entrada encontrar-se-á disponível em paralelo, em cada uma das quatro saídas, após o quarto flanco descendente do sinal de relógio, e passagem a zero do sinal de relógio.

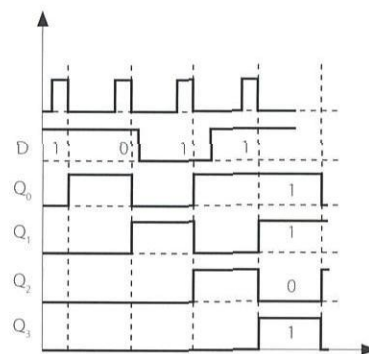


Figura 29. Diagrama de evolução das entradas e saídas de um registo série-paralelo de 4 *bits*.

CONTADORES

A função contagem é uma das funções mais importantes dos sistemas digitais. Naturalmente que para que o contador possa contar há a necessidade de este recordar o número atual, com o intuito de poder assegurar a passagem correta para o valor seguinte da sequência. Esta capacidade de armazenamento é a capacidade mais importante dos contadores, pelo que geralmente se utilizam *flip-flops* para a sua implementação.

Contadores assíncronos

Um contador assíncrono é um contador em que os seus *flip-flops* não alteram o seu estado em simultâneo, uma vez que não compartilham o mesmo sinal de relógio.

1. Contador binário ascendente

O contador binário de quatro *bits* interligados apresentados na Figura 30 funciona de modo assíncrono. Nestes contadores o relógio encontra-se ligado unicamente ao primeiro *flip-flop* pelo que, o segundo *flip-flop* só disparará em função do sinal de saída Q_0 (saída associada ao primeiro *flip-flop*). O terceiro *flip-flop* disparará em função do sinal anterior (sinal de saída Q_1) sendo os restantes, quando os houver, disparados sucessivamente. Cada



Os registos de transferência ou deslocamento são constituídos por um conjunto de *flip-flops* utilizados em aplicações que necessitam de armazenar e transferir dados dentro de um sistema digital.

um destes *flip-flops* alternam o seu estado no flanco descendente do sinal que é aplicado à entrada do relógio.

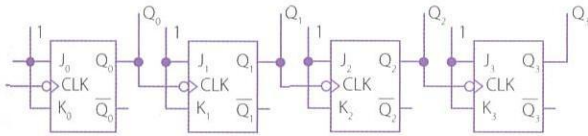


Figura 30. Contador assíncrono binário ascendente de 4 bits.

Este contador, de quatro *bits*, disponibiliza uma combinação de 16 estados diferentes resultantes das combinações do estado binário e do número de *flip-flops* ($2^4=16$). Nesta combinação Q_0 representa o *bit* menos significativo (LSB) enquanto Q_3 representará o mais significativo. Na Tabela 1 apresenta-se as combinações dos possíveis estados deste contador.

Tabela 1. Combinação de estados de um contador assíncrono binário ascendente de 4 bits.

Q_3	Q_2	Q_1	Q_0	Contador
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

No diagrama de tempos apresentado na Figura 31 é demonstrado o comportamento funcional dos contadores assíncronos. Os *flip-flops* J-K encontram-se ligados em módulo de alternância ($J = 1, K = 1$), pelo que se poderá supor que inicialmente estes *flip-flops* se encontraram num estado de *RESET* ($Q = 0$).

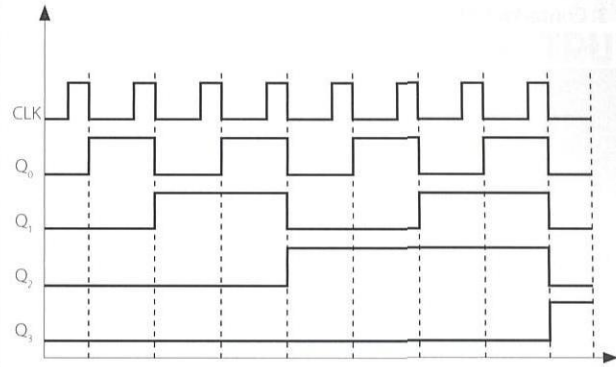


Figura 31. Diagrama de tempos do contador assíncrono binário ascendente de 4 bits.

Da análise do diagrama apresentado anteriormente poderemos constatar que o flanco descendente do sinal do relógio (CLK, primeiro impulso do relógio) provoca a alteração do estado da saída Q_0 , passando-o do nível baixo a alto. Esta alteração, como se poderá constatar pelo diagrama temporal, não afeta o comportamento dos *flip-flops* seguintes, uma vez que será necessário produzir-se uma transição descendente das entradas do relógio. Neste sentido, e após o primeiro impulso do relógio, o estado final do contador apresentará os seguintes valores: $Q_0 = 1, Q_1 = 0, Q_2 = 0$ e $Q_3 = 0$.

O segundo flanco descendente do sinal do relógio (CLK, ver Figura 31) faz com que o primeiro *flip-flop* altere o seu estado, passando Q_0 de 1 a 0. Simultaneamente, o segundo *flip-flop* alterará, também, o seu estado para 1 ($Q_1 = 1$). O terceiro flanco descendente do sinal do relógio faz com que Q_0 passe novamente para um nível elevado, enquanto as restantes saídas Q_1, Q_2 e Q_3 não sofrerão alterações no seu estado (1, 0, 0, respetivamente).

Note-se que, no diagrama, as formas de onda das saídas dos *flip-flops* são apresentadas associadas às oscilações dos impulsos do relógio. Naturalmente que estas transições, efetuadas em simultâneo, deveriam ser representadas com um pequeno atraso entre as transições do relógio e cada uma das saídas dos *flip-flops*, no entanto, a sua associação simplifica a sua compreensão.

2. Contador binário descendente

Na Figura 32 mostra-se a combinação de *flip-flops* necessários à construção de um contador assíncrono descendente de quatro *bits*. Este circuito é, em tudo, similar ao anterior com a exceção de que as entradas dos *flip-flops* seguintes se encontram ligadas à saída complementar do *flip-flop* anterior. Cada um dos *flip-flops* alterna o seu estado ao receber um flanco descendente na sua entrada de relógio que, neste caso, se produz quando a saída anterior muda de 0 para 1. Isto quer dizer, quando a saída complementar muda de 1 para 0.

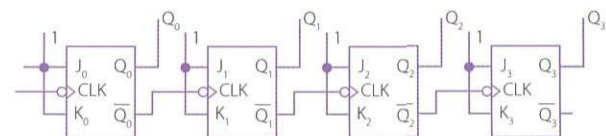


Figura 32. Contador assíncrono binário decrescente de 4 bits.

3. Contador BCD

Um contador BCD (*Binary-Coded Decimal*) ou de décadas é um contador cuja sequência de contagem vai de 0 (0000) até 9 (1001). Na Tabela 2 apresentam-se as combinações dos possíveis estados deste contador. Note-se que este contador necessita, também ele, de quatro *flip-flops*.

Tabela 2. Combinação de estados de um contador de décadas ascendente.

Q_3	Q_2	Q_1	Q_0	Contador
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9

Este contador de 10 estados e, consequentemente, 10 saídas, terá que reiniciar uma nova contagem depois do ciclo atingir o valor máximo nove (1001). Este reinício é realizado pela descodificação do estado seguinte, que em binário corresponde a 1010 (10), com uma porta NAND em que a sua saída se encontra ligada às entradas de varredura (entrada CLR – *Clear*) dos *flip-flops*, como se apresenta na Figura 33.

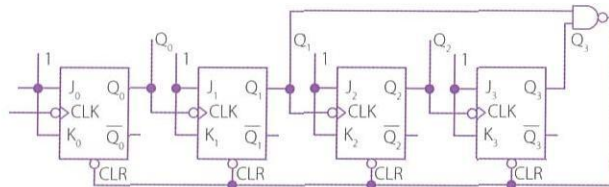


Figura 33. Contador BCD, de décadas.

Quando o contador chega a 10 é aplicado nas entradas de varredura um nível baixo (de forma assíncrona) colocando todas as saídas a 0. A descodificação do estado dez é feita pela deteção dos *bits* de saída (Q_1 e Q_2) a nível alto.

Estas dez saídas podem ser usadas para a ativação individual de 10 LEDs de sinalização visual. No entanto, estes são mais frequentemente utilizados na ativação de um único dispositivo de visualização, usado para exibir os números decimais de 0 a 9. Esta exibição decimal, num único dispositivo, necessita de 7 pequenos segmentos luminosos que, controlados pelas saídas do descodificador BCD, ativam os segmentos luminosos gerando um padrão que representa um dos dígitos decimais. As saídas do descodificador BCD controlam quais os segmentos que serão iluminados para produzir um padrão, representando um dos dígitos decimais. Na Figura 34 apresenta-se uma unidade descodificador/*display* como forma de representação de circuitos completos usados para exibir o conteúdo de um contador BCD como um dígito decimal.

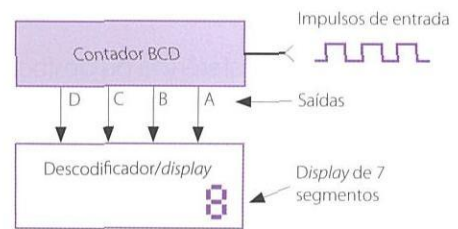


Figura 34. Contador BCD com um único dígito decimal (saída 0 a 9).

Contadores síncronos

Num contador do tipo síncrono todos os *flip-flops* recebem, no mesmo instante, o mesmo sinal de relógio. Estes mudarão de estado se os *flip-flops* que os precedem já se encontrarem a um. A validação do que se acabou de dizer pode ser comprovada pela observação da estrutura apresentada na Figura 35, bem como no diagrama de funcionamento apresentado na Figura 36.

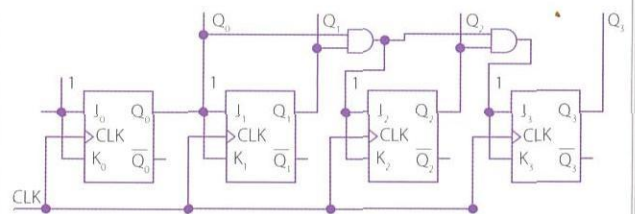


Figura 35. Contador síncrono de 4 bits.

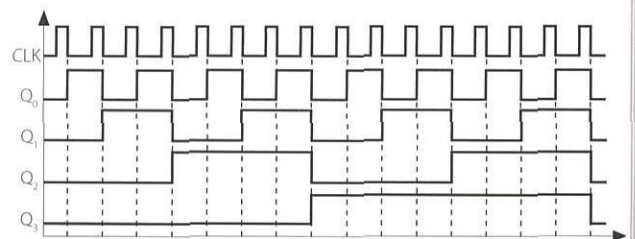


Figura 36. Diagrama de tempos do contador síncrono de 4 bits.

Em função do circuito e do diagrama podemos observar que o primeiro *flip-flop* alterna os seus estados em função dos impulsos do relógio, no entanto os seguintes só alternarão o seu estado quando receberem um sinal dos *flip-flops* precedentes, independentemente dos impulsos do relógio que os excita a todos de uma só vez. Esta construção apresenta a vantagem de não apresentar tempos de propagação, no caso de alguma perda de uma mínima fração da resposta das portas AND, o que leva a que as velocidades de trabalho sejam maiores do que nos contadores assíncronos.

REFERÊNCIAS

- [1] Martínez, J. Molina e Valles, F. Soto. *Lógica secuencial. Registros de desplazamiento y contadores*. In Canales, António Ruiz y Martínez, José Molina – *Automatización y Telecontrol de Sistemas de Riego*. Barcelona. Editora Marcombo, 2010. ISBN 9788426716347. Cap. 14.
- [2] Ronald J. Tocci, Neal S. Widmer e Gregory L. Moss. *Digital Systems – Principles and Applications* – 10th ed. Pearson Prentice Hall, 2007. ISBN: 0-13-172579-3.
- [3] Santos, Adriano A. e Silva, António F. da. *Automação Integrada*, 2.^a Ed. Porto. Editora Publindústria, 2015. ISBN 9789897231278.