

PROJECTO E IMPLEMENTAÇÃO DE OSCILOSCÓPIO DIGITAL BASEADO NA NORMA IEEE1451.0

Diogo Elói Mota Pinho



Mestrado em Engenharia Eletrotécnica e de Computadores

Área de Especialização de Automação e Sistemas

Departamento de Engenharia Eletrotécnica

Instituto Superior de Engenharia do Porto

2014

Este relatório satisfaz, parcialmente, os requisitos que constam da Ficha de Unidade Curricular de Tese/Dissertação, do 2º ano, do Mestrado em Engenharia Eletrotécnica e de Computadores

Candidato: Diogo Elói Mota Pinho, N° 1080451, 1080451@isep.ipp.pt

Orientação científica: Ricardo Jorge Guedes da Silva Nunes da Costa, rjc@isep.ipp.pt



Área de Especialização de Automação e Sistemas
Mestrado em Engenharia Eletrotécnica e de Computadores
Departamento de Engenharia Eletrotécnica
Instituto Superior de Engenharia do Porto

27 de novembro de 2014

À minha irmã.

Resumo

Os osciloscópios digitais são utilizados em diversas áreas do conhecimento, assumindo-se no âmbito da engenharia electrónica, como instrumentos indispensáveis. Graças ao advento das *Field Programmable Gate Arrays* (FPGAs), os instrumentos de medição reconfiguráveis, dadas as suas vantagens, i.e., altos desempenhos, baixos custos e elevada flexibilidade, são cada vez mais uma alternativa aos instrumentos tradicionalmente usados nos laboratórios.

Tendo como objectivo a normalização no acesso e no controlo deste tipo de instrumentos, esta tese descreve o projecto e implementação de um osciloscópio digital reconfigurável baseado na norma IEEE 1451.0. Definido de acordo com uma arquitectura baseada nesta norma, as características do osciloscópio são descritas numa estrutura de dados denominada *Transducer Electronic Data Sheet* (TEDS), e o seu controlo é efectuado utilizando um conjunto de comandos normalizados.

O osciloscópio implementa um conjunto de características e funcionalidades básicas, todas verificadas experimentalmente. Destas, destaca-se uma largura de banda de 575kHz, um *intervalo de medição* de 0.4V a 2.9V, a possibilidade de se definir um conjunto de escalas horizontais, o nível e declive de sincronismo e o modo de acoplamento com o circuito sob análise. Arquitecturalmente, o osciloscópio é constituído por um módulo especificado com a linguagem de descrição de *hardware* (HDL, *Hardware Description Language*) Verilog e por uma interface desenvolvida na linguagem de programação Java[®]. O módulo é embutido numa FPGA, definindo todo o processamento do osciloscópio. A interface permite o seu controlo e a representação do sinal medido.

Durante o projecto foi utilizado um conversor Analógico/Digital (A/D) com uma frequência máxima de amostragem de 1.5MHz e 14 bits de resolução que, devido às suas limitações, obrigaram à implementação de um sistema de interpolação multi-estágio com filtros digitais.

Palavras-Chave

Osciloscópio digital, Norma IEEE1451.0, FPGA, Interpolação.

Abstract

The oscilloscopes are used in various areas of knowledge, assuming that in electronic engineering this is a very important and indispensable tool. Thanks to the advent of the Field Programmable Gate Arrays (FPGAs), reconfigurable measuring instruments, due to its advantages, i.e., high performance, low cost and high flexibility, is an increasingly alternative way to the traditional instruments used in laboratories.

In order to standardize the access and control of this type of instruments, this thesis describes the project and implementation of a reconfigurable digital oscilloscope based on the IEEE 1451.0 std. Defined according to an architecture based on the indicated standard, its characteristics are described using a data structure named Transducer Electronic Data Sheet (TEDS), and its control is made using a set of standardized commands.

The oscilloscope implements a set of basic characteristics and functionalities, all verified and tested. A bandwidth of 575kHz, a measurement interval of 0.4V to 2.9V, the possibility of defining a set of horizontal scales, the level and slope of triggering and the way coupling can be made to the circuit under analysis, are the main characteristics provided by the implemented oscilloscope. Its architecture comprises a module specified using the Verilog Hardware Description Language (HDL) and an interface developed using the Java[®] programming language. The module is embedded in an FPGA, which defines the entire processing capabilities of the oscilloscope. The interface, allows its control and the representation of the measured signals.

During the project, a Digital-Analog converter was adopted with the maximum frequency of 1.5Mhz and 14 bits of resolution, which, due to its limitations, required the implementation of a interpolation multi-stage system with digital filters.

Keyword

Digital oscilloscope, IEEE 1451.0 Standard, FPGA, Interpolation.

Agradecimentos

Ao Doutor Ricardo Jorge Guedes da Silva Nunes da Costa, por toda a compreensão, disponibilidade e apoio que me prestou durante a elaboração deste projecto.

À minha família e amigos.

Índice

RESUMO	VII
ABSTRACT	IX
AGRADECIMENTOS	XI
ÍNDICE	XIII
ÍNDICE DE FIGURAS	XV
ÍNDICE DE TABELAS	XIX
ACRÓNIMOS E ABREVIATURAS	XXI
1. INTRODUÇÃO	1
1.1. ENQUADRAMENTO E OBJECTIVOS	1
1.2. ESTRUTURA E ORGANIZAÇÃO	2
2. INSTRUMENTOS DE MEDIÇÃO.....	5
2.1. GRANDEZAS E UNIDADES.....	6
2.2. MEDIÇÃO E MÉTODOS DE MEDIÇÃO	7
2.3. CARACTERIZAÇÃO DOS INSTRUMENTOS DE MEDIÇÃO.....	9
2.4. CADEIA DE MEDIÇÃO DOS INSTRUMENTOS DIGITAIS	11
2.5. CLASSIFICAÇÃO DOS INSTRUMENTOS DE MEDIÇÃO DIGITAIS	12
2.6. SUMÁRIO	20
3. TRANSDUTORES INTELIGENTES: A NORMA IEEE 1451.0	21
3.1. GENERALIDADES	22
3.2. MODELO DE REFERÊNCIA DA FAMÍLIA IEEE 1451	22
3.3. ESTADOS E MODOS DE OPERAÇÃO.....	24
3.4. REGISTOS DE ESTADOS	26
3.5. MENSAGENS	27
3.6. ESTRUTURAS DE DADOS DOS TRANSDUTORES.....	30
3.7. INTERFACES DE PROGRAMAÇÃO	32
3.8. SUMÁRIO	34
4. OSCILOSCÓPIOS DIGITAIS.....	35
4.1. ARQUITECTURAS	36
4.2. CIRCUITO DE ENTRADA.....	38
4.3. AMOSTRAGEM E SINCRONISMO.....	41
4.4. INTERPOLAÇÃO.....	48
4.5. ECRÃ	51
4.6. SUMÁRIO	52

5. PROJECTO DO OSCILOSCÓPIO DIGITAL	53
5.1. ARQUITECTURA BASEADA NA NORMA IEEE 1451.0.....	54
5.2. MÓDULO OSCILOSCÓPIO DIGITAL	55
5.3. TEDS	65
5.4. MÓDULO DE COMUNICAÇÃO	67
5.5. INTERFACE DE INFORMAÇÃO E CONTROLO	68
5.6. SUMÁRIO	70
6. IMPLEMENTAÇÃO DO OSCILOSCÓPIO DIGITAL	71
6.1. ARQUITECTURA.....	72
6.2. CIRCUITO DE AQUISIÇÃO ANALÓGICA	73
6.3. MÓDULO <i>MODULO_TIM</i>	75
6.4. INTERFACE DE INFORMAÇÃO E CONTROLO	90
6.5. SUMÁRIO	92
7. VERIFICAÇÃO EXPERIMENTAL.....	93
7.1. CENÁRIO ADOPTADO	94
7.2. MONITORIZAÇÃO DO FLUXO DE DADOS NA PORTA SÉRIE	96
7.3. RESPOSTA DO OSCILOSCÓPIO AO DEGRAU	100
7.4. ALGUNS EXEMPLOS DE MEDIÇÕES	101
7.5. SUMÁRIO	106
8. CONCLUSÕES	107
8.1. PRINCIPAIS CARACTERÍSTICAS E LIMITAÇÕES	108
8.2. PERSPECTIVAS DE DESENVOLVIMENTO.....	109
REFERÊNCIAS DOCUMENTAIS.....	111
ANEXO A. TRANSDUCERCHANNEL TEDS	113
ANEXO B. REMOÇÃO DIGITAL DA COMPONENTE CONTÍNUA.....	115
ANEXO C. SISTEMAS DE INTERPOLAÇÃO	117
ANEXO D. HIERARQUIA DO PROJECTO <i>PROJECTO_OSCILOSCOPIO_DIGITAL</i>.....	129

Índice de Figuras

Figura 1.1: Diagrama da estrutura da tese.....	2
Figura 2.1: Parâmetros utilizados na caracterização dinâmica dos instrumentos de medição.	10
Figura 2.2: Cadeia de medição genérica de um instrumento de medição digital.....	11
Figura 2.3: Exemplo de instrumentos reais: a) multímetro e b) osciloscópio.....	14
Figura 2.4: Cadeia de medição de um instrumento virtual.....	15
Figura 2.5: Cadeia de medição de um instrumento virtual reconfigurável.....	18
Figura 3.1: Modelo de referência simplificado da família IEEE 1451.....	23
Figura 3.2: Estados de operação TIM.....	25
Figura 3.3: Estados de operação TC.....	25
Figura 3.4: Organização lógica dos registos.....	27
Figura 3.5: Estrutura das mensagens de comando.....	28
Figura 3.6: Estrutura das mensagens de resposta.....	28
Figura 4.1: Arquitectura de um DSP e de um DPO.....	36
Figura 4.2: Circuito de entrada de um osciloscópio digital.....	38
Figura 4.3: Circuito de atenuação.....	40
Figura 4.4: Amostragem em tempo real.....	42
Figura 4.5: Método em tempo-equivalente: amostragem sequencial.....	43
Figura 4.6: Método em tempo-equivalente: amostragem aleatória.....	43
Figura 4.7: Representação de um sinal sincronizado com a amplitude para um declive positivo e negativo.....	44
Figura 4.8: Representação, no domínio dos tempos, da amostragem de um sinal contínuo.....	46
Figura 4.9: Espectros de $x_c(t)$, $p(t)$ e $x_a(t)$ para $f_a > f_{\max}$	47
Figura 4.10: Espectro de um sinal amostrado com $f_a < 2f_{\max}$	47
Figura 4.11: Exemplo da representação dos sinais $y_i(t)$, $y_{zi}(t)$, $y_n(t)$, no domínio dos tempos e frequências, para um factor de interpolação $L=3$	50
Figura 4.12: Diagrama de blocos de um sistema de interpolação.....	50
Figura 4.13: Ecrã de um osciloscópio.....	52
Figura 5.1: Arquitectura genérica do osciloscópio digital.....	54
Figura 5.2: Arquitectura do Módulo Osciloscópio Digital.....	55
Figura 5.3: Resposta em frequência do filtro utilizado para eliminar a componente contínua.....	59
Figura 5.4: Resposta em frequência da banda de passagem do filtro utilizado para eliminar a componente contínua.....	59
Figura 5.5: Arquitectura utilizada para o sistema de interpolação multi-estágio.....	60

Figura 5.6: Resposta em frequência do filtro CIC utilizado no sistema de interpolação para L=100.	61
Figura 5.7: Resposta em frequência do filtro FIR utilizado no sistema de interpolação para L=100.	62
Figura 5.8: Respostas em frequência dos filtros FIR contraído e do filtro CIC utilizados no sistema de interpolação para L=100.	62
Figura 5.9: Resposta em frequência do sistema de interpolação para L=100.	63
Figura 5.10: Arquitectura do sistema de sincronismo.	64
Figura 5.11: Aspecto e constituição da interface de informação e controlo.....	69
Figura 6.1: Fotografia do osciloscópio digital implementado.....	72
Figura 6.2: Arquitectura implementada do osciloscópio digital.....	73
Figura 6.3: Esquema do circuito de aquisição analógica.....	74
Figura 6.4: Arquitectura e principais sinais do módulo <i>Modulo_Osciloscopio_Digital</i>	75
Figura 6.5: Máquina de estados que define os estados de operação do módulo <i>Modulo_Osciloscopio_Digital</i>	76
Figura 6.6: Arquitectura e principais sinais do módulo <i>Circuito_de_aquisicao_analogica</i>	77
Figura 6.7: Arquitectura e principais sinais do módulo <i>Converte_entrada</i>	78
Figura 6.8: Arquitectura e principais sinais do módulo <i>Acoplamento_CA</i>	79
Figura 6.9: Arquitectura e principais sinais do módulo Interpolação.....	80
Figura 6.10: Arquitectura e principais sinais do módulo <i>Sincronismo</i>	84
Figura 6.12: Máquina de estados do processo de escrita.....	86
Figura 6.13: Máquina de estados do processo de envio do DS.	86
Figura 6.14: Arquitectura e principais sinais do módulo <i>Modulo_comunicacao</i>	87
Figura 6.15: Arquitectura, principais sinais do módulo TC_TEDS e multiplexador do módulo <i>Modulo_TIM</i> que controla a definição do endereço da memória.	89
Figura 6.16: Interface da janela Porta Série.	90
Figura 6.17: Interface da janela Osciloscópio Digital Inteligente.	90
Figura 6.18: Algoritmo do <i>software</i> da interface de informação e controlo.	91
Figura 6.19: Algoritmo da tarefa Leitura.	92
Figura 7.1: Arquitectura adoptada para a verificação do osciloscópio.....	94
Figura 7.2: Montagem utilizada para a verificação experimental do osciloscópio.	94
Figura 7.3: Conjunto de acções de controlo.	97
Figura 7.4: Fluxo de dados na porta série para definir a escala horizontal do osciloscópio.....	97
Figura 7.5: Fluxo de dados na porta série para definir o nível de sincronismo do osciloscópio.....	98
Figura 7.6: Fluxo de dados na porta série para definir o declive de sincronismo do osciloscópio. .	98
Figura 7.7: Fluxo de dados na porta série para a leitura da TC_TEDS a partir da posição 6A.....	99
Figura 7.8: Fluxo de dados na porta série para definir o modo de acoplamento do osciloscópio....	99
Figura 7.9: Fluxo de dados na porta série para definir o estado de operação do osciloscópio como operacional.....	99

Figura 7.10: Resposta ao degrau do osciloscópio.	100
Figura 7.11: Sinal de 500kHz, $2V_{pp}$ e componente contínua de 1.65V medido pelo TDS 3114B.	102
Figura 7.12: Sinal de 100kHz, $1V_{pp}$ e componente contínua de 1V medido pelo TDS 3114B.	102
Figura 7.13: Sinal de 100kHz, $1V_{pp}$ e componente contínua de 1V medido pelo TDS 3114B com o modo de acoplamento em CA.	102
Figura 7.14: Sinal de 1Hz, $2.4V_{pp}$ e componente contínua de 1.65V medido pelo TDS 3114B.	102
Figura 7.15: Medição da sinusoidal de 500kHz, $2V_{pp}$ e uma componente contínua de 1.65V.	103
Figura 7.16: Medição da sinusoidal de 100kHz, $1V_{pp}$ e uma componente contínua de 1V.	104
Figura 7.17: Medição da sinusoidal de 100kHz, $1V_{pp}$ e componente contínua de 1V com o acoplamento em CA.	105
Figura 7.18: Medição da sinusoidal de 1Hz, $2.4V_{pp}$ e uma componente contínua de 1.65V.	106
Figura c.1: Quarta equivalência.	118
Figura c.2: Quinta equivalência.	118
Figura c.3: Sexta equivalência.	118
Figura c.4: Estrutura de um sistema de interpolação polifásico.	120
Figura c.5: Interpolação multi-estágio.	120
Figura c.6: Estrutura de um filtro CIC de primeira ordem.	122
Figura c.7: Resposta em frequência de um filtro CIC de primeira ordem com $D=10$	123
Figura c.8: Estrutura de um filtro CIC interpolador.	123
Figura c.9: Resposta em frequência de um filtro CIC interpolador com $M=1$ e $L=10$	124
Figura c.10: Respostas em frequência de um filtro CIC interpolador com $M=1$ e $L=10$ para vários estágios.	124
Figura c.11: Estrutura de um filtro CIC interpolador multi-estágio.	125
Figura c.12: Detalhe das bandas de passagem de filtros CIC interpoladores com diferentes números de estágios.	126
Figura c.13: Diagrama de um filtro CIC interpolador compensado por um filtro FIR.	126
Figura c.14: Respostas em frequência das contribuições individuais de cada filtro de um sistema multi-estágio (a) e resposta total do sistema (b).	127
Figura d.1: Hierarquia do projecto <i>Projecto_Osciloscopio_Digital</i>	129
Figura d.2: Sumário do projecto <i>Projecto_Osciloscopio_Digital</i>	130

Índice de Tabelas

Tabela 2.1: Grandezas de bases, símbolos da dimensão e dimensão duma grandeza do ISQ.	6
Tabela 2.2: Unidades de base e respectivas definições do SI.....	7
Tabela 2.3: Interfaces de comunicação utilizadas pelos instrumentos virtuais.	16
Tabela 2.4: Comparação entre os instrumentos reais, virtuais e virtuais reconfiguráveis.....	19
Tabela 3.1: Modos de amostragem.	26
Tabela 3.2: Modos de transmissão de dados.	26
Tabela 3.3: Descrição dos campos de uma mensagem de comando.	28
Tabela 3.4: Descrição dos campos de uma mensagem de resposta.....	29
Tabela 3.5: Classes dos comandos.	29
Tabela 3.6: Classes de endereços da norma IEEE 1451.0.....	30
Tabela 3.7: TEDS obrigatórias da norma IEEE 1451.0.	31
Tabela 3.8: Formato genérico de todas as TEDS.	31
Tabela 3.9: Definição da estrutura TLV.....	31
Tabela 3.10: Estrutura cabeçalho de identificação da TEDS.	32
Tabela 3.11: Interfaces da API Serviços do Transdutor.....	33
Tabela 3.12: Interfaces da API Módulo de Comunicação.....	33
Tabela 5.1: Tempos de medição, frequência de amostragem e factores de interpolação utilizados.	57
Tabela 5.2: Campos e estrutura do bloco de dados da TC_TEDS.	66
Tabela 5.3: Estrutura completa da TC_TEDS.....	67
Tabela 5.4: Mensagens de comando e respectiva constituição.	67
Tabela 5.5: Mensagens de resposta e respectiva constituição.....	68
Tabela 5.6: Códigos de resposta definidos.....	68
Tabela 6.1: Apresentação e descrição das portas do <i>Filtro_FIR_DC</i>	79
Tabela 6.2: Apresentação e descrição das portas do <i>Filtro_CIC</i>	82
Tabela 6.3: Apresentação e descrição das portas da <i>Memoria_2500</i>	85
Tabela 7.1: Campos da TC_TEDS associados ao modo de funcionamento do osciloscópio.	96
Tabela 7.2: Definição dos sinais medidos pelo osciloscópio.	101
Tabela 8.1: Principais características do osciloscópio digital.	108
Tabela a.1: Estrutura do bloco de dados da TransducerChannel TEDS.....	113
Tabela c.1: Eficiência computacional de um interpolador.	121

Acrónimos e abreviaturas

A/D	–	Analógico/Digital
API	–	<i>Application Programming Interface</i>
ASIC	–	<i>Application Specific Integrated Circuit</i>
CA	–	Corrente Alternada
CAN	–	<i>Controller Area Network</i>
CD	–	Corrente Directa
CIC	–	<i>Cascaded Integrator-Comb</i>
DEE	–	Departamento de Engenharia Eletrotécnica
DPO	–	<i>Digital Phosphore Oscilloscope</i>
DSO	–	<i>Digital Storage Oscilloscopes</i>
DSP	–	<i>Digital Signal Processor</i>
EISA	–	<i>Extended Industry Standard Architecture</i>
FIFO	–	<i>First-In First-Out</i>
FIR	–	<i>Finite Impulse Response</i>
FPGA	–	<i>Field Programmable Gate Arrays</i>
GPIB	–	<i>General Purpose Interface Bus</i>
IDE	–	<i>Integrated Development Environment</i>
IEEE	–	<i>Institute of Electrical and Electronics Engineers</i>
ISEP	–	Instituto Superior de Engenharia do Porto

LAN	–	<i>Local Area Network</i>
LXI	–	<i>LAN eXtensions for Instrumentation</i>
MEEC	–	Mestrado em Engenharia Eletrotécnica e de Computadores
MOD	–	Módulo Osciloscópio Digital
NCAP	–	<i>Network Capable Application Processor</i>
PCI	–	<i>Peripheral Component Interconnect</i>
PXI	–	<i>PCI eXtension for Instrumentation</i>
RAM	–	<i>Random-access memory</i>
SCSI	–	<i>Small Computer System Interface</i>
SPI	–	<i>Serial Peripheral Interface</i>
ISQ	–	<i>Internacional System of Quantities</i>
SI	–	Sistema Internacional de Unidades
TC	–	<i>Transducer Channel</i>
TEDS	–	<i>Transducer Electronic Data Sheet</i>
TIM	–	<i>Transducer Interface Module</i>
TLV	–	<i>Type/Length/Value</i>
USB	–	<i>Universal Serial Bus</i>
VMEbus	–	<i>Versa Module Europa Bus</i>
VXI	–	<i>VMEbus eXtensions for Instrumentation</i>
VXI	–	<i>Versa Module Eurocard Extended to Instruments</i>

1. INTRODUÇÃO

Os instrumentos de medição são ferramentas indispensáveis à análise empírica de fenómenos naturais. Dentro dos instrumentos de medição, o osciloscópio digital destaca-se por representar o valor de uma dada grandeza ao longo do tempo, permitindo a análise do seu comportamento no domínio dos tempos. Deste modo, o osciloscópio é utilizado em diversas áreas do conhecimento, e.g., Engenharias, Ciências e Medicina, sendo, no âmbito da Engenharia electrónica, um instrumento imprescindível para desenvolver, implementar e reparar equipamentos eléctricos.

Este capítulo descreve o enquadramento e os objectivos do trabalho desenvolvido, concluindo-se com uma descrição da forma como esta dissertação foi organizada.

1.1. ENQUADRAMENTO E OBJECTIVOS

Apesar dos osciloscópios serem instrumentos imprescindíveis na prática da engenharia electrónica, a sua disponibilidade nos laboratórios é reduzida, devido aos seus preços, tipicamente, elevados. Actualmente, contrariando esta premissa, os osciloscópios, baseados em computador, reduzem a complexidade do seu *hardware*, apresentando preços mais acessíveis. Nestes osciloscópios, grande parte do seu *hardware*, pode implementar-se através de dispositivos reconfiguráveis denominados por FPGAs. A sua capacidade de reconfiguração possibilita a que vários instrumentos de medição sejam definidos e operem

em simultâneo no seu núcleo, com os devidos circuitos de aquisição de sinal e com interfaces de informação e controlo definidas por computador. Deste modo, diversos instrumentos de medição podem ser configurados num dado sistema, por exemplo, osciloscópios, voltímetros, ohmímetros, etc. Estes instrumentos, no caso de se definirem com um protocolo normalizado, podem ser facilmente integrados ou removidos durante a utilização de uma experiência laboratorial.

Neste contexto, o objectivo desta tese é projectar e implementar um osciloscópio digital, constituído por um módulo de *hardware* e uma interface de informação e controlo. O módulo de *hardware* será descrito com uma linguagem de descrição de *hardware* (*Hardware Description Language*, HDL) e configurado numa FPGA. Por sua vez, a interface de informação e controlo será desenvolvida em *software* e instalada num computador. Tendo como objectivo um acesso e controlo normalizado do osciloscópio, a sua arquitectura foi descrita e implementada com base na norma IEEE 1451.0, que descreve a estrutura e funcionalidades de transdutores inteligentes, bem como métodos e interfaces para a sua ligação em rede.

1.2. ESTRUTURA E ORGANIZAÇÃO

A estrutura da dissertação reflecte as etapas de desenvolvimento do trabalho realizado. Excluindo-se a introdução e a conclusão, a dissertação divide-se nos seis capítulos apresentados na figura 1.1.

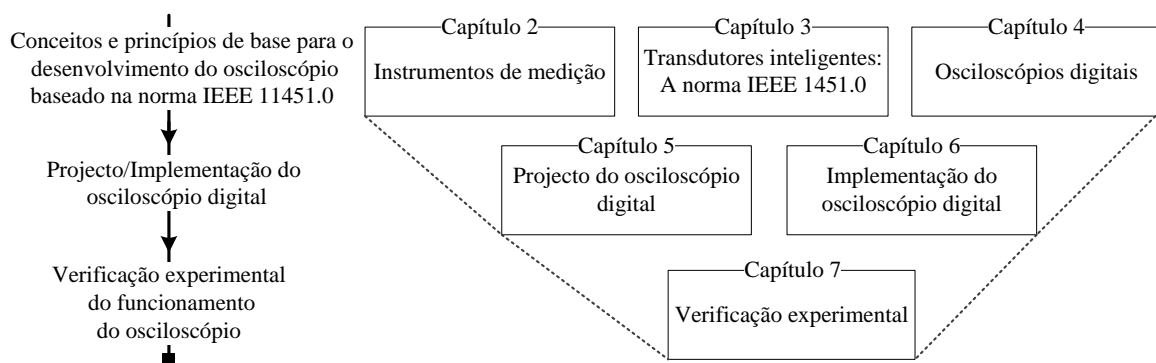


Figura 1.1: Diagrama da estrutura da tese.

Após o enquadramento e definição dos objectivos do trabalho expostos no presente capítulo, no capítulo 2 apresentam-se os termos e conceitos gerais associados à medição, segundo a terminologia designada pelo Vocabulário Internacional de Metrologia (VIM)

[1]. Descrevem-se ainda características, métodos e elementos da tradicional cadeia de medição, e conclui-se classificando e comparando instrumentos de medição.

No capítulo 3 apresenta-se a norma IEEE 1451.0 expondo-se os seus objectivos, generalidades e principais especificações funcionais.

O capítulo 4 apresenta o princípio de funcionamento e os conceitos fundamentais dos osciloscópios digitais.

No capítulo 5 apresenta-se o projecto do osciloscópio digital desenvolvido, detalhando-se a sua arquitectura, características e especificações funcionais.

No capítulo 1 detalha-se a implementação do osciloscópio digital projectado.

No capítulo 7 apresenta-se a verificação experimental do osciloscópio desenvolvido, realizando-se um conjunto de testes que comprovam o seu correcto funcionamento.

Por fim, no capítulo 8 apresentam-se as principais conclusões do trabalho desenvolvido e discutem-se possíveis melhorias.

2. INSTRUMENTOS DE MEDIÇÃO

Os instrumentos de medição são dispositivos, individuais ou associados, utilizados para realizar *medições*, i.e., obter experimentalmente o valor de uma dada grandeza do meio físico. Estes permitem adquirir informações de um determinado processo experimental, possibilitando a sua análise, monitorização e controlo. Podem ser indicadores ou de medida materializada. Os indicadores apresentam ou transmitem, a outros dispositivos, informações sobre o valor da grandeza medida (e.g., osciloscópios, voltímetros, termómetros, etc.). Os de medida materializada reproduzem ou fornecem, de maneira permanente, grandezas com um determinado valor (e.g., escala graduada, massa marcada, medida de capacidade, etc.).

Este capítulo inicia-se com uma breve introdução das grandezas e unidades de medida, seguindo-se uma apresentação dos aspectos gerais e métodos envolvidos numa medição. Apresenta ainda as características dos instrumentos de medição e faz referência à cadeia de medição genérica de um instrumento digital. Por fim, os instrumentos digitais são classificados tendo como critério a presença do computador na sua cadeia de medição.

2.1. GRANDEZAS E UNIDADES

Uma *grandeza* é uma propriedade dum fenómeno, corpo ou substância, que pode ser expressa quantitativamente por um número e por uma referência. As grandezas podem ser divididas em *grandezas de base* e *grandezas derivadas*. As *grandezas de base* são independentes, não possuindo qualquer relação com outras grandezas. As *grandezas derivadas* expressam-se com base nas grandezas de base. O conjunto de grandezas de base, teoricamente, pode ser composto de diversas formas, desde que as grandezas escolhidas sejam independentes entre si. Neste contexto, a escolha do conjunto de grandezas de base, e consequentes relações que definem as grandezas derivadas, constituem o objectivo de um sistema de grandezas. O Sistema Internacional de Grandezas (ISQ, International System of Quantities) é actualmente o universalmente usado e, conforme representado na tabela 2.1, define sete grandezas de base com os respectivos símbolos da dimensão, segundo os quais se expressa a dimensão duma grandeza.

Tabela 2.1: Grandezas de bases, símbolos da dimensão e dimensão duma grandeza do ISQ.

Grandeza de base	Símbolo da dimensão	Dimensão duma grandeza
Comprimento	L	Expressão da dependência duma grandeza em relação às grandezas de base do ISQ. Portanto, a dimensão duma grandeza d representa-se matematicamente pela equação 2.1, onde os expoentes, denominados expoentes dimensionais, podem ser positivos, negativos ou nulos. $[d] = L^\alpha M^\beta T^\gamma I^\delta \Theta^\epsilon N^\zeta J^\eta$ (2.1) Por exemplo, a dimensão de uma tensão (V) expressa-se por: $[V] = L^2 M^1 T^{-3} I^{-1} \Theta^0 N^0 J^0$ (2.2)
Massa	M	
Tempo	T	
Corrente eléctrica	I	
Temperatura termodinâmica	Θ	
Quantidade de matéria	N	
Intensidade luminosa	J	

Com base num sistema de grandezas, de forma a determinar-se o *valor de uma grandeza*¹, define-se um sistema de unidades. Um sistema de unidades define as referências, i.e., as *unidades de medida*² de um sistema de grandezas, segundo as quais expressa-se a razão de quantidade de uma grandeza. As *unidades de medida*, de acordo com as grandezas que

¹ Conjunto, formado por um número e por uma referência, que constitui a expressão quantitativa duma grandeza.

² Uma unidade de medida é uma grandeza escalar real, definida e adoptada por convenção, com a qual, qualquer outra grandeza da mesma dimensão pode ser comparada para expressar, na forma de um número, a razão entre estas.

definem, dividem-se em *unidades de base* e *unidades derivadas*. Deste modo, um sistema de unidades define, por convenção, as *unidades de base* e, mediante estas determina as *unidades derivadas* segundo a dimensão das suas grandezas. O Sistema Internacional de Unidades (SI) é o sistema de unidades adoptado pela esmagadora maioria das nações, contribuindo, desta forma, para que o significado do valor de uma grandeza seja compreendido a nível global. Este baseia-se no ISQ e, como tal, conforme representado na tabela 2.2, define as sete unidades de base referentes as grandezas de base do ISQ.

Tabela 2.2: Unidades de base e respectivas definições do SI.

Grandeza de base: Unidade de base (símbolo)	Definição das unidades de base
Comprimento: Metro (m)	Um metro é o comprimento do trajecto da luz, no vazio, no tempo de 299792458^{-1} segundos.
Massa: Quilograma (kg)	Um quilograma é a massa do protótipo internacional do quilograma.
Tempo: Segundo (s)	Um segundo é a duração de 9192631770 períodos da radiação correspondente à transição entre dois níveis hiperfinos do estado fundamental do átomo de cézio 133.
Corrente eléctrica: Ampere (A)	Um ampere é a intensidade de uma corrente constante que mantida em dois condutores paralelos, rectilíneos, de comprimento infinito, de secção circular desprezável e à distância de um metro, no vazio, produz uma força de 2×10^{-7} newtons/metro.
Temperatura termodinâmica: Kelvin (K)	Um kelvin é 27316^{-1} da temperatura termodinâmica do ponto triplo da água.
Quantidade de matéria: Mole (mol)	Uma mole é a quantidade de matéria de um sistema contendo tantas entidades elementares quanto os átomos que existem em 0.012 kg de carbono 12.
Intensidade luminosa: Candela (cd)	Uma candela é a intensidade luminosa emitida por uma fonte, numa dada direcção, de luz monocromática de 540×10^{12} hertz e cuja intensidade nessa direcção é 683^{-1} watts por esferorradiano.

Escolhido um sistema de grandezas (ISQ) e um sistema de unidades (SI), que defina a unidade das suas grandezas, torna-se possível expressar o valor duma grandeza e, portanto, medir.

2.2. MEDIÇÃO E MÉTODOS DE MEDIÇÃO

O objectivo de um instrumento de medição é medir, como tal, importa introduzir os termos e conceitos associados à medição, bem como os *métodos de medição* utilizados.

2.2.1. MEDIÇÃO

Uma *medição* é um processo de obtenção experimental de um ou mais valores que podem ser atribuídos a uma grandeza. A *medição*, de forma a obter um resultado, baseia-se num *procedimento de medição* que se define de acordo com os termos: i) *princípio de medição* (fenómeno que serve de base à medição), ii) *método de medição* (descrição da organização

lógica de operações utilizadas) e iii) *modelo de medição* (relações matemáticas entre as grandezas envolvidas na medição).

O *resultado da medição* é geralmente expresso por um *valor medido* e uma *incerteza*. O *valor medido* nunca é igual ao *valor verdadeiro* *duma grandeza*, ou seja, uma medição não é totalmente exacta³, existindo, portanto, sempre um *erro de medição* (diferença entre o valor medido e o valor verdadeiro ou convencional). O *valor verdadeiro* *duma grandeza* é impossível de determinar, visto que este corresponde à definição da grandeza, ou seja, para o conhecer seria necessário uma descrição total da *mensuranda* (grandeza que se pretende medir) ou uma medição sem erro, o que, na prática, é impossível. Deste modo, para efeitos práticos, usa-se o *valor convencional* *duma grandeza* que é uma estimativa do valor verdadeiro. Assim, o cálculo do *erro de medição* só é possível quando o valor convencional da mensuranda é fornecido.

O *erro de medição* pode dividir-se em duas componentes: i) *erro sistemático* e ii) *erro aleatório*. O *erro sistemático* é a componente que permanece constante ou varia de maneira previsível em medições repetidas. As causas deste podem, ou não, ser conhecidas, podendo o seu valor ser parcialmente compensado por uma *calibração*⁴. O *erro aleatório* é a componente que varia de maneira imprevisível em medições sucessivas. As suas causas são dificilmente conhecidas, não podendo, por isso, ser compensadas. As características das componentes do *erro de medição*, bem como o facto de raramente se conhecer o valor convencional da mensuranda, tornam-no desadequado para avaliar a qualidade do valor medido. Deste modo, o valor medido deve ser acompanhado por uma *incerteza de medição*⁵ que reflecta o grau de desconhecimento do valor da mensuranda. A *incerteza de medição* é uma estimativa do valor do *erro de medição* que define um conjunto de valores, centrado em torno do valor medido, onde se presume, com um determinado grau de certeza, que se encontre o valor verdadeiro da mensuranda.

³ Exactidão de medição define qualitativamente o grau de concordância entre o valor medido e o valor verdadeiro de uma grandeza. Desta forma, conforme o erro dos valores medidos seja menor ou maior, uma medição diz-se, respectivamente, mais ou menos exacta.

⁴ Operação que, num primeiro passo, estabelece uma relação entre o valor de um padrão (realização da definição de uma grandeza com uma incerteza desprezável) e o seu valor fornecido por um instrumento de medição. Num segundo passo, utiliza esta informação para estabelecer uma relação, visando ajustar o resultado de medição ao valor fornecido pelo instrumento.

⁵ Parâmetro não negativo que caracteriza a dispersão dos valores medidos.

2.2.2. MÉTODOS DE MEDIÇÃO

Um *método de medição* é uma descrição genérica duma organização lógica de operações utilizadas na realização duma medição. A quantidade de métodos de medição é vasta, sendo que uma descrição detalhada destes não traria informação relevante no âmbito da tese. Deste modo limita-se a sua descrição aos métodos utilizados nos instrumentos de medição electrónicos, os quais, de forma abrangente, podem-se dividir em analógicos e digitais [2]:

- Métodos analógicos: quando as grandezas intervenientes na cadeia de medição são de natureza analógica, possuindo uma descrição contínua na amplitude e no tempo.
- Métodos digitais: quando as grandezas intervenientes na cadeia de medição são de natureza digital, possuindo uma descrição discreta na amplitude e no tempo.

Os conceitos e métodos de medição apresentados são implementados em instrumentos de medição. Estes definem todo o processo de medição e apresentam a informação obtida ao utilizador. O valor fornecido por um instrumento de medição denomina-se de *indicação*. No caso dos instrumentos indicadores, a *indicação* apresenta o valor medido ou qualquer informação relacionada com este na forma visual ou acústica, ou transfere-o para outro dispositivo. No caso de uma medida materializada a indicação é o valor a ela atribuído.

A qualidade de uma medição depende directamente da qualidade do instrumento que a realiza. Deste modo, de forma a realizar medições mais exactas e precisas⁶ é importante a escolha adequada dos instrumentos de medição. Neste contexto, estes devem ser escolhidos mediante o tipo de medição a realizar e, essencialmente, com base nas suas características.

2.3. CARACTERIZAÇÃO DOS INSTRUMENTOS DE MEDIÇÃO

Um instrumento de medição é caracterizado pelas suas características estáticas e dinâmicas, de acordo com a variação do sinal de entrada (valor da mensuranda). As características estáticas são definidas para sinais de entrada constantes ou de variação muito lenta. As características dinâmicas são definidas para entradas variáveis no tempo.

⁶ Precisão de medição define o grau de concordância entre indicações ou valores medidos, obtidos por medições repetidas da mesma mensuranda. Deste modo, conforme a concordância dos valores medidos seja menor ou maior, uma medição diz-se, respectivamente, mais ou menos precisa.

2.3.1. CARACTERÍSTICAS ESTÁTICAS

Os instrumentos de medição apresentam várias características estáticas, das quais destacam-se:

- Sensibilidade: relação entre a variação do valor da mensuranda com a conseqüente variação da indicação do instrumento.
- Resolução: mínima variação do valor da mensuranda que o instrumento de medição consegue detectar.
- Intervalo de medição: conjunto de valores, de uma grandeza específica, que o instrumento pode medir, garantindo a incerteza de medição definida.
- Estabilidade: capacidade do instrumento manter as suas propriedades metrológicas constantes ao longo do tempo.

2.3.2. CARACTERÍSTICAS DINÂMICAS

O comportamento dinâmico de um instrumento de medição é caracterizado por um conjunto de parâmetros especificados no domínio do tempo ou da frequência. Estes são obtidos através da análise da resposta do instrumento a sinais de entrada variáveis no tempo. Calculados através da resposta do instrumento à entrada de um degrau unitário e representado na figura 2.1, os parâmetros que definem, no domínio dos tempos, as características dinâmicas mais importantes dos instrumentos de medição são:

- Tempo de resposta: intervalo de tempo entre a variação repentina do sinal de entrada, até que a indicação do instrumento se mantenha entre os limites especificados, em torno do seu valor final em regime estável.
- Tempo de subida⁷: intervalo de tempo que a indicação do instrumento demora a passar de 10% a 90% do valor final.

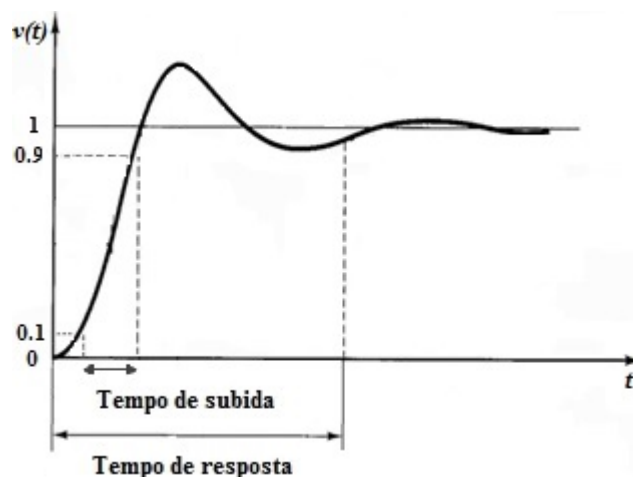


Figura 2.1: Parâmetros utilizados na caracterização dinâmica dos instrumentos de medição.

⁷ O tempo de subida, embora seja recorrentemente utilizado como característica dinâmica de um instrumento, não é definido pelo VIM. Este apenas define, como característica dinâmica, o tempo de resposta.

As características dos instrumentos de medição devem-se, em parte, ao *método de medição*, bem como aos elementos da cadeia de medição. Neste contexto, importa compreender a organização e os elementos intervenientes desta em instrumentos de medição digitais, tema de suporte ao trabalho desenvolvido nesta tese.

2.4. CADEIA DE MEDIÇÃO DOS INSTRUMENTOS DIGITAIS

A cadeia de medição é a série de elementos de um instrumento de medição que constitui o trajecto do sinal desde a entrada até à saída. Apesar da grande variedade de instrumentos digitais, todos partilham princípios básicos semelhantes, sendo possível descrever como cadeia de medição comum a representada na figura 2.2.

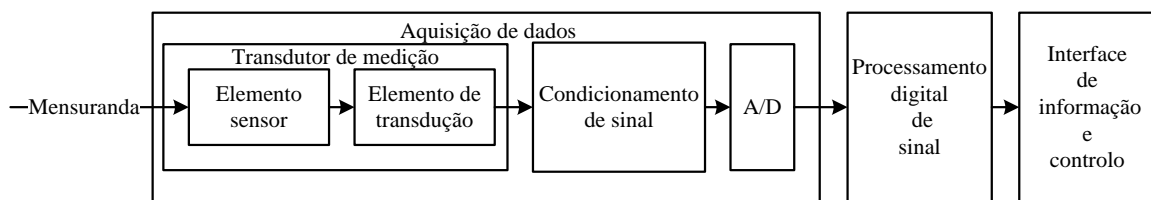


Figura 2.2: Cadeia de medição genérica de um instrumento de medição digital.

O primeiro elemento da cadeia de medição é um transdutor de medição, que fornece uma grandeza de saída, relacionada com uma grandeza de entrada. Este é responsável pela interface da cadeia de medição com o mundo exterior, fazendo a mensuranda corresponder a uma grandeza de natureza eléctrica, tipicamente uma tensão ou corrente, perceptível pelo resto da cadeia de medição. Um transdutor é constituído por um elemento sensor e um elemento de transdução. O sensor está em contacto com a mensuranda, sendo directamente afectado por um fenómeno, corpo ou substância que contém a grandeza a ser medida. Este deve ser o mais discreto possível em relação à mensuranda, ou seja, a sua presença não deve afectar o valor da grandeza medida. Do mesmo modo, deve ser sensível exclusivamente à natureza da mensuranda, mantendo-se indiferente a outras propriedades do meio [3]. O elemento de transdução tem como objectivo, relacionar de forma específica as propriedades sensitivas do sensor, afectadas pela mensuranda, com uma grandeza de natureza eléctrica, que representa a saída do transdutor.

A saída do transdutor liga-se, de seguida, ao elemento de condicionamento de sinal. A função primária deste é ajustar o sinal recebido do transdutor às especificações de entrada do conversor A/D. Deste modo, é comum encontrar neste elemento circuitos atenuadores e

amplificadores. Em alguns casos, realiza também filtragens de ruídos, identifica características específicas do sinal, etc. [3].

O A/D tem como objectivo a conversão do sinal de entrada analógico, para o domínio digital. Para tal, o sinal analógico é convertido num conjunto de estados discretos no tempo e em amplitude e codificado numa representação digital, através de um processo denominado *digitalização*.

O conjunto dos três primeiros elementos da cadeia de medição pode ser referido como um todo que, em concordância com a função que realiza, é denominado de elemento de aquisição de dados.

À saída do A/D o instrumento já possui os dados em formato digital, que representam o valor da mensuranda, seguindo-se portanto, o elemento de processamento digital de sinal. Neste os dados são processados, seleccionados e manipulados, de forma a obter-se as informações desejadas. As funções tipicamente realizadas por este elemento são: extracção de informação (e.g., identificação de valores máximo, mínimo, cálculo do tempo de subida, análise estatísticas, etc.), conversão do domínio do tempo para o domínio das frequências, correcção da indicação do instrumento com base nas informações resultantes da calibração, implementação de filtros digitais, entre outras. Para tal, este elemento é tipicamente composto por microprocessadores de uso geral, microprocessadores especializados em processamento digital de sinal, denominados por *Digital Signal Processors* (DSPs) e circuitos integrados específicos, denominados por *Application Specific Integrated Circuits* (ASICs).

Por fim, o último elemento da cadeia é a interface de informação e controlo. Esta estabelece a comunicação com o utilizador, fornecendo a indicação e o painel de controlo do instrumento. A indicação do instrumento deve apresentar ao utilizador, de forma rigorosa e apropriada, as informações obtidas facilitando a leitura dos resultados. Do mesmo modo, o painel de controlo deve ser de fácil interacção.

2.5. CLASSIFICAÇÃO DOS INSTRUMENTOS DE MEDIÇÃO DIGITAIS

Actualmente não existe uma taxonomia universal para a classificação de instrumentos de medição. A dificuldade na escolha do critério de classificação não reúne consenso [4].

Como tal, pode-se classificar os instrumentos mediante vários critérios: método usado, modo de indicação, tipo de aplicação, tipo de transdutores, entre outros.

No caso particular dos instrumentos digitais, um critério possível de classificação é a presença do computador na sua cadeia de medição, classificando-se estes como reais e virtuais. Reais quando o instrumento não usa nenhum computador na cadeia de medição, e virtuais quando um ou mais elementos da cadeia de medição são implementados em computador. De seguida descreve-se sucintamente estes dois tipos de instrumentos, bem como um caso particular de instrumentos virtuais denominados por virtuais reconfiguráveis.

2.5.1. REAIS

Os instrumentos de medição digitais dizem-se reais quando todos os elementos da cadeia de medição, desde o transdutor até à indicação, incorporam apenas um equipamento [5]. Devido à forma como estes se apresentam, são igualmente conhecidos por instrumentos tradicionais.

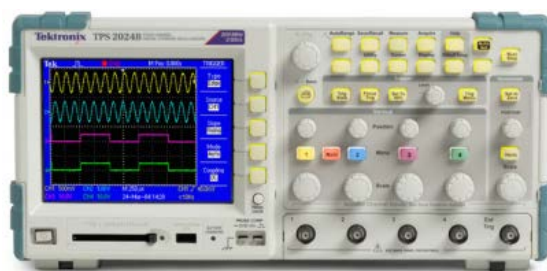
Os instrumentos reais são utilizados de forma independente, dedicados a aplicações específicas segundo um *procedimento de medição* inalterável. Nestes, o *hardware* assume o papel principal, tornando-os instrumentos com altos custos de desenvolvimento e manutenção [6].

Como se pode depreender da figura 2.3, os instrumentos reais contêm toda a cadeia de medição e restantes dispositivos auxiliares, montados e adaptados para fornecer informações da medição. Nestes instrumentos a interface de informação e controlo é composta por um painel de controlo e por um dispositivo de apresentação da informação⁸. Nos instrumentos reais, o processamento de sinal, a forma de representação da informação e os parâmetros de controlo são definidos pelo fabricante, de modo a realizar uma medição específica [7].

⁸ Dispositivos de apresentação visual da indicação do instrumento, tais como ecrãs catódicos e mostradores de cristais líquidos ou de díodos emissores de luz.



a) Multímetro: Tektronix serie DMM4020.



b) Osciloscópio: Tektronix serie TPS2000B.

Figura 2.3: Exemplo de instrumentos reais: a) multímetro e b) osciloscópio.

As principais vantagens desta configuração são os altos desempenhos, resultantes do carácter singular das funções realizadas na medição, bem como a independência do instrumento em relação a outros equipamentos.

Como desvantagens pode-se referir a incapacidade de se alterar as funções definidas pelo fabricante, o custo tipicamente elevado e o controlo local do instrumento que obriga o utilizador, o instrumento de medição e a mensuranda a partilharem o mesmo espaço.

2.5.2. VIRTUAIS

Nos últimos vinte anos os computadores tornaram-se omnipresentes, evoluindo em capacidade e velocidade de forma exponencial [6]. Deste modo, sabendo-se que a maior parte das funções realizadas na cadeia de medição podem ser implementadas em *software*, os instrumentos de medição começaram a utilizar os computadores, aproveitando as potencialidades de processamento e periféricos que estes oferecem. Esta combinação entre medição, computação e *software* é a base dos instrumentos virtuais [3].

Na bibliografia encontram-se várias definições para instrumentos virtuais, por exemplo, Santori define um instrumento virtual como “um instrumento no qual as funções e capacidades gerais são determinadas em *software*” [8], por sua vez, Goldberg descreve que “um instrumento virtual é composto por algumas unidades especializadas, um computador de uso geral, um *software* e algum conhecimento” [9]. A ideia comum nestas definições é a presença do computador na cadeia de medição aproveitando-se as suas capacidades para realizar, em *software*, algumas das funções da cadeia de medição. Deste modo, os instrumentos virtuais representam uma mudança de metodologia no projecto e produção de instrumentos [10]. Se outrora os instrumentos eram predominantemente desenvolvidos em *hardware*, actualmente o *software* assume o papel principal, aproveitando-se o desempenho, capacidade de representação gráfica, conectividade e permanente evolução

dos computadores [6]. A migração de competências do *hardware* para o *software* introduz a possibilidade de personalizar os instrumentos de medição. Assim, o painel de controlo, o modo de representação e o processamento de dados podem ser desenvolvidos pelo utilizador. Portanto, as funcionalidades dos instrumentos deixam de ser limitadas pelo fabricante e passam a ser definidas consoante as necessidades do utilizador.

O desenvolvimento de aplicações para os instrumentos virtuais pode ser efectuado com ferramentas de programação de alto nível, que dispõem ambientes de desenvolvimento amigáveis para utilizadores pouco familiarizados com linguagens de programação. Destas ferramentas as mais populares são o LabWindows⁹, o LabView¹⁰ e o TestPoint¹¹ [6].

Num instrumento virtual as funções dos elementos da cadeia de medição são distribuídas no computador conforme ilustra a figura 2.4.

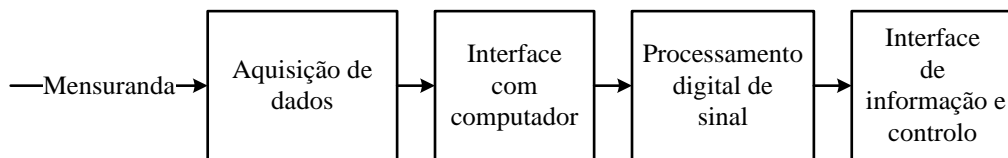


Figura 2.4: Cadeia de medição de um instrumento virtual.

Em relação à cadeia de medição genérica as diferenças residem na adição de um elemento de interface com o computador e na transição dos elementos de processamento de sinal e de interface de informação e controlo para o computador.

A introdução do computador na cadeia de medição obriga à existência de uma interface de comunicação entre este e o elemento de aquisição de dados. Para este propósito dispõe-se de diversos tipos de interfaces, as quais podem-se agrupar nas três categorias definidas na tabela 2.3: i) barramentos de expansão internos do computador, ii) interfaces externas do computador e iii) barramentos dedicados a instrumentos de medição.

⁹ <http://sine.ni.com/np/app/main/p/docid/nav-110/lang/pt/>

¹⁰ <http://www.ni.com/labview/pt/>

¹¹ <http://www.dataq.com/products/software/tstpnt.htm>

Tabela 2.3: Interfaces de comunicação utilizadas pelos instrumentos virtuais.¹²

Interfaces	Definição	Exemplos
Barramentos de expansão internos do computador	Barramentos disponíveis nos computadores para a interface com placas de expansão internas.	<i>Extended Industry Standard Architecture (EISA), Peripheral Component Interconnect (PCI) e Versa Module Europa Bus (VMEbus)</i>
Interfaces externas do computador	Interfaces normalmente fornecidas pelos computadores e utilizadas na conexão com periféricos ou com outros computadores.	RS-232, <i>Small Computer System Interface (SCSI), Universal Serial Bus (USB) e Local Area Network (LAN).</i>
Barramentos dedicados a instrumentos de medição	Interfaces desenvolvidas pelos fabricantes de instrumentos dedicadas à comunicação entre os instrumentos e o computador. Estas, tipicamente, são compostas por uma plataforma que fornece a estrutura mecânica, a alimentação e dispõe vários encaixes de conexão ao barramento.	<i>General Purpose Interface Bus (GPIB), VMEbus Extended for Instrumentation (VXI) e PCI Extended for Instrumentation (PXI), LAN e Xtensions for Instrumentation (LXI).</i>

Estabelecida a comunicação com o computador, segue-se o elemento de processamento digital de sinal. Este passa a ser realizado no computador, aproveitando as suas capacidades de processamento de informação. Deste modo, as funções de processamento de sinal podem ser programadas pelo utilizador, conforme a informação que este deseje retirar dos dados fornecidos pelo elemento de aquisição de dados. As funções de processamento tipicamente realizadas são: i) implementação de filtros digitais, ii) transformadas matemáticas, iii) análise estatística, entre outras. Podem ainda ser implementadas técnicas de inteligência artificial para análise da informação, tais como redes neuronais e sistema difusos.

Por fim, segue-se o elemento de interface de informação e controlo. Este beneficia das capacidades de representação gráfica, do monitor, do rato, do teclado, bem como dos demais periféricos, que passam a estar disponíveis no instrumento, prescindindo, deste modo, dos habituais painéis de controlo físicos e dispositivos de representação da informação. A interface de informação e controlo é definida em *software*, permitindo o utilizador desenvolver a interface gráfica mais adequada à apresentação da informação obtida, bem como o modo e a forma de controlo desejados. O utilizador pode desenvolver um painel de controlo virtual similar a um painel de controlo físico ou definir um controlo autónomo (controlo realizado autonomamente pelo instrumento, sem intervenção do utilizador). O controlo autónomo é necessário quando o controlo precisa de ser mais rápido

¹² Para informação mais detalhada das interfaces de comunicação recomenda-se a consulta do documento “Conhecendo as diversas tecnologias de barramentos para controlo de instrumentos” da *National Instruments* (NI) disponível em: <http://www.ni.com/white-paper/3509/pt/>

do que as capacidades humanas permitem, quando se pretende repetir com precisão uma sequência de operações ou quando é necessário o instrumento operar sozinho.

Em síntese, as vantagens oferecidas pelos instrumentos virtuais devem-se às funções definidas em *software*, resultando em instrumentos mais flexíveis, personalizados, com maior capacidade de armazenamento de informação e com menor custo de desenvolvimento e manutenção. Outra vantagem é o controlo remoto, possível graças à interface com computador, que divide este e o elemento de aquisição de dados, permitindo que estes possam ser colocados em locais geograficamente distantes. Esta característica torna possível a realização de medições em ambientes inóspitos ou inacessíveis para o utilizador do instrumento de medição. No entanto, os instrumentos virtuais também apresentam algumas desvantagens, das quais se destacam a dependência de um computador e de ferramentas de programação, os atrasos de comunicação impostos pela interface com computador, e os menores desempenhos que funções implementadas em *software* apresentam relativamente àquelas que utilizam *hardware* dedicado.

2.5.3. VIRTUAIS RECONFIGURÁVEIS

Os instrumentos virtuais reconfiguráveis complementam as capacidades dos instrumentos virtuais com os dispositivos lógicos programáveis (PLDs, *Programmable logic devices*), suprimindo as limitações dos computadores com o auxílio destes dispositivos.

As unidades de processamento utilizadas nos computadores, i.e., os processadores, possuem uma arquitectura e um conjunto de instruções fixos, que permitem a implementação de uma ampla gama de aplicações. Nestes, qualquer aplicação pode ser definida por um conjunto de instruções (*software*), sem que, os seus circuitos (*hardware*) e arquitectura sejam alterados. Deste modo, apresentam um bom desempenho, a preços razoáveis, para maior parte das aplicações. No entanto, para aplicações com tarefas computacionalmente intensivas, tais como as exigidas por alguns instrumentos de medição (e.g., osciloscópios), os computadores não são capazes de assegurar o melhor desempenho [11]. Nestes casos, os PLDs e, em particular as FPGAs, que consistem num “bloco” caracterizado por permitir a reconfiguração interna do seu *hardware*, afiguram-se como a melhor solução, por reunirem flexibilidade e altos desempenhos, bem como baixos custos de desenvolvimento e aquisição, quando comparadas com as demais soluções, i.e., sistemas computacionais de desempenho elevado (e.g., DSPs, computação paralela, entre

outros) e ASICs. Desta forma, o advento dos PLDs introduziu alterações de fundo no projecto de sistemas digitais, destacando-se a utilização de FPGAs por serem os de maior capacidade [11], e, por isso, tipicamente, utilizados em instrumentos de medição.

Os elementos básicos de uma FPGA são os blocos lógicos, blocos de entrada/saída e os recursos de encaminhamento. A configuração destes dispositivos possibilita implementação de circuitos lógicos combinatórios e sequenciais, os quais podem ser reconfigurados de forma estática¹³ ou dinâmica¹⁴. Deste modo, o uso de FPGAs, permite a transferência de tarefas computacionalmente intensivas para o *hardware*, aumentando, por conseguinte, o desempenho do instrumento sem comprometer a sua flexibilidade [11].

A cadeia de medição de um instrumento virtual reconfigurável distingue-se pela presença de um dispositivo lógico programável, tipicamente uma FPGA, conforme ilustrado na figura 2.5.

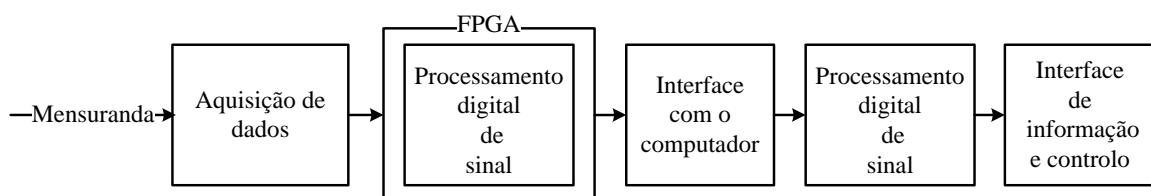


Figura 2.5: Cadeia de medição de um instrumento virtual reconfigurável.

Os elementos da cadeia de medição são os mesmos e com as mesmas funções descritas anteriormente. A diferença destes instrumentos consiste na distribuição do processamento de sinal entre o computador e a FPGA. As tarefas de processamento computacionalmente intensivas e demoradas devem ser agora implementadas na FPGA, restando para o computador as tarefas de processamento menos exigentes, onde a implementação na FPGA não é compensatória (não obstante, o processamento de sinal pode ser realizado integralmente na FPGA, suprimindo-se assim o processamento no computador). As tarefas de controlo da interface de comunicação com o computador podem, de igual modo, ser realizadas na FPGA, prescindindo-se os habituais microprocessadores.

¹³ Reconfiguração estática pressupõe uma configuração fixa durante o funcionamento da FPGA. Esta é configurada, na fase de inicialização, sendo que uma nova configuração obriga a uma paragem e nova inicialização [10].

¹⁴ Reconfiguração dinâmica possibilita uma sucessão de configurações sem necessidade de reinicialização, ou seja, permite adaptar a configuração da FPGA às necessidades correntes da aplicação, reduzindo a utilização de recursos às necessidades imediatas. A reconfiguração dinâmica diz-se total, quando todos os recursos são reservados para cada configuração e parcial quando a reconfiguração recorre à modificação selectiva de recursos, isto é, só os recursos seleccionados é que são reconfigurados, permanecendo os demais em pleno funcionamento [10].

A especificação de instrumentos virtuais reconfiguráveis utilizando FPGAs permite a aceleração de tarefas críticas de processamento, com resultados que chegam a ser dezenas a centenas de vezes mais rápidos do que o equivalente em computador [12]. Além disso, a utilização de FPGAs permite a descrição e configuração dos instrumentos pelos utilizadores. Em suma, os instrumentos virtuais reconfiguráveis combinam flexibilidade e altos desempenhos, ao contrário dos outros tipos de instrumentos.

2.5.4. BREVE COMPARAÇÃO ENTRE OS TIPOS DE INSTRUMENTOS

Os diferentes tipos de instrumentos de medição digitais possuem um conjunto de características, das quais destacam-se:

- Flexibilidade das aplicações: liberdade para se definir, ou não, as aplicações do instrumento.
- Método de computação: método de computação predominante *hardware*, *hardware* reconfigurável ou *software*.
- Desempenho: potencial de desempenho dos instrumentos.
- Relação com computador: dependência/independência de um computador para a medição.
- Controlo: local quando exige a presença do instrumento e do utilizador no mesmo espaço ou remoto quando estes podem estar em locais geograficamente distantes.
- Custos de desenvolvimento e manutenção: custos associados ao desenvolvimento e manutenção dos instrumentos.

A tabela 2.4 compara os tipos de instrumentos abordados segundo as características descritas que, em regra, estes apresentam.

Tabela 2.4: Comparação entre os instrumentos reais, virtuais e virtuais reconfiguráveis.

Instrumentos de medição	Reais	Virtuais	Virtuais reconfiguráveis
Método de computação	Hardware	Software	Hardware reconfigurável /Software
Flexibilidade das aplicações	Inflexíveis/ Definidas pelo fabricante	Flexíveis/Definidas pelo utilizador	Flexíveis/Definidas pelo utilizador
Desempenho	Alto	Baixo	Alto
Relação com computador	Independente	Dependente	Dependente
Controlo	Local	Local/Remoto	Local/Remoto
Custo de desenvolvimento e manutenção	Altos	Baixos	Baixos

2.6. SUMÁRIO

Neste capítulo referiu-se os termos e conceitos gerais associados à medição, bem como as grandezas e unidades de medida. Descreveram-se, de igual modo, as características dos instrumentos de medição, os métodos utilizados pelos instrumentos electrónicos e os elementos da cadeia de medição dos instrumentos digitais, concluindo-se com a sua classificação e comparação.

No capítulo seguinte apresenta-se a norma IEEE 1451.0, a qual especifica funções, protocolos de comunicação e estruturas de dados para transdutores inteligentes, que servirão de base para o desenvolvimento do osciloscópio descrito nesta tese.

3. TRANSDUTORES INTELIGENTES: A NORMA IEEE 1451.0

Os transdutores inteligentes são transdutores digitais que fornecem funcionalidades adicionais às estritamente necessárias para uma correcta transdução de uma dada grandeza. Tipicamente, estes reúnem num único dispositivo o condicionamento de sinal, os componentes de conversão necessários, i.e., conversores A/D e D/A, interfaces de comunicação, e dispõem ainda de capacidade computacional que os permite auto-identificarem, autoconfigurarem, autocalibrarem, etc. Deste modo, os transdutores inteligentes são dispositivos de aquisição e processamento de dados, capazes de comunicar com sistemas digitais e, deste modo, passíveis de integrarem sistemas computacionais distribuídos¹⁵ de medição e controlo.

Este capítulo apresenta a norma IEEE 1451.0. Inicia-se com a exposição das motivações, objectivos e generalidades da família à qual a norma IEEE 1451.0 pertence, i.e., a família

¹⁵ Sistemas com duas ou mais unidades computacionais independentes, que conectadas em rede cooperam na realização de tarefas.

IEEE 1451. De seguida, apresenta o seu modelo de referência, facultando a sua percepção global e as relações entre as normas que a integram. Por fim, expõem-se as principais especificações funcionais da norma IEEE 1451.0.

3.1. GENERALIDADES

O desenvolvimento tecnológico dos transdutores inteligentes e das redes de comunicação permitiu que estes assumissem-se como uma solução atractiva para uma ampla gama de aplicações de medição e controlo. Contudo, a grande diversidade de protocolos de rede disponíveis (e.g., *Controller Area Network (CAN)*, *Ethernet*, *Serial Peripheral Interface (SPI)*, etc.), cada qual oferecendo vantagens e desvantagens consoante a aplicação, e o facto de os transdutores desenvolverem-se mediante estes, resultou na particularização e, conseqüentemente, na incompatibilidade dos transdutores ligarem-se a redes distintas. Neste contexto, o *Institute of Electrical and Electronic Engineers (IEEE) Instrumentation and Measurement Society*, desenvolveu a família de normas IEEE 1451¹⁶, com o objectivo de tornar os transdutores inteligentes independentes das redes de comunicação, sem, no entanto, impor qualquer protocolo de rede nem quaisquer restrições aos seus aspectos construtivos. Para tal, esta família propõe uma arquitectura que divide o transdutor e a rede, definindo um conjunto de interfaces normalizadas. Deste modo, a família IEEE 1451 promove a compatibilidade e interoperabilidade entre os transdutores e qualquer protocolo de rede [13].

Esclarecidos os objectivos e motivações da família IEEE 1451, é fundamental compreender o propósito de cada norma que a integra através da análise do seu modelo de referência.

3.2. MODELO DE REFERÊNCIA DA FAMÍLIA IEEE 1451

A família IEEE 1451 é, actualmente, dividida em sete normas que, em conjunto, definem um método normalizado para conectar os transdutores inteligentes, denominados por *TransducerChannels*¹⁷ (TCs), às redes de comunicação. Conforme representado na figura

¹⁶ Família IEEE 1451, denominada *Standards for Smart Transducer Interface for Sensors and Actuators*.

¹⁷ A norma IEEE 1451.0 suporta três tipos de TCs: i) sensores, ii) actuadores e iii) sensores de eventos. Os TC sensores realizam medições de grandezas, os actuadores fornecem ao meio físico o valor de uma grandeza e os sensores de eventos detectam mudanças de estados de propriedades do meio físico.

3.1 o modelo de referência¹⁸ da família IEEE 1451 apresenta o conjunto de relações entre as normas, bem como os blocos e interfaces que o compõem.

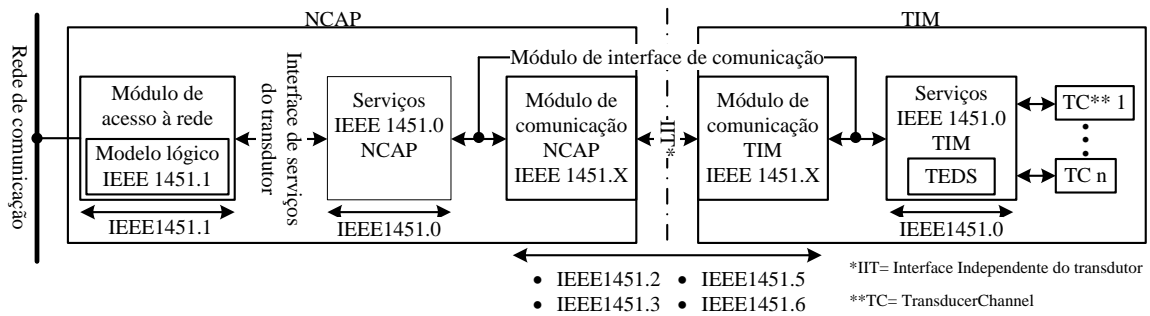


Figura 3.1: Modelo de referência simplificado da família IEEE 1451.

De forma a promover a independência dos transdutores da rede de comunicação, dois dispositivos são descritos: i) processador de rede (NCAP, *Network Capable Application Processor*) e ii) módulo de interface com o transdutor (TIM, *Transducer Interface Module*). O NCAP é o *hardware* e o *software* que estabelece a ponte entre o TIM e a rede. O TIM é o módulo que contém a interface NCAP com o NCAP, as estruturas digitais de dados e os TCs.

O NCAP, genericamente, define duas interfaces; uma dedicada à rede (*módulo de acesso à rede*) e outra dedicada ao TIM (*módulo de comunicação NCAP 1451.X*). O *módulo de acesso à rede*, tal como a rede de comunicação, não são especificados por nenhuma norma da família. Esta apenas define um modelo lógico para o *módulo de acesso à rede* descrito na norma IEEE 1451.1. No entanto, a aplicação deste é opcional e, portanto, não é necessária para que o NCAP esteja em conformidade com os restantes membros da família. Por outro lado, o *módulo de comunicação do NCAP IEEE 1451.X* e o seu complementar *módulo de comunicação TIM IEEE 1451.X* são de carácter obrigatório. Estes definem as camadas de baixo nível do protocolo de comunicação utilizadas pelo NCAP e o TIM, adoptando uma das normas IEEE 1451.X¹⁹. Deste modo, impõe-se uma separação entre a rede de comunicação, que encontra-se ao cargo do *módulo de acesso à rede* do NCAP, e os

¹⁸ O modelo de referência apresentado na figura 3.1 é uma simplificação do modelo da norma [14]. Deste modo, de forma deliberada a norma IEEE 1451.4 não é representada, visto esta apenas definir um conjunto de especificações que permitem que os transdutores analógicos possam ser utilizados pela família IEEE 1451.

¹⁹ A família IEEE 1451 dispõe de um conjunto de normas dedicadas às camadas de baixo nível do protocolo de comunicação utilizadas pelo TIM e pelo NCAP, denominadas genericamente, por IEEE 1451.X. Destas normas são exemplo: IEEE 1451.2 especificada para configurações ponto-a-ponto; IEEE 1451.3 dedicada a configurações multiponto; IEEE 1451.5 definida para interfaces de comunicação sem fios (*wireless*) e IEEE 1451.6 especificada para interfaces de rede CANopen.

TCs que se encontram integrados no TIM, podendo-se, desta forma, desenvolver estes de forma independente. Contudo, o TIM passa a depender das normas IEEE 1451.X que não obedecem a uma especificação comum. Assim, para garantir a interoperabilidade do TIM com qualquer norma IEEE 1451.X é necessário implementar os serviços e interfaces disponibilizados pela norma IEEE 1451.0.

A norma IEEE 1451.0 especifica um conjunto de funcionalidades comuns, independentes das normas IEEE 1451.X, que definem as especificações funcionais dos TCs. As funcionalidades da norma IEEE 1451.0 são implementadas nos blocos complementares denominados *serviços IEEE 1451.0 NCAP* e *serviços IEEE 1451.0 TIM*. Para estes blocos a norma IEEE 1451.0 especifica o *módulo de interface de comunicação* definido por uma interface de programação de aplicativos (API, *Application Programming Interface*), denominada Módulo de Comunicação, que suporta a comunicação entre estes e os módulos de comunicação IEEE 1451.X, bem como a *interface de serviços do transdutor* definida, igualmente, por uma API, denominada de Serviços do Transdutor, que promove a interface entre o *módulo de acesso à rede* e as funções do bloco *serviços IEEE 1451.0 NCAP*. Deste modo, através da norma IEEE 1451.0 a comunicação entre o NCAP e o TIM abstrai-se das normas IEEE 1451.X e passa a ser estabelecida pelas APIs definidas por esta.

Em síntese, a norma IEEE 1451.0 destina-se a fornecer a base para as restantes normas da família IEEE 1451 definindo, para este efeito, um conjunto de especificações funcionais, como são exemplo os estados e modos de operação dos TIM e TCs, os registos de estados, as mensagens, as estruturas de dados dos transdutores (TEDS, *Transducer Electronic Data Sheets*) e as APIs.

3.3. ESTADOS E MODOS DE OPERAÇÃO

O TIM e os TCs dispõem de um conjunto de capacidades e comportamentos dependentes dos seus estados de operação. Conforme representado nas figuras 3.2 e 3.3 um TIM, tal como um TC, suporta três estados de operação que relacionam-se pelos comandos e acções indicadas.

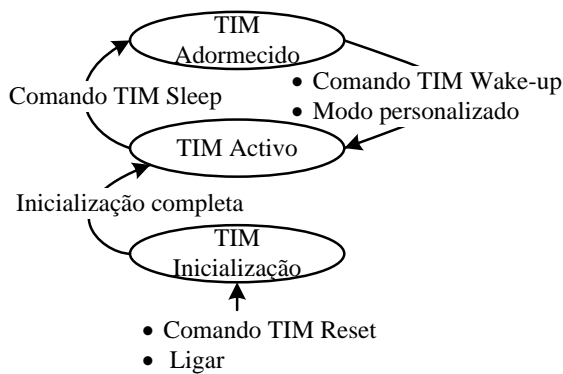


Figura 3.2: Estados de operação TIM.

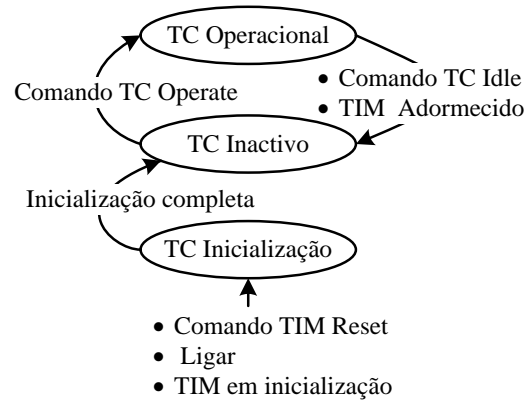


Figura 3.3: Estados de operação TC.

Após a inicialização do TIM, este entra automaticamente no estado activo onde todas as suas funcionalidades estão disponíveis. Neste estado, um TIM pode receber o comando *TIM Sleep* que o conduz a entrar no estado de operação adormecido. No estado adormecido as funcionalidades do TIM encontram-se inoperantes levando-o a diminuir o consumo de energia. O TIM, neste estado, apenas reage ao comando *TIM Wake-up* ou a um modo personalizado de interpretação de eventos que o faz retornar ao estado activo. Do mesmo modo, os TCs após a inicialização entram automaticamente no estado inactivo no qual as suas funcionalidades encontram-se inoperantes. Neste estado os TCs de forma a iniciarem o seu funcionamento têm que receber o comando *TC Operate* que os conduz ao seu estado operacional. Encontrando-se no estado operacional os TCs retornam ao estado inactivo caso recebam o comando *TC Idle* ou caso o TIM no qual se integrem entre no estado adormecido.

O comportamento dos TCs no estado operacional caracteriza-se, em parte, pelo modo de operação que lhe é atribuído. Os modos de operação definem-se pela combinação do modo de amostragem, modo como o TC adquire amostras, e do modo de transmissão de dados, i.e., o modo como o conjunto de dados²⁰ (DS, *Data set*) adquirido é enviado ao NCAP. Neste contexto, descrevem-se na tabela 3.1 os modos de amostragem definidos pela norma.

²⁰ Conjunto de dados dos TCs definidos de acordo com as informações contidas numa estrutura de dados própria, denominada TransducerChannel TEDS, mais especificamente nos campos abrangidos pelo separador “Informações relativas aos dados do TC”, que podem ser consultados no Anexo A. Nestes campos o tamanho das memórias onde os DS são armazenados, a unidade das amostras, o valor da primeira amostra guardada, o intervalo entre cada amostra, o modo de amostragem, entre outras informações são especificadas.

Tabela 3.1: Modos de amostragem.

Modo de amostragem	Descrição (restrita aos TCs sensores)
Trigger initiated	O TC, após receber o comando de disparo (<i>Trigger command</i>), inicia a amostragem guardando os dados adquiridos, concluindo-se o processo quando o DS fica cheio.
Free running without pre-tigger	O TC, no estado de operação, amostra de forma contínua e autónoma, no entanto, as amostras adquiridas são descartados até este receber o comando de disparo, que inicia o armazenamento de amostras. Quando o DS fica cheio, o TC volta a rejeitar as amostras até receber um novo comando de disparo.
Free running with pre-tigger	O TC, no estado de operação, amostra de forma contínua e autónoma guardando um número predefinido de amostras (TranducerChannel TEDS campo PreTrigg), atingido este número de amostras o TC contínua a amostrar substituindo as amostras mais antigas do conjunto pelas novas amostras. Deste modo, antes do TC receber o comando de disparo o DS já contém as x últimas amostras. Posto isto, quando o TC recebe o disparo completa o DS com as amostras em falta (x-tamanho do DS). Portanto, o DS completo é constituído pelas x amostras que antecedem o disparo e pelas (x-tamanho do DS) amostras que precedem o disparo.
Continuous sampling	O TC, após receber o comando de disparo, amostra e armazena continuamente as amostras obtidas, dispondo para tal múltiplos <i>buffers</i> . Uma vez que os <i>buffer</i> estejam todos preenchidos, as amostras do buffer mais antigo, independentemente de já terem sido transmitidas ao NCA, são substituídas pelas nova amostras.
Immediate operation	O TC, no estado de operação, inicia a amostragem e preenchimento do DS após receber o comando <i>Read TransducerChannel data-set segment</i> .

Conhecidos os modos de amostragem segue-se a descrição, na tabela 3.2, dos modos de transmissão de dados.

Tabela 3.2: Modos de transmissão de dados.

Modo de transmissão de dados	Descrição
Only when commanded	O DS é transmitido apenas em resposta ao comando <i>Read TransducerChannel data-set segment</i> .
Streaming when a buffer is full	O DS é transmitido automaticamente assim que o DS esteja completamente preenchido.
Streaming at a fixed interval:	O DS é transmitido automaticamente a um intervalo de tempo fixo. O DS é enviado menosprezando-se o número de amostras que o compõem, no entanto, o número de amostra pode ser calculado com base na taxa de amostragem e no intervalo de transmissão.

3.4. REGISTOS DE ESTADOS

Os registos de estados permitem que o TIM e os TCs integrem-se da sua condição actual e da ocorrência de eventos. Deste modo, definem-se dois tipos de registos de estados: i) registo de condição e ii) registo de eventos. O registo de condição indica a condição actual dos estados avaliados. O registo de eventos assinala a ocorrência desses mesmos estados desde a última vez que este foi limpo/lido. Ambos os registos são implementados no TIM²¹ e em cada TCs. Conforme representado na figura 3.4, os dois registos são constituídos por 32 bits, sendo que cada um destes bits, denominados bits de estado, afirma (nível lógico um) ou nega (nível lógico zero) uma condição/ocorrência que o seu estado representa.

²¹ O registo de eventos do TIM representa o estado do TIM como um todo, i.e., o resultado dos seus estados é, em muitos casos, a reunião dos estados correspondentes de todos os TCs.

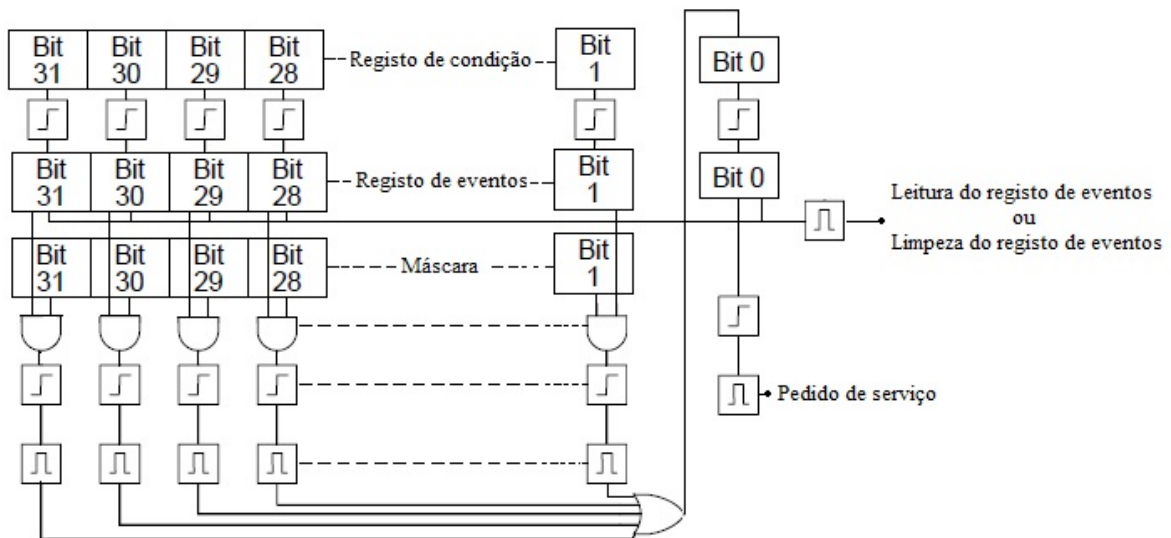


Figura 3.4: Organização lógica dos registro.

A norma determina alguns dos 32 bits de estado²² disponíveis, sendo que a maior parte é comum ao TIM e aos TCs, exceptuando os estados Comando inválido (*Invalid command*) e Erro de protocolo (*Protocol error*), que são implementados, exclusivamente, no TIM. Os bits de estados definidos são obrigatórios (e.g., Pedido de serviço (*Service request*), Comando rejeitado (*Command rejected*), Inoperante (*Not operational*), etc.) ou opcionais (e.g., TEDS modificada (*TEDS changed*), Ocupado (*Busy*), Falha na calibração (*Failed calibration*), etc.). Para além dos bits definidos pela norma, restam os reservados para futuras revisões e os de livre definição.

Importa ainda referir a máscara utilizada para o registro de eventos que tem o objectivo de filtrar os estados que, quando afirmados, solicitam um serviço, ou seja, os bits de estado que activam o bit Pedido de serviço.

3.5. MENSAGENS

As mensagens definidas pela norma IEEE 1451.0 servem a troca de informação entre o TIM e o NCAP e são enviadas através do *Módulo de interface de comunicação*. Estas são constituídas por conjuntos ordenados de *bytes* (octetos). A sua ordem de transmissão realiza-se dos mais significativos para os menos significativos. A ordenação dos *bits* dentro de cada octeto dá-se, igualmente, do bit mais significativo para o menos significativo (*big-endian*). Os octetos, individualmente ou em grupos, formam os campos das mensagens

²² A consulta integral dos bits de estado, definidos pela norma, encontra-se na tabela 9 de [14].

definidos pela norma. As mensagens organizam os seus campos em estruturas especificadas e dividem-se, de acordo com o seu propósito, em dois tipos fundamentais: i) mensagens de comando e ii) mensagens de resposta, as quais descrevem-se de seguida.

3.5.1. MENSAGENS DE COMANDO

As mensagens de comando possibilitam o controlo e monitorização do TIM e dos TCs através do NCAP. Estas permitem que o NCAP realize operações de escrita e leitura nas TEDSs, defina os estados de operação do TIM e dos TCs, solicite a leitura dos DSs, entre outras. Conforme representado na figura 3.5, a estrutura das mensagens de comando é formada por cinco campos, cuja descrição é apresentada na tabela 3.3.

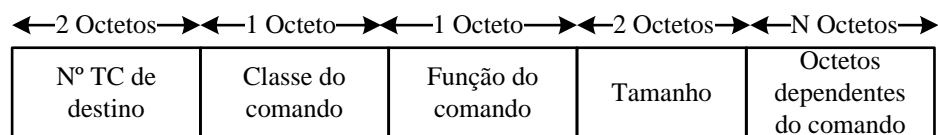


Figura 3.5: Estrutura das mensagens de comando.

Tabela 3.3: Descrição dos campos de uma mensagem de comando.

Campo	Descrição
Nº TC destino	Endereço de destino do comando
Classe do comando	Categoria do comando
Função do comando	Octeto, interpretado no contexto da classe do comando, que determina a função do comando.
Tamanho	Definição do número de octetos que formam o campo “Octetos dependentes do comando”.
Octetos dependentes do comando	Campo, dependente da classe e função do comando, constituído pela informação específica de cada comando.

3.5.2. MENSAGENS DE RESPOSTA

As mensagens de resposta são geradas pelo TIM e enviadas ao NCAP em resposta às mensagens de comando. O conteúdo das mensagens de resposta é especificado pela norma para cada comando em particular. Conforme representado na figura 3.6 a estrutura de uma mensagem de resposta é formada por três campos, cuja descrição é apresentada na tabela 3.4.

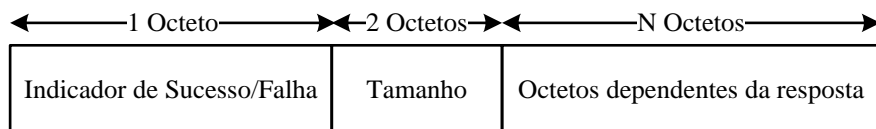


Figura 3.6: Estrutura das mensagens de resposta.

Tabela 3.4: Descrição dos campos de uma mensagem de resposta.

Campo	Definição
Indicador de Sucesso/Falha	Indicador informativo do sucesso ou falha da execução da mensagem de comando. Em caso de sucesso retorna o valor numérico um, caso contrário retorna zero.
Tamanho	Definição do número de octetos que formam o campo “Octetos dependentes da resposta”.
Octetos dependentes da resposta	Campo dependente da resposta exigida por cada mensagem de comando

3.5.3. CLASSES E FUNÇÕES DOS COMANDOS

Os comandos definidos pela norma IEEE 1451.0 identificam-se, como já foi referido, através dos campos classe e função. O campo classe define a categoria do comando e o campo função identifica um comando específico desta.

O campo classe agrupa os comandos em categorias tendo como critério o seu destino e os estados de operação do TIM e dos TCs. Conforme apresentado na tabela 3.5, a categoria *CommonCmd* define os comandos comuns ao TIM e aos TCs, agrupando-se nas restantes os comandos particulares destes, segundo os seus estados de operação.

Tabela 3.5: Classes dos comandos.

Identificador da classe do comando-Nome	Categorias
0-Reservado	Identificador reservado.
1-CommonCmd	Comandos comuns ao TIM e TCs.
2-XdcrIdle	Comandos destinados aos TCs no estado de operação inactivo.
3-XdcrOperate	Comandos destinados aos TCs no estado de operação operacional.
4-XdcrEither	Comandos destinados aos TCs nos estados de operação operacional e inactivo.
5-TIMsleep	Comandos destinados ao TIM no estado de operação adormecido.
6-TIMActive	Comandos destinados ao TIM no estado de operação activo.
7-TIMAnyState²³	Comandos destinados ao TIM em qualquer estado de operação.
8 a 127-ReservedClass	Identificadores reservados.
128 a 255-ClassN	Identificadores livres para definição de categorias personalizadas. No nome da classe, ClassN, o N representa o número do identificador.

Agrupados os comandos em categorias a sua identificação singular fica ao cargo do campo função. Devido à grande diversidade de comandos definidos sugere-se a consulta da norma [14], onde as funções de cada classe são apresentadas.

3.5.4. ENDEREÇAMENTO

A família IEEE 1451 define dois níveis de endereçamento. Um determinado pelas normas IEEE 1451.X, permite a troca de mensagens entre o NCAP e um TIM específico ou entre TIMs. O outro, determinado pela norma IEEE 1451.0, define o endereçamento entre um

²³ Na definição original o nome desta classe não inclui o prefixo TIM.

TIM e os TCs a ele associados. No âmbito do endereçamento utilizado pelas mensagens e do estudo da norma IEEE 1451.0, aborda-se apenas o nível de endereçamento que esta especifica. Deste modo, a norma IEEE 1451.0 define endereços compostos por 16 bits que identificam o destino/fonte das mensagens. Conforme representado na tabela 3.6, os 2^{16} endereços (E) disponíveis são agrupados em classes que lhes atribuem um significado concreto, possibilitando a sua correcta interpretação.

Tabela 3.6: Classes de endereços da norma IEEE 1451.0.

Classe do endereço	Valor	Descrição
Global	65535	Endereço global destinado a todos os TC de um TIM.
Endereço de grupo (AddressGroup)	$32768 < E \leq 6534$	Endereços dedicados aos TC que estão associados a um grupo. Esta classe caracteriza-se por o bit mais significativo ser sempre igual a um.
TransducerChannel	$1 \leq E \leq 32767$	Endereços dedicado a um TC específico. Esta classe caracteriza-se por o bit mais significativo ser sempre igual a zero.
TIM	0	Endereço específico do TIM.

Em síntese, as mensagens podem ser endereçadas de forma global a todos os TCs de um TIM, ao TIM em particular, a um TC específico ou a um grupo de TCs.

3.6. ESTRUTURAS DE DADOS DOS TRANSDUTORES

As TEDSs, definidas pela norma IEEE 1451.0, são tabelas de dados que contêm informação específica do TIM, de cada TCs e informação relativa à norma IEEE 1451.X utilizada. Estas destinam-se a ser guardadas em memória não volátil dentro do TIM. No entanto, caso a implementação no TIM não seja prática, a norma permite que estas sejam guardadas noutros locais acessíveis ao sistema.

O conteúdo das TEDSs, de modo geral, não é modificado depois de ser definido pelos fabricantes/utilizadores, contudo, é possível a sua alteração durante o funcionamento dos TCs, modificando o seu comportamento.

De forma a abranger-se a grande diversidade de transdutores, cada qual definido por diferentes características, são propostas, no total, quinze TEDSs. No entanto, destas, apenas quatro são de implementação obrigatória de modo a garantir-se a concordância com a norma, considerando-se as demais opcionais. Neste contexto, na tabela 3.7 são apresentadas exclusivamente as TEDSs obrigatórias, sugerindo-se, a título de curiosidade, a consulta da norma [14], para aprofundar o conhecimento das restantes TEDSs.

Tabela 3.7: TEDS obrigatórias da norma IEEE 1451.0.

TEDS	Definição
Meta-TEDS	Fornecem alguns dados relativos aos piores tempos de resposta do TIM, utilizados pelo NCAP para identificar falhas na comunicação, bem como o número de TCs associados ao TIM e as relações entre estes.
TranducerChannel TEDS (TC-TEDS)	Definidas especificamente para cada TC, fornecem a informação detalhada acerca das suas características. Por exemplo, a unidade física das suas amostras, o tipo de transdutor, modo de amostragem, os DS, informações temporais, modo de transmissão de dados, etc...
User's Transducer Name TEDS	Atribui um nome ao TIM e a cada TCs que facilita a sua identificação pelo sistema e pelo utilizador.
PHY TEDS	Fornecem informação relativa à norma IEEE 1451.X implementada. Esta TEDS não é descrita pela norma IEEE 1451.0, devido à sua dependência das normas IEEE 1451.X, sendo estas inteiramente responsáveis pela sua descrição.

Apesar da diversidade de TEDS definidas, todas partilham características estruturais comuns. Todas as TEDS formam-se de acordo com o formato geral, apresentado na tabela 3.8, composto por um bloco de dados constituído por um conjunto de campos, que contém toda a informação definida por esta e dois campos suplementares, um que indica o tamanho de toda a estrutura e outro que comprova a integridade dos seus dados.

Tabela 3.8: Formato genérico de todas as TEDS.

Campo	Descrição	Nº octetos
Tamanho da TEDS	Número total de octetos que constituem a TEDS incluindo os dois octetos do <i>checksum</i> .	2 Octetos
Bloco de dados	Conjunto de estruturas, dependentes de cada tipo de TEDS, que contém as suas informações específicas definidas pelas TEDS.	Variável
Checksum	Complemento do somatório de todos os octetos que o precedem, i.e., dos octetos do campo Tamanho da TEDS e dos octetos do Bloco de dados. Este serve para comprovar a integridade dos campos das TEDS e pode calcular-se por: $Checksum = 0xFFFF - \sum_{i=1}^{n^{\circ} \text{ total de octetos} - 2} Octeto(i)$	2 Octetos

As informações definidas pelas TEDS são organizadas no bloco de dados num conjunto de estruturas independentes que obedecem a uma construção definida pelos campos Tipo/Tamanho/Valor (TLV, *Type/Length/Value*) definidos na tabela 3.9.

Tabela 3.9: Definição da estrutura TLV.

Campo	Descrição
Tipo (Type)	Código, formado por um octeto, representativo de cada componente informativa de uma TEDS segundo o qual a informação contida no campo Valor é interpretada.
Tamanho (Length)	Indica o número de octetos do campo Valor, e é constituído por um número de octetos configurável
Valor (Value)	Contém a informação que caracteriza a componente informativa definida no campo Tipo.

Por fim, todas as TEDSs integram o cabeçalho de identificação da TEDS (*TEDS Identification Header*), que apresenta-se como a primeira estrutura do bloco de dados. Este, conforme apresentado na tabela 3.10, edifica-se segundo a estrutura TLV e fornece informações indispensáveis à correcta identificação de uma TEDS.

Tabela 3.10: Estrutura cabeçalho de identificação da TEDS.

Campo	Conteúdo	Função
Tipo	03	Código que identifica exclusivamente o cabeçalho de identificação da TEDS.
Tamanho	04	Indica o número de octetos do campo valor da estrutura TLV que, neste caso, é sempre quatro.
Família	00 (IEEE 1451.0)	Identifica a norma da família IEEE 1451 que define a TEDS em causa.
Classe	<i>TEDS access code</i> ²⁴	Código que identifica a TEDS específica da família definida.
Versão	<i>TEDS version</i> ²⁵	Identifica a versão da TEDS utilizada.
Nº octetos do campo tamanho	Nº de octetos	Define o número de octetos do campo tamanho da estrutura TLV para todas as estruturas do bloco de dados que lhe precedem.

Os restantes campos que compõe o bloco de dados dependem de cada TEDS. No âmbito do trabalho desenvolvido, apresenta-se no Anexo A, exclusivamente a estrutura do bloco de dados da TransducerChannel TEDS.

3.7. INTERFACES DE PROGRAMAÇÃO

Como já foi referido, a norma IEEE 1451.0 define duas APIs: i) *Serviços do Transdutor* e ii) *Módulo de Comunicação*. A API de *Serviços do Transdutor* é implementada exclusivamente no NCAP fornecendo a interface entre as aplicações de medição e controlo do NCAP e as funções definidas pela norma IEEE 1451.0. A API *Módulo de Comunicação* é uma interface simétrica implementada no NCAP e no TIM que promove a comunicação entre as funções definidas pela norma IEEE 1451.0 e as funções definidas pela norma IEEE 1451.X adoptada para o sistema.

Os objectivos fundamentais das APIs são:

- Fornecer interfaces bem adaptadas às necessidades de um sistema baseado nas normas IEEE 1451 composto por NCAPs e TIMs.
- Fornecer interfaces que simplifiquem a interacção entre as aplicações de medição e controlo implementadas no NCAP e nos TIMs.
- Fornecer uma comunicação independente das tecnologias adoptadas pelas normas IEEE 1451.X.
- Acomodar as tecnologias de comunicação descritas pelas normas IEEE 1451.X utilizando os mecanismos mais apropriados.
- Acomodar os recursos de processamento e memória disponíveis no NCAP e nos TIMs.

²⁴ Os códigos, TEDS access codes, definidos pela norma IEEE 1451.0 para identificar cada uma das suas TEDS podem ser consultado em [14].

²⁵ O *TEDS version* pode assumir dois valores: i) zero quando a classe da TEDS não é definida pela norma e ii) um quando a TEDS define-se segundo a versão original da norma

- Fornecer mecanismos que permitam que as camadas IEEE 1451.X interceptem pedidos de comunicação e, deste modo, implementem operações de rede.
- Fornecer mecanismos que permitam que aplicações enviem comandos normalizados através das camadas IEEE 1451.0 para serem manipulados pelas camadas locais ou remotas IEEE 1451.X.
- Fornecer mecanismos que permitam que aplicações enviem comandos personalizados para aplicações específicas do TIM.

De forma a atingir estes objectivos, a API *Serviços do Transdutor* descreve para o NCAP o conjunto de interfaces definidas na tabela 3.11.

Tabela 3.11: Interfaces da API Serviços do Transdutor.

Interface	Descrição
TimDiscovery	Métodos para as aplicações descobrirem módulos de comunicação IEEE 1451.X, TIMs e TCs.
TransducerAccess	Métodos que permitem as aplicações acederem aos TCs.
TransducerManager	Métodos que permitem as aplicações acederem e controlarem os TIMs.
TedsManager	Métodos para ler e escrever TEDS e gerir a informação obtida das TEDS no NCAP.
CommManager	Métodos de controlo do acesso ao Módulo de comunicação.
AppCallback	Métodos para funcionalidades especiais.

Para o mesmo propósito, a API *Módulo de Comunicação* descreve um conjunto de interfaces, definidas na tabela 3.12, para a comunicação entre o NCAP e o TIM. Estas servem as camadas IEEE 1451.X e, como tal, diferenciam-se em interfaces dedicadas a comunicações ponto-a-ponto ou em rede.

Tabela 3.12: Interfaces da API Módulo de Comunicação.

Interface	Descrição
Comm	Mecanismos de controlo do “ciclo de vida” de um módulo IEEE 1451.X.
P2PComm	Suporta as operações de comunicação ponto-a-ponto.
NetComm	Suporta as operações de comunicação em rede.
Registration	Métodos de registo de um módulo IEEE 1451.X com a camada IEEE 1451.0.
P2PRegistration	Métodos de registo de TIMs específicos com a camada IEEE 1451.0.
NetRegistration	Métodos de registo de TIMs específicos e grupos de TIMs com a camada IEEE 1451.0.
Recieve	Reservada para expansões futuras.
P2PReceive	Métodos para um módulo de comunicação ponto-a-ponto IEEE 1451.X notificar a camada IEEE 1451.0 que uma mensagem foi recebida, bem como métodos para abortar operações.
NetReceive	Métodos para um módulo de comunicação de rede IEEE 1451.X notificar a camada IEEE 1451.0 que uma mensagem foi recebida, bem como métodos para abortar operações.

3.8. **SUMÁRIO**

Neste capítulo apresentou-se a família IEEE 1451 expondo-se as suas motivações e objectivos, bem como o seu modelo de referência. Incidiu-se, de seguida, na análise da norma IEEE 1451.0, descrevendo-se as suas especificações funcionais, tais como os seus estados e modos de operação, mensagens, estruturas de dados, entre outras.

De modo a introduzir ao leitor os aspectos fundamentais dos osciloscópios digitais, que posteriormente serão adaptados a algumas das especificações da norma IEEE 1451.0, o capítulo seguinte descreve as suas arquitecturas, características e aspectos funcionais.

4. OSCILOSCÓPIOS DIGITAIS

Os osciloscópios são instrumentos de medição para a representação gráfica de sinais que exibem a variação de um sinal eléctrico ao longo do tempo. No entanto, estes não se limitam à medição de grandezas eléctricas. Através da utilização dos transdutores apropriados, as grandezas não eléctricas podem ser igualmente representadas pelos osciloscópios.

A representação gráfica dos sinais num osciloscópio permite uma análise detalhada das suas características, tais como frequência, amplitude, ruído, perturbações transitórias, entre outras. Deste modo, percebe-se que as facultades de um osciloscópio tornam-no uma ferramenta poderosa e indispensável nas várias áreas do conhecimento.

No âmbito da tese apenas os osciloscópios digitais são abordados. Estes caracterizam-se por amostrarem o sinal de entrada, convertendo-o do domínio analógico para o domínio digital. Esta característica permite que estes osciloscópios beneficiem das potencialidades inerentes aos sistemas digitais, e.g., armazenamento da informação adquirida, implementação de técnicas de processamento digital de sinal, comunicação entre outros sistemas, etc.

Este capítulo apresenta o princípio de funcionamento e os conceitos fundamentais dos osciloscópios digitais. Inicia-se com a apresentação das arquitecturas utilizadas nas suas implementações. De seguida, descrevem-se os circuitos analógicos responsáveis pelo tratamento do sinal de entrada no domínio analógico, prosseguindo-se com a descrição dos processos de amostragem e de sincronismo. Posto isto, analisa-se o processo de

interpolação, tipicamente utilizado nos osciloscópios digitais e, por fim, apresentam-se as características dos seus ecrãs.

4.1. ARQUITECTURAS

De acordo com a arquitectura que implementam, os osciloscópios digitais, dividem-se em duas categorias: i) osciloscópios de armazenamento digital (DSOs, *Digital Storage Oscilloscopes*,) e ii) osciloscópios de fósforo digital (DPOs, *Digital Phosphore Oscilloscopes*). Conforme representado na figura 4.1, os DSOs possuem uma arquitectura em série composta por um circuito de entrada, conversor A/D, memória, unidade de processamento e um ecrã. Nestes, o sinal no domínio analógico, é tratado pelo circuito de entrada e, de seguida, amostrado e convertido para o domínio digital por um conversor A/D. As amostras adquiridas são guardadas em memória, processadas pela unidade de processamento (e.g., microprocessadores e FPGAs) e apresentadas no ecrã. A base de tempo tem o intuito de fornecer os requisitos temporais do sistema (e.g., estabelecer a taxa de amostragem dos conversores, definir o intervalo de tempo do sinal representado no ecrã, etc.).

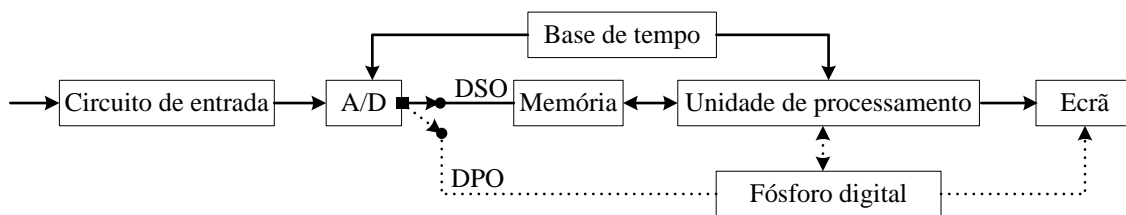


Figura 4.1: Arquitectura de um DSP e de um DPO.

Por sua vez, os DPOs implementam uma arquitectura em paralelo, conforme representado a tracejado na figura 4.1. Embora estes componham-se praticamente pelos mesmos elementos dos DSOs, cumprindo as mesmas funções, após o conversor A/D o seu princípio de funcionamento é distinto, visto beneficiar das características fósforo digital²⁶. O fósforo digital permite que as amostras sejam representadas directamente no ecrã, libertando unidade de processamento das tarefas de representação. Deste modo, as operações de

²⁶ O fósforo digital é constituído por uma memória digital de imagem e um controlador de varrimento. Nestas memórias cada elemento representa unicamente um pixel do ecrã, definido por três dimensões x , y e z . As dimensões x e y representam a posição no ecrã e a dimensão z a intensidade armazenada para cada posição. Note-se que sempre que uma posição de memória é activada a intensidade do pixel que a representa é reforçada, caso contrário a intensidade é diminuída.

processamento de sinal, realizadas pela unidade de processamento, podem ser executadas em paralelo com a representação do sinal no ecrã.

Comparando as características dos dois tipos de osciloscópios, note-se que os DSOs possibilitam a definição de uma representação bidimensional do sinal adquirido, contendo cada amostra informação de amplitude e tempo. Por outro lado, os DPOs suportam uma representação tridimensional, acrescentando a dimensão de intensidade, permitindo que se observe a distribuição temporal das amplitudes. Outra característica dos osciloscópios na qual a arquitectura tem influência, é o *tempo de espera*. O *tempo de espera* é o tempo que o osciloscópio permanece indiferente ao sinal de entrada (i.e., não efectua aquisição de amostras) após completar um *registo de memorização*²⁷. Assim, quanto menor o *tempo de espera* maior o número de formas de onda apresentadas, ou seja, maior o número de *registos de memorização* preenchidos e representados por segundo. Nos DSOs este tempo é potenciado pelo processamento em série do sinal adquirido e pelo facto das tarefas de representação do sinal estarem confinadas à unidade de processamento. Em oposição, nos DPOs o processamento é executado em paralelo e as tarefas de representação do sinal são suportadas integralmente pelo fósforo digital. Deste modo, os DSOs apresentam *tempos de espera* na ordem dos milissegundos (tipicamente 4ms) e os DPOs na ordem dos microssegundos (tipicamente 20µs). Esta característica influencia a capacidade dos osciloscópios capturarem eventos esporádicos, concluindo-se que, quanto menor o *tempo de espera* maior a probabilidade de captura desses eventos [15].

Os osciloscópios digitais, independentemente da arquitectura, realizam, genericamente, as mesmas funções fundamentais. Nestes o sinal no domínio analógico é tratado pelo circuito de entrada. Os conversores A/D amostram o sinal, armazenando-se as amostras adquiridas na memória (ou no fósforo digital). De seguida, na unidade de processamento, caso necessário, aumenta-se o número de amostras através do processo de interpolação e sincroniza-se o sinal preenchendo-se o registo de memorização que constitui a forma de onda adquirida. Por fim, a forma de onda é representada no ecrã.

²⁷ Memória que contém o conjunto de amostras que constituem a representação da forma de onda do sinal adquirido.

4.2. CIRCUITO DE ENTRADA

O circuito de entrada de um osciloscópio é responsável por tratar o sinal no domínio analógico. Todos os osciloscópios incluem um circuito de entrada com princípios e funções comuns. O circuito de entrada de um osciloscópio especifica-se, tendo em conta, o efeito de carga deste no circuito sob análise. Neste contexto, sabendo-se que os osciloscópios são utilizados em medições de circuitos com altas e baixas impedâncias, de modo a minimizar-se o efeito de carga, estes projectam-se com alta impedância de entrada. Assim, por convenção, os osciloscópios, tipicamente, têm uma impedância resistiva de entrada de $1\text{M}\Omega$ [16][17].

Idealmente, a impedância de entrada dos osciloscópios seria meramente resistiva, no entanto, devido às capacidades parasitas intrínsecas aos circuitos, estes apresentam uma reactância capacitiva em paralelo com a resistência de $1\text{M}\Omega$ na ordem dos pF. Como consequência, o efeito de carga do osciloscópio depende da frequência do sinal de entrada. Neste contexto, de forma a compensar a reactância capacitiva²⁸ e, por conseguinte, anular as suas consequências (distorção harmónica), soma-se à capacidade parasita dos osciloscópios, incluindo um condensador em paralelo na entrada, uma capacidade que lhes impõe um valor capacitivo de entrada fixo e conhecido. Por convenção, este valor, está compreendido entre 7pF e 30pF e é fornecido nas características dos osciloscópios [3]. Em suma, os osciloscópios apresentam uma impedância de entrada de $1\text{M}\Omega\parallel 7\text{-}30\text{pF}$.

Posto isto, o circuito de entrada, conforme representado na figura 4.2, compõe-se por um módulo de acoplamento e um de condicionamento de sinal. O módulo de acoplamento é responsável pelo método utilizado para ligar o osciloscópio ao circuito sob análise. O módulo de condicionamento de sinal tem como objectivo definir *intervalos de medição* seleccionáveis pelo utilizador (escala vertical).

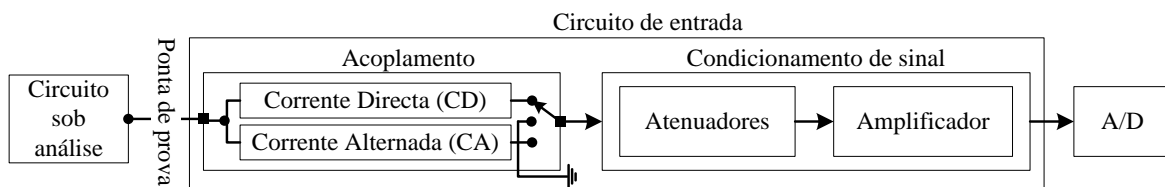


Figura 4.2: Circuito de entrada de um osciloscópio digital.

²⁸ A reactância capacitiva da entrada do osciloscópio é compensada pela ponta de prova através de um circuito compensador. Deste modo, os osciloscópios devem possuir uma capacidade de entrada conhecida e comum aos vários modelos e fabricantes, por forma ao circuito compensador das pontas de prova ser compatível entre estes.

4.2.1. ACOPLAMENTO

O módulo de acoplamento fornece três métodos para ligar o osciloscópio ao circuito sob análise: i) Corrente Directa (CD), ii) Corrente Alternada (CA) e iii) ligação à massa. No método de CD o sinal de entrada não sofre qualquer alteração. No método de CA a componente contínua do sinal é filtrada. Por fim, no método de ligação à massa a entrada do osciloscópio liga-se directamente à massa do osciloscópio.

A escolha do acoplamento desejado fica ao cargo de um interruptor que permite escolher um dos três métodos. Os métodos de CD e ligação à massa são implementados, facilmente, através das ligações que os correspondem, i.e., ligação à massa e ligação directa. O método de CA pode ser implementado analogicamente recorrendo-se a um condensador em série com a entrada do sinal, ou digitalmente através de processamento digital. No Anexo B abordam-se dois métodos que permitem eliminar digitalmente a componente contínua de um sinal amostrado.

4.2.2. CONDICIONAMENTO DO SINAL

A necessidade de condicionamento de sinal justifica-se pela gama de entrada dos conversores A/D ser, tipicamente, limitada. Deste modo, cabe ao condicionamento de sinal ajustar o sinal de entrada à gama do conversor A/D e, assim, permitir que o osciloscópio realize medições de uma ampla gama de tensões definindo, para tal, vários *intervalos de medição*. O condicionamento de sinal, conforme representado na figura 4.2, é composto por atenuadores e por um circuito de amplificação. Os atenuadores são um conjunto de circuitos, independentes e seleccionáveis, que impõem ao sinal de entrada a atenuação necessária, para que este se defina na gama de tensões especificada pelo circuito de amplificação. Neste sentido, cada atenuador define um factor de atenuação e, deste modo, através dos diferentes factores de atenuação o osciloscópio especifica diferentes *intervalos de medição*. Os atenuadores implementam-se através de divisores de tensão compensados, responsáveis pela definição de um factor de atenuação e por preservar o valor da impedância de entrada do osciloscópio.

O circuito de atenuação, conforme representado na figura 4.3, é constituído por um bloco para a selecção da atenuação desejada e pelos atenuadores. A entrada do osciloscópio para uma atenuação unitária, i.e., sem atenuação, forma-se pela resistência R3 e o condensador C4. Note-se que o condensador C5p é meramente representativo do somatório da

capacidade parasita do osciloscópio. Assumindo-se que o osciloscópio é projectado com uma impedância de entrada de $1\text{M}\Omega\parallel 10\text{pF}$, $R_3=1\text{M}\Omega$, C_4 é o condensador responsável por garantir que a capacidade de entrada ($C_i=C_4+C_{5p}$) seja 10pF . Deste modo, quando a atenuação é unitária, a impedância de entrada é $R_i=1\text{M}\Omega\parallel C_i=10\text{pF}$.

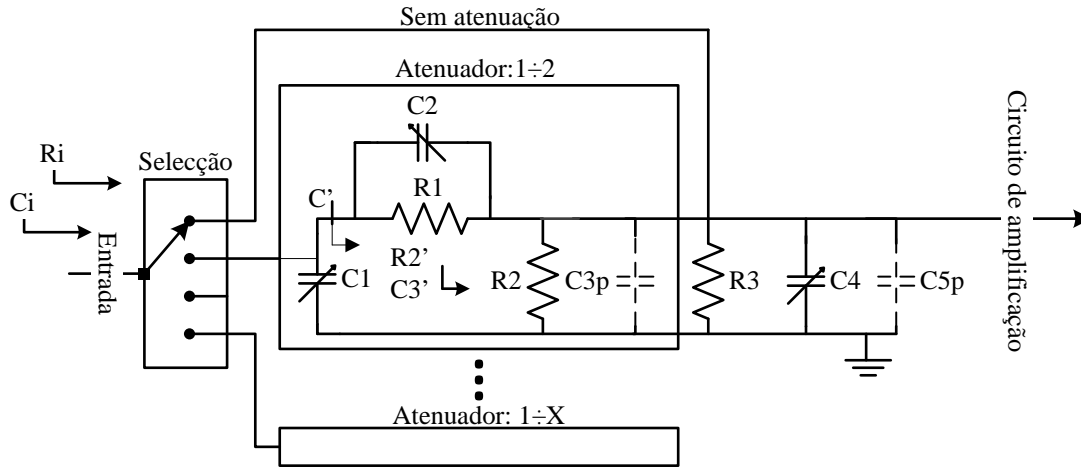


Figura 4.3: Circuito de atenuação.

Por sua vez, os blocos de atenuação constituem-se pelos componentes C_1, C_2, R_1, R_2 cujo objectivo é o de impor o factor de atenuação desejado e manter a impedância de entrada projectada. Assim, as resistências R_1 e $R_2'=R_2\parallel R_3$ impõem o factor de atenuação resultante do divisor de tensão que estas formam e são calculadas para que a resistência de entrada ($R_i=R_1+R_2'$) seja igual a $1\text{M}\Omega$, e.g., para o factor de atenuação $1\div 2$, $R_1=500\text{K}\Omega$ e $R_2=1\text{M}\Omega$. Em paralelo com R_2' encontra-se a capacidade C_3' que é igual ao somatório de C_{3p} (capacidade parasita introduzida pelo atenuador) com C_4 e C_{5p} ($C_4+C_{5p}=10\text{pF}$). De forma a compensar a capacidade C_3' , o produto de C_2 por R_1 tem de ser igual ao produto de R_2' por C_3' [2]. Deste modo, com o atenuador compensado a capacidade $C'=(C_2.C_3')/(C_2+C_3')$ e, por conseguinte, C_1 deve ser regulado para restabelecer a capacidade de entrada ($C_i=C'+C_1$) igual a 10pF [16].

Respeitando-se estas relações é possível definir-se os factores de atenuação desejados, alterando-se apenas os valores dos componentes. Assim, impondo-se diferentes factores de atenuação ao sinal de entrada os osciloscópios definem vários *intervalos de mediação*, alargando a sua gama de medição desde os milivolts até aos quilovolts.

Por fim, a função do circuito de amplificação é linearizar uma nova gama de tensões de entrada para o conversor A/D, que se ajuste melhor à realização dos *intervalos de medição* do osciloscópio (e.g., gama de tensões de entrada do A/D de 1 a 5 Volts, gama definida

pelo circuito de amplificação -10mV a 10mV). O circuito de amplificação, tipicamente, define uma gama de tensões fixa que representa o *intervalo de medição* de maior sensibilidade do osciloscópio. Posto isto, o sinal de entrada à saída do circuito de amplificação já se encontra devidamente condicionado podendo-se, portanto, prosseguir com a sua amostragem.

4.3. AMOSTRAGEM E SINCRONISMO

A amostragem é um processo preponderante num osciloscópio digital, visto ser responsável pela conversão do sinal contínuo aplicado à entrada do osciloscópio num conjunto de amostras discretas em amplitude e tempo. Este processo é efectuado pelos conversores A/D que adquirem e digitalizam as amostras do sinal, possibilitando, doravante, o seu armazenamento, processamento e representação. Deste modo, os conversores A/D definem a taxa de amostragem (número de amostras adquiridas por segundo, ou seja, frequência de amostragem) e, conseqüentemente, obedecendo ao teorema da amostragem²⁹, a largura de banda³⁰ do osciloscópio, bem como a sua resolução vertical que é definida pelo número de bits do conversor.

Neste ponto, é importante apresentar a relação entre a taxa de amostragem e as variáveis *tempo de medição* e *comprimento do registo* que se expressa por [18]:

$$\text{Tempo de medição} = \frac{\text{Comprimento do registo}}{\text{Taxa de amostragem}} \quad (4.1)$$

O *tempo de medição* define o intervalo de tempo representado num *registo de memorização*, e o *comprimento do registo* define o número de amostras que o constituem.

Os osciloscópios definem vários *tempos de medição* (e.g., 1s, 10ms, etc.), seleccionáveis pelos utilizadores (escala horizontal). Assim, para cada um destes intervalos impõem-se uma relação de compromisso entre o *comprimento do registo* e a *taxa de amostragem*. Note-se que, aumentando/diminuindo o *tempo de medição*, o *comprimento do registo* aumenta/diminui ou a *taxa de amostragem* diminui/aumenta. Neste contexto, esta relação deve ter em consideração que, quer o *comprimento do registo* quer a *taxa de amostragem* são limitados, respectivamente, pela memória disponível no osciloscópio e pelos

²⁹ Também conhecido por teorema de Nyquist.

³⁰ A largura de banda define o intervalo de frequências para o qual a amplitude do sinal de entrada é reduzida até 70.7% da sua amplitude original, o que na escala logarítmica corresponde a uma atenuação de -3dB.

conversores utilizados, e deve ainda ter em conta que a diminuição da *taxa de amostragem* restringe a largura de banda disponível.

4.3.1. MÉTODOS DE AMOSTRAGEM

Os métodos de amostragem implementados nos osciloscópios digitais são: i) amostragem em tempo-real e ii) amostragem em tempo-equivalente. O método de amostragem em tempo-real, conforme representado na figura 4.4, caracteriza-se por uma amostragem periódica do sinal de entrada, onde o *registo de memorização*, após o instante de sincronismo (disparo do sincronismo), é preenchido durante o *tempo de medição*, ou seja, em tempo real, visto que o *tempo de aquisição*³¹ é igual ao *tempo de medição*. Importa ainda referir que este método de amostragem não impõe qualquer restrição quanto ao tipo de sinal de entrada, salvo, que este enquadre-se na largura de banda disponível do osciloscópio.

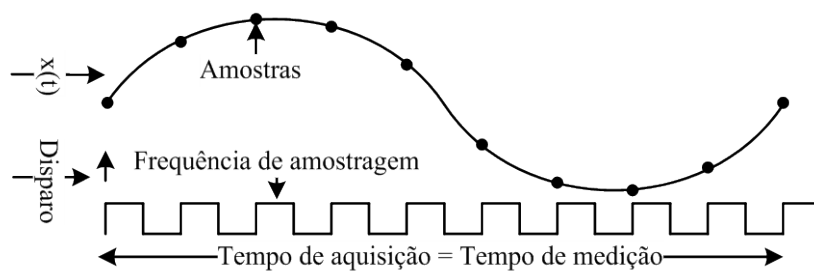


Figura 4.4: Amostragem em tempo real.

O método de amostragem em tempo-equivalente restringe-se apenas aos sinais periódicos. Este método aproveita o facto do sinal de entrada ser periódico para adquirir amostras em vários *ciclo de aquisição*³² gerando um *registo de memorização* “em tempo-equivalente” ao *tempo de medição* vigente. Deste modo, este método consegue aumentar a largura de banda do osciloscópio, sendo, portanto, utilizado para sinais periódicos com frequências superiores à largura de banda imposta pelos conversores do osciloscópio. O método de amostragem em tempo-equivalente pode dividir-se em duas abordagens distintas: i) amostragem sequencial e ii) amostragem aleatória. Na amostragem sequencial, conforme representado na figura 4.5, o osciloscópio adquire uma amostra por cada *ciclo de aquisição* até preencher o *registo de memorização*. O instante de amostragem em cada ciclo é

³¹ Tempo decorrido desde o disparo do sistema de sincronismo até ao preenchimento do registo de memorização.

³² Um ciclo de aquisição inicia-se com o disparo do sistema de sincronismo e termina decorrido o tempo correspondente ao tempo de medição vigente.

atrasado de, Δt , em relação ao disparo, garantindo-se assim uma aquisição sequencial do sinal. Deste modo, a primeira amostra é adquirida no instante de sincronismo, s , a segunda em $s+\Delta t$ e a amostra n em $s+(n-1)\Delta t$. Note-se que Δt representa o período de amostragem utilizado e, como tal, este é definido de acordo com a equação 4.1 apresentada anteriormente.

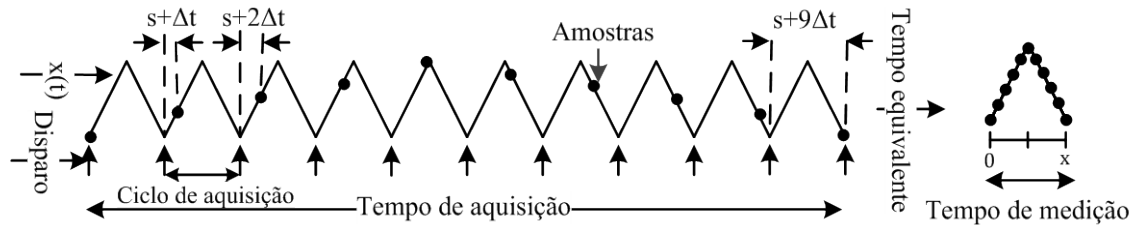


Figura 4.5: Método em tempo-equivalente: amostragem sequencial.

Na amostragem aleatória, conforme representado na figura 4.6, são adquiridas mais do que uma amostra por *ciclo de aquisição*, o que leva à diminuição do *tempo de aquisição* comparativamente à amostragem sequencial. Neste método é utilizado um relógio assíncrono em relação ao sinal de entrada e ao disparo do sincronismo, gerando um sinal de amostragem à frequência máxima de amostragem dos conversores adoptados pelo osciloscópio. Deste modo, após o disparo do sincronismo, o instante de aquisição da primeira amostra é aleatório. Neste contexto, o intervalo de tempo entre o disparo e o instante de aquisição da primeira amostra tem de ser medido, por forma a conhecer-se a posição de cada amostra no *registo de memorização*³³. Assim, é possível organizar sequencialmente no *registo de memorização* as amostras adquiridas, construindo-se a forma de onda do sinal de entrada.

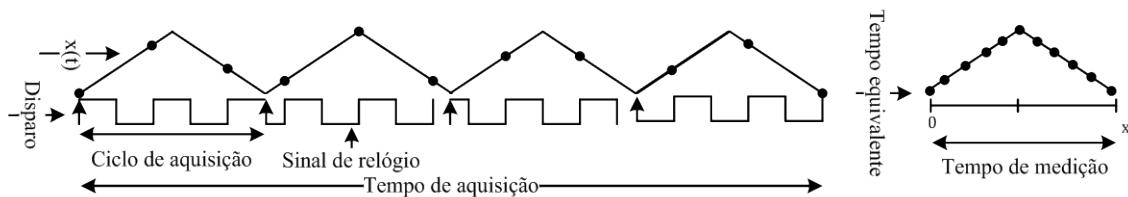


Figura 4.6: Método em tempo-equivalente: amostragem aleatória.

³³ Logicamente, as posições das restantes amostras de cada *ciclo de aquisição*, são determinadas relacionando o período de amostragem utilizado com o intervalo de tempo medido da primeira amostra.

4.3.2. SINCRONISMO

Num osciloscópio o sincronismo (*triggering*) define a amostra do sinal de entrada para a qual se inicia o preenchimento do *registo de memorização*. O sincronismo permite que o osciloscópio represente de forma estável sinais periódicos, e correctamente os sinais transitórios. Para tal, o *instante de sincronismo* (disparo³⁴) ocorre sempre em pontos do sinal de entrada com as mesmas características. Os parâmetros básicos de sincronismo são a amplitude e o declive do sinal. No entanto, actualmente os osciloscópios são capazes de sincronizar o sinal com base em condições específicas de amplitude (*runt pulses triggering*), de tempo (*pulse width, glitch, slew rate, setup-and-hold* e *time-out triggering*) e até definir combinações lógicas entre as condições disponíveis (*logic triggering*) [18].

No âmbito desta tese analisa-se apenas a condição de sincronismo de amplitude e declive. Neste caso, o sincronismo impõem-se pela definição da amplitude e declive a partir do qual o sinal deve ser representado. Na figura 4.7 representa-se a influência do sincronismo na representação do sinal de entrada. Nesta observa-se que o sinal começa a ser representado para a amplitude definida (nível de sincronismo) e, dependendo do declive definido, no flanco ascendente do sinal (declive positivo) ou no flanco descendente (declive negativo) [18].

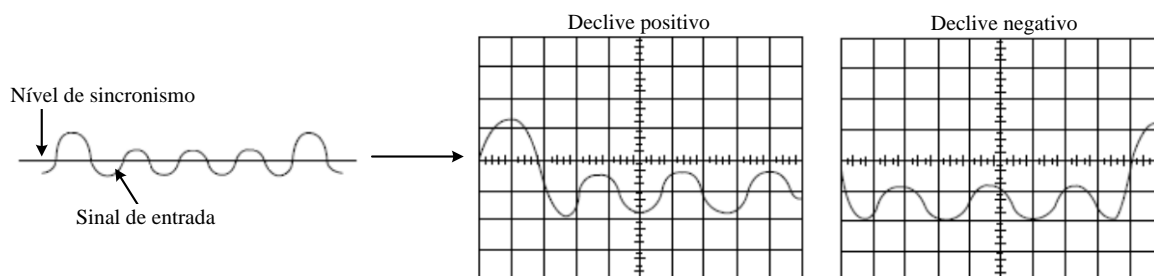


Figura 4.7: Representação de um sinal sincronizado com a amplitude para um declive positivo e negativo.

Para além das condições de sincronismo, os osciloscópios permitem ainda a escolha de três modos de sincronismo: i) normal, ii) automático e iii) disparo único. No modo normal o osciloscópio representa continuamente o sinal de entrada apenas se as condições de sincronismo forem cumpridas, caso contrário, este não representa qualquer forma de onda ou, em última análise, representa a última forma de onda adquirida. Por outro lado, no modo automático, caso as condições de sincronismo não sejam obtidas, o instante de

³⁴ Instante em que as condições de sincronismo se cumprem. O instante de sincronismo marca o início do armazenamento das amostras no *registo de memorização*.

sincronismo é fornecido após um dado intervalo de tempo, independentemente das condições de sincronismo. Assim, o utilizador obtém sempre uma representação do sinal, o que pode ser útil quando se desconhece o sinal de entrada. Por fim, no modo de disparo único, ao serem cumpridas as condições de sincronismo o osciloscópio adquire apenas uma forma de onda, representando-a permanentemente [18][5].

Até agora considerou-se que o sincronismo era estabelecido apenas em relação ao sinal de entrada. No entanto, os osciloscópios permitem que o sincronismo se defina para outras fontes disponíveis no osciloscópio, tais como: i) canais de entrada, ii) sinal da rede eléctrica e iii) fonte externa. Como a maior parte dos osciloscópios possuem mais do que um canal de entrada, a fonte de sincronismo de um dado canal pode definir-se através de um dos demais canais disponíveis. A fonte de sincronismo pode também ser simplesmente o sinal da rede eléctrica ou qualquer fonte externa ligada a uma dada entrada do osciloscópio.

Por fim, importa salientar que os osciloscópios digitais permitem que a posição do *instante de sincronismo* no *registo de memorização* seja definida, permitindo, deste modo, que o *registo de memorização* inclua amostras anteriores ao disparo. Esta capacidade, conhecida por pré-sincronismo, sustem-se no facto do osciloscópio amostrar constantemente o sinal de entrada, independentemente da recepção do disparo. Assim, se as últimas x amostras (onde x é definido pela diferença entre o *comprimento do registo* e a posição definida para o *instante de sincronismo*) que precedem o instante de sincronismo forem armazenadas no *registo de memorização*, estas constituem a forma de onda representada.

Apresentado o papel do sincronismo nos osciloscópios, procede-se com uma breve análise matemática da amostragem periódica de sinais contínuos, apresentando-se um dos princípios matemáticos fundamentais inerentes aos osciloscópios digitais.

4.3.3. BREVE INTRODUÇÃO À AMOSTRAGEM PERIÓDICA DE SINAIS CONTÍNUOS

De modo a perceber-se o processo da amostragem subjacente nos osciloscópios digitais é necessário analisá-la matematicamente. Considere-se o sinal contínuo $x_c(t)$ (sinal de entrada do osciloscópio), onde t é uma variável temporal contínua. Amostrando-se periodicamente $x_c(t)$ com um período T_a , obtém-se o sinal $x_a(k)$ que se expressa por:

$$x_a(k) = x_c(kT_a), \quad -\infty < k < +\infty \quad (4.2)$$

O sinal discreto $x_a(k)$, representa o sinal contínuo $x_c(t)$ nos instantes de amostragem kT_a , conforme apresentado na figura 4.8 [19].

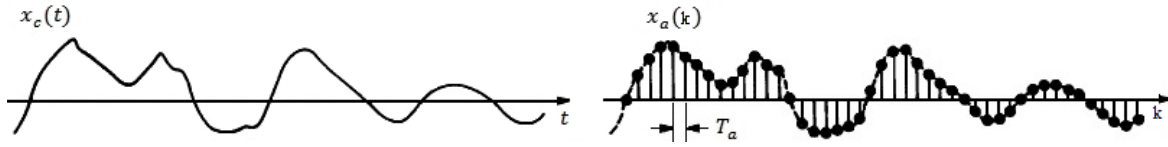


Figura 4.8: Representação, no domínio dos tempos, da amostragem de um sinal contínuo.

Apresentado o resultado da amostragem no domínio dos tempos, atenta-se, agora, aos seus efeitos no domínio das frequências. Assim, representando matematicamente a operação de amostragem pela multiplicação do sinal contínuo, $x_c(t)$, por um pente de impulsos, $p(t)$ com um período T_a , obtém-se [20]:

$$x_a(t) = x_c(t) \times p(t) = \sum_{k=-\infty}^{\infty} x_c(t) \delta(t - kT_a) \quad (4.3)$$

Expressando $p(t)$ pela série de Fourier:

$$p(t) = \frac{1}{T_a} \sum_{k=-\infty}^{\infty} e^{j\Omega_a kt}, \quad (4.4)$$

onde $\Omega_a = \frac{2\pi}{T_a} = 2\pi f_a$ representa a frequência angular de amostragem. O sinal $x_a(t)$ expressa-se agora por:

$$x_a(t) = \frac{1}{T_a} \sum_{k=-\infty}^{\infty} e^{j\Omega_a kt} \times x_c(t) \quad (4.5)$$

Aplicando-se a propriedade de translação na frequência da transformada de Fourier, calcula-se a transformada de Fourier de $x_a(t)$:

$$X_a(j\Omega) = \frac{1}{T_a} \sum_{k=-\infty}^{\infty} X_c(j(\Omega - k\Omega_a)) \quad (4.6)$$

Analisando a transformada $X_a(j\Omega)$, conclui-se que o espectro de $x_a(t)$ corresponde a um conjunto de réplicas do espectro do sinal contínuo $x_c(t)$, deslocadas de múltiplos inteiros de Ω_a e atenuadas em amplitude de $\frac{1}{T_a}$, conforme se representa na figura 4.9.

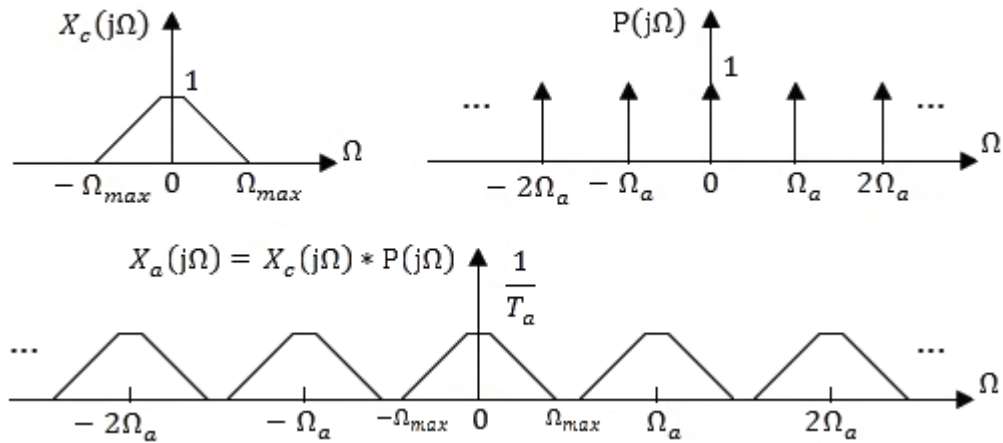


Figura 4.9: Espectros de $x_c(t)$, $p(t)$ e $x_a(t)$ para $f_a > f_{max}$.

Observando o espectro $X_a(j\Omega)$ e atendendo à equação 4.6, onde para $k = 0$ obtém-se $X_a(j\Omega) = \frac{1}{T_a} X_c(j\Omega)$ (banda de base), torna-se claro que um sinal amostrado pode ser reconstruído, i.e., é possível recuperar o sinal contínuo $x_c(t)$ por meio de um filtro passa-baixo ideal com uma frequência de corte entre Ω_{max} e $(\Omega_a - \Omega_{max})$ e com uma amplificação em amplitude igual a T_a . No entanto, o processo de reconstrução só é possível se as amostras do sinal discreto $x_a(k)$ representarem sem ambiguidade o sinal contínuo que o originou. Para cumprir este requisito as condições de amostragem enunciadas pelo teorema da amostragem têm de ser respeitadas. Este teorema estabelece que um sinal contínuo, $x_c(t)$, só pode ser reconstruído através do sinal amostrado $x_a(k)$ se: i) $x_c(t)$ for de banda limitada, i.e., $|X_c(j\Omega)| = 0$ para $|\Omega| > \Omega_{max}$ (onde Ω_{max} é a componente de frequência angular máxima do sinal) e ii) a frequência de amostragem utilizada no processo, $f_a = \frac{1}{T_a}$, for maior que o dobro de f_{max} . Cumprindo-se estas exigências garante-se que $(\Omega_a - \Omega_{max}) > \Omega_{max}$ assegurando-se, desta forma, que as réplicas do espectro de $X_a(j\Omega)$ não se sobrepõem. Caso contrário, se $f_a < 2f_{max}$, conforme representado na figura 4.10, as réplicas do espectro de $X_a(j\Omega)$ sobrepõem-se (fenómeno conhecido por *aliasing*) e, como tal, torna-se impossível recuperar o espectro de $x_c(t)$.

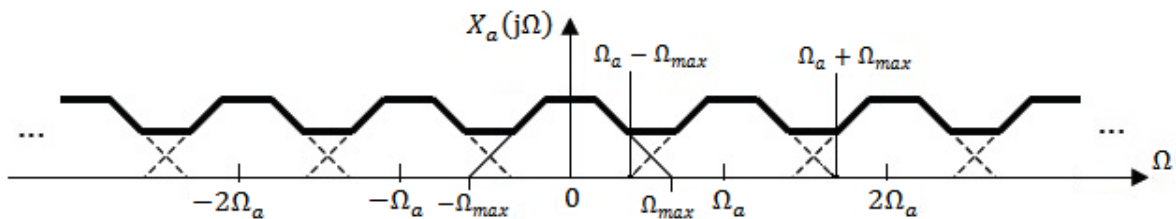


Figura 4.10: Espectro de um sinal amostrado com $f_a < 2f_{max}$.

Desta forma, torna-se claro que a frequência dos conversores limita a largura de banda de um osciloscópio, podendo-se afirmar que a máxima largura de banda disponível de um osciloscópio define-se para metade da frequência de amostragem dos conversores. Esta análise permite, ainda, que se conclua que, respeitadas as condições do teorema de amostragem, o sinal contínuo, amostrado pelo osciloscópio, pode ser reconstruído. No entanto, para representar o sinal contínuo, $x_c(t)$ após a amostragem, os osciloscópios digitais não se vêm obrigados a reconstruí-lo. Estes podem, simplesmente, representar o sinal amostrado $x_a(k)$, garantindo que o número de amostras que o constitui é suficiente para obter-se uma representação fidedigna do sinal.

4.4. INTERPOLAÇÃO

A interpolação é um processo utilizado para aumentar a frequência de amostragem de um sinal previamente amostrado. Deste modo, amostrando-se um dado sinal através de um conversor A/D, respeitando-se o teorema de amostragem, o número de amostras adquiridas pode ser aumentado através do processo de interpolação. Desta forma, obtém-se um novo sinal discreto equivalente ao amostrado a uma frequência de amostragem superior. Percebe-se assim, que o processo de interpolação é de extrema utilidade nos osciloscópios digitais, visto este permitir que se aumente o número de amostras do sinal adquirido e, deste modo, o detalhe do sinal representado no ecrã. Posto isto, este processo é de seguida descrito, por forma a apresentar-se os seus fundamentos e limitações.

Considerando o sinal contínuo $x_c(t)$ amostrado a uma frequência $f_i = \frac{1}{T_i}$ de onde se obtém o sinal discreto $y_i[n] = x_c(nT_i)$, recorre-se à interpolação para gerar $y_n[n] = x_c(nT_n)$, no qual, $T_n = \frac{T_i}{L}$, ou seja, o correspondente a amostrar o sinal $x_c(t)$ a uma frequência $f_n = L \times f_i$. Note-se que L é um número inteiro positivo, denominado factor de interpolação, consistindo a interpolação no cálculo dos $L - 1$ valores do sinal $x(t)$ desconhecidos entre cada amostra do sinal $y_i[n]$.

De modo, a perceber-se o processo de interpolação começa-se por analisar o efeito no domínio das frequências do aumento da frequência de amostragem de um sinal discreto. Neste contexto, assumindo que $y_i[n]$ foi obtido por amostragem de um sinal contínuo, $x_c(t)$, com largura de banda limitada, a uma frequência $f_a > 2f_{max}$. A transformada de Fourier de sinais discretos de $y_i[n]$, $Y_i(e^{j\omega})$, relaciona-se com a transformada de Fourier

de sinais contínuos de $x_c(t)$, $X_c(j\Omega)$ (como já foi analisado na equação 4.6, procedendo-se à mudança de variável $\Omega = \frac{w}{T_i}$) segundo:

$$Y_i(e^{j\omega}) = \frac{1}{T_i} \sum_{k=-\infty}^{\infty} X_c\left(j\frac{w}{T_i} - j\frac{2\pi k}{T_i}\right), \quad (4.7)$$

onde w é a frequência angular discreta $w = \Omega T_i$ ($\Omega = 2\pi f$). Considerando que o sinal $x_c(t)$, é novamente amostrado, mas agora a um período de T_n , em que $T_n = \frac{T_i}{L}$ obtém-se:

$$Y_n(e^{j\omega}) = \frac{1}{T_n} \sum_{k=-\infty}^{\infty} X_c\left(j\frac{w}{T_n} - j\frac{2\pi k}{T_n}\right), \quad (4.8)$$

note-se que a frequência angular discreta é agora $w = \Omega T_n$. Substituindo T_n por $\frac{T_i}{L}$:

$$Y_n(e^{j\omega}) = \frac{L}{T_i} \sum_{k=-\infty}^{\infty} X_c\left(j\frac{wL}{T_i} - j\frac{2\pi kL}{T_i}\right) \quad (4.9)$$

Assim, depreende-se que o espectro de $y_n[n]$ pode-se obter a partir do de $y_i[n]$, visto este ser igual ao de $y_i[n]$, contraído de L (factor de interpolação), amplificado em amplitude, igualmente por L , e periódico de acordo com a nova frequência de amostragem $f_n = Lf_i$.

Conhecendo-se esta correspondência, a questão que se impõe é: como se obtém a partir de $y_i[n]$ o sinal $y_n[n]$? De acordo, com as propriedades da transformada de Fourier de sinais discretos, sabe-se que uma expansão no tempo de $y_i[n]$ corresponde a uma contracção nas frequências. Neste contexto, através da inserção de $L - 1$ amostras, equidistantes, de valor nulo entre cada amostra de $y_i[n]$ (processo de expansão conhecido por *zero stuffing*), aumenta-se a frequência de amostragem de $y_i(n)$ de f_i para $f_n = Lf_i$, resultando $y_{zt}[n]$:

$$y_{zt}[n] = \begin{cases} y_i\left[\frac{n}{L}\right], & n = 0, \pm L, \pm 2L \dots \\ 0, & \text{Caso contrário} \end{cases} \quad (4.10)$$

A inserção de amostras nulas altera a escala temporal de $y_i[n]$ dividindo-a por L e, consequentemente, no domínio das frequências, de acordo com o princípio da dualidade, a escala da frequência é multiplicada por L . Assim, a transformada $Y_i(e^{j\omega_i})$ corresponde à transformada $Y_{zt}(e^{j\omega})|_{w=\frac{w_i}{L}}$, ou seja:

$$Y_{zt}(e^{j\omega}) = Y_i(e^{j\omega L}) \quad (4.11)$$

Deste modo, a transformada de $y_{zt}[n]$, atente-se na figura 4.11 onde $L = 3$, representa a contracção da transformada de $y_i[n]$ segundo o factor L . Assim, para obter-se o espectro

de $Y_n(e^{j\omega})$, expresso pela equação 4.9 e conseqüentemente interpolar as amostras nulas de $y_{zt}[n]$, basta multiplicar $Y_{zt}(e^{j\omega})$ por L e suprimir as réplicas, da banda de base, não múltiplas de L ³⁵ em relação à frequência de amostragem original (i.e., as réplicas que não representam a periodicidade do espectro de um sinal amostrado à nova frequência de amostragem, f_n).

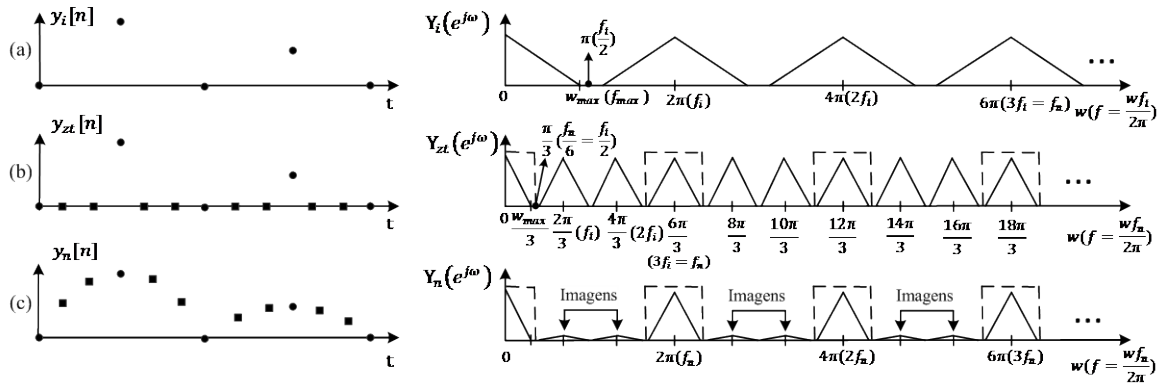


Figura 4.11: Exemplo da representação dos sinais $y_i(t)$, $y_{zt}(t)$, $y_n(t)$, no domínio dos tempos e frequências, para um factor de interpolação $L=3$.

Neste ponto, é claro que um sistema de interpolação, conforme representado na figura 4.12, subdivide-se em duas etapas, primeiro a expansão de $y_i[n]$ produzindo o sinal $y_{zt}[n]$ e, de seguida, a filtragem deste por um filtro, $H(e^{j\omega})$.

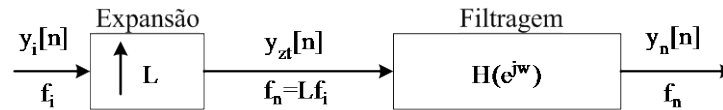


Figura 4.12: Diagrama de blocos de um sistema de interpolação.

A resposta de $H(e^{j\omega})$ expressa-se [20]:

$$|H(e^{j\omega})| = \begin{cases} L, & |w| \leq \frac{w_{max}}{L} \\ 0, & \frac{\pi}{L} \leq |w| \leq \pi \end{cases} \quad (4.12)$$

O facto de, por vezes, desconhecer-se a frequência máxima do sinal $y_{zt}[n]$, w_{max} , partindo-se do princípio que o teorema de amostragem foi respeitado (garantindo, deste

³⁵ Componentes conhecidas por imagens. O número de imagens presentes de 0 a 2π (i.e., numa volta completa de $e^{j\omega}$ em torno da origem) é igual a $L-1$. No exemplo da figura 4.11 onde $L=3$, como se pode observar, existem duas imagens.

modo, que a banda de base de $y_{zt}[n]$ encontre-se entre $-\frac{\pi}{L} \leq |w| \leq \frac{\pi}{L}$) leva a que resposta de $H(e^{j\omega})$ seja projectada para:

$$|H(e^{j\omega})| = \begin{cases} L, & |w| \leq \frac{\pi}{L} \\ 0, & \text{Caso contrário} \end{cases} \quad (4.13)$$

Posto isto, a eficiência de um sistema de interpolação deve-se ao tipo de filtros digitais escolhidos e à estrutura da sua implementação. Neste contexto, no Anexo C, são apresentadas algumas noções básicas e metodologias de implementação de sistemas de interpolação.

Do ponto de vista dos osciloscópios, os sistemas de interpolação são executados na unidade de processamento. Esta encarrega-se de receber as amostras adquiridas pelos conversores e gerar de acordo com as definições do sistema de interpolação as amostras interpoladas. Deste modo, o *registo de memorização* compõe-se por as amostra adquiridas pelos conversores e pelas amostras produzidas pela interpolação, representando, doravante, com mais detalhe o sinal no ecrã.

4.5. ECRÃ

O ecrã de um osciloscópio digital representa a forma de onda adquirida (*registo de memorização*) num sistema de eixos xy , onde o eixo dos xx representa o tempo e o eixo dos yy a amplitude do sinal. Conforme representado na figura 4.13, os eixos são divididos por linhas horizontais e verticais criando uma grelha. Tipicamente, esta grelha compõe-se com oito divisões verticais e dez divisões horizontais. O valor que cada divisão representa é definido nos controlos escala vertical e escala horizontal. Note-se, que a definição da escala vertical está associada à selecção dos circuitos de atenuação, ao passo que, a definição da escala horizontal impõe o *intervalo de medição* utilizado. Tipicamente, estas divisões são ainda divididas por cinco subdivisões, que permitem medir-se com mais exactidão as características de tempo e amplitude dos sinais. Os ecrãs podem também fornecer informações relativas ao estado dos comandos do osciloscópio (e.g., nível de tensão e declive do sistema de sincronismo, escala de amplitude e escala de tempo seleccionadas, etc.) e indicações sobre grandezas características do sinal sob análise (e.g., valor eficaz, valor pico-a-pico, período, frequência, tempo de subida, entre outras) [5].

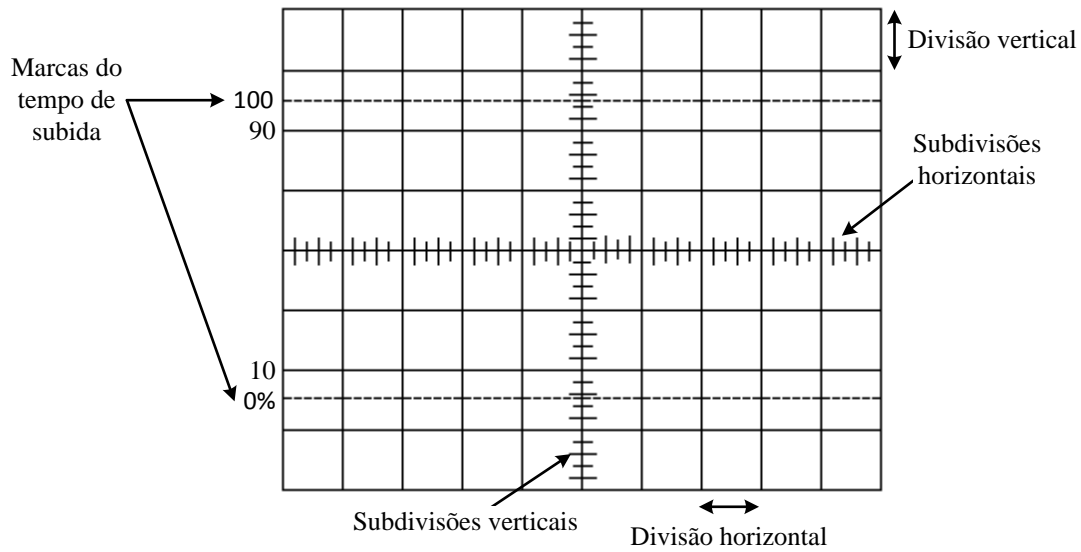


Figura 4.13: Ecrã de um osciloscópio.

4.6. SUMÁRIO

Neste capítulo apresentou-se o princípio de funcionamento e os conceitos fundamentais dos osciloscópios digitais. Analisaram-se as arquitecturas, os circuitos analógicos, o processo de amostragem, sincronismo e interpolação e, por fim, apresentaram-se as características dos seus ecrãs.

No capítulo seguinte inicia-se a descrição do projecto do osciloscópio digital desenvolvido no âmbito desta tese.

5. PROJECTO DO OSCILOSCÓPIO DIGITAL

O osciloscópio digital será um instrumento de medição virtual reconfigurável inteligente, uma vez que é baseado na norma IEEE 1451.0. Este é implementado numa FPGA e controlável através de uma interface desenvolvida em *software*. O osciloscópio, em si, implementará uma arquitectura série tratando-se, portanto, de um DSO que disponibilizará as funcionalidades básicas de um osciloscópio digital, permitindo a correcta representação de sinais ao longo do tempo.

Este capítulo apresenta o projecto do osciloscópio digital. Inicia-se com a apresentação da arquitectura genérica do osciloscópio baseada na norma 1451.0, seguindo-se uma descrição das suas características e especificações funcionais.

5.1. ARQUITECTURA BASEADA NA NORMA IEEE 1451.0

A arquitectura genérica do osciloscópio, tal como representado na figura 5.1, basear-se-á na norma 1451.0. Esta arquitectura integra o TIM que incorporará um *TransducerChannel* (TC) denominado Módulo Osciloscópio Digital (MOD), uma estrutura de dados (TEDS) e um módulo de comunicação.

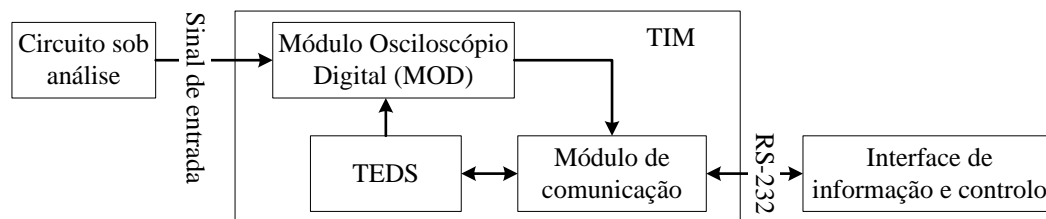


Figura 5.1: Arquitectura genérica do osciloscópio digital.

O processador de rede (NCAP) definido pela norma 1451.0, não será implementado, visto que o TIM não se conecta a nenhuma rede de comunicação. Do mesmo modo, os registos de estados, bem como as interfaces de programação definidas pela norma 1451.0, não serão implementados, dada sua complexidade exceder as necessidades do projecto.

O TIM estabelecerá uma ligação ponto a ponto com a interface de informação e controlo, a qual consistirá numa interface gráfica utilizada para controlar e apresentar os sinais adquiridos pelo osciloscópio. Através do módulo de comunicação, o TIM comunicará com um computador, onde a interface de informação e controlo estará instalada. A transmissão de dados realizar-se-á através de uma interface de comunicação série RS-232 bidireccional (*full-duplex*) a uma taxa de transmissão de 125kbps com um stop bit e oito bits de dados. O fluxo de informação entre o TIM e o computador definir-se-á pelas mensagens de comando e resposta estabelecidas pela norma 1451.0. O endereço das mensagens enviadas para o TIM, tal como definido pela norma, será zero, e o endereço do osciloscópio será um, i.e., o primeiro dedicado aos TCs.

O TIM possuirá apenas dois estados de operação, *Inicialização* e *Activo*. Já o MOD beneficiará dos três estados de operação definidos pela norma para um TC, a saber, *Inicialização*, *Inactivo* e *Operacional*. A definição do estado de operação do TIM e do osciloscópio corresponderá aos comandos e acções estabelecidos pela norma.

O modo de funcionamento do osciloscópio será totalmente definido numa TEDS. Esta TEDS poderá ser lida e escrita pelo utilizador através da interface de informação e controlo, permitindo-lhe, deste modo, definir e monitorizar o modo de funcionamento do osciloscópio.

De seguida, descrevem-se os blocos que integram o TIM: i) Módulo Osciloscópio Digital, ii) TEDS, iii) Módulo de comunicação, e iv) Interface de informação e controlo.

5.2. MÓDULO OSCILOSCÓPIO DIGITAL

O processamento digital de sinal necessário ao osciloscópio será implementado, totalmente, no MOD. Este será descrito na FPGA, aproveitando deste modo todas as suas potencialidades, i.e., processamento paralelo, altos desempenhos, etc. Assim, o MOD enviará ao computador o *registo de memorização*³⁶ pronto a ser representado na interface de informação e controlo. O formato das amostras do registo de memorização, seguirá a representação em ponto flutuante de 32 bits estabelecida pela norma IEEE 754³⁷. Deste modo, as amostras obedecerão a um formato normalizado, facilitando a sua interoperabilidade com sistemas computacionais. Ao nível da implementação, importa referir que o conversor A/D utilizado será o LTC[®]1407A-1³⁸, visto as suas características contribuírem para o projecto do MOD, como se descreve mais à frente. A arquitectura definida para este módulo é apresentada na figura 5.2 e detalhada nas subsecções seguintes.

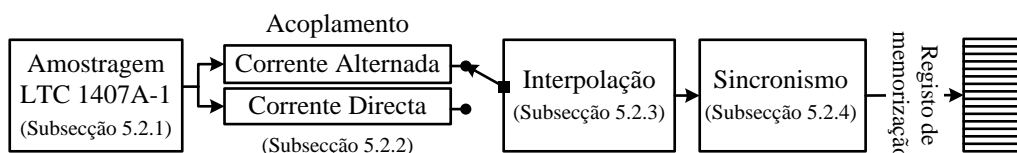


Figura 5.2: Arquitectura do Módulo Osciloscópio Digital.

Note-se que, não é projectado um circuito que realize o condicionamento do sinal de entrada do conversor. Como tal, o *intervalo de medição* do osciloscópio deverá corresponder à gama de tensões de entrada do conversor, ou seja, de -1.25V a 1.25V. Posto

³⁶ Note-se que o *registo de memorização* corresponde, à luz da norma 1451, ao DS do Módulo Osciloscópio Digital.

³⁷ IEEE Standard for Floating-Point Arithmetic.

³⁸ O *datasheet* do conversor encontra-se disponível em: <http://cds.linear.com/docs/en/datasheet/14071fb.pdf>.

isto, de seguida, descreve-se o projecto do MOD, detalhando-se a amostragem, o acoplamento, a interpolação e o sincronismo.

5.2.1. AMOSTRAGEM

O MDO utilizará o método de amostragem em tempo-real, apresentado na subsecção 4.3.1. O conversor A/D responsável pela amostragem, tal como mencionado anteriormente, será o LTC[®]1407A-1, cujas características limitam o processo de amostragem, i.e., este conversor exige 34 ciclos de relógio com um período mínimo de 19.6ns para adquirir uma amostra. Deste modo, a sua frequência máxima de amostragem é de 1.5MHz. No entanto, considerando que este é controlado por uma FPGA com um relógio de 20ns, a máxima frequência possível é de 1.470588235MHz. A frequência de amostragem necessária ao osciloscópio (f_{ne}) depende de cada *tempo de medição* e do *comprimento de registo*, segundo a equação 4.1³⁹ apresentada no capítulo anterior. O osciloscópio terá um *registo de memorização* com um *comprimento de registo* fixo de 2500 amostras⁴⁰ e 16 *tempos de medição*. Com o *comprimento de registo* fixo, à medida que o *tempo de medição* aumenta, a f_{ne} diminuirá, de forma a respeitar-se a equação 4.1. Para alguns *tempos de medição*, dadas as limitações do conversor, não será possível preencher o *registo de memorização* em tempo-real apenas com as amostras provenientes do conversor, impondo-se, deste modo, a interpolação das amostras adquiridas. Por outras palavras, a frequência de amostragem do conversor (f_c), para alguns *tempos de medição*, não consegue definir-se com a f_{ne} exigida, sendo necessário recorrer-se a um factor de interpolação (L) que estabeleça a igualdade $f_c \times L = f_{ne}$. Na tabela 5.1, apresentam-se os *tempos de medição* definidos, a f_{ne} , a f_c , o número de amostras adquiridas pelo conversor para cada *tempo de medição* e o factor de interpolação exigido para se preencher o *registo de memorização* de 2500 amostras em tempo-real, i.e., o factor de interpolação que imponha $f_c \times L = f_{ne}$.

³⁹ Nesta equação, a taxa de amostragem deve de ser compreendida como a f_{ne} .

⁴⁰ O *comprimento de registo* de 2500 amostras garantirá o detalhe da representação do sinal medido. Com este *comprimento de registo*, o *registo de memorização* obrigará à utilização de uma memória de 10Kbytes (2500×32bits).

Tabela 5.1: Tempos de medição, frequência de amostragem e factores de interpolação utilizados.

Tempo de medição	Frequência de amostragem necessária (f_{ne})	Frequência de amostragem do conversor (f_c)	Amostras adquiridas*	Factor de Interpolação (L)
20us	125MHz	1.25MHz	25	100
50us	50MHz	1.25MHz	62.5	40
100us	25MHz	1.25MHz	125	20
200us	12.5MHz	1.25MHz	250	10
500us	5MHz	500kHz	250	10
1ms	2.5MHz	250kHz	250	10
2ms	1.25MHz	125kHz	250	10
5ms	500kHz	50kHz	250	10
10ms	250kHz	25kHz	250	10
20ms	125kHz	12.5kHz	250	10
50ms	50kHz	5kHz	250	10
100ms	25kHz	2.5kHz	250	10
200ms	12.5kHz	1.25kHz	250	10
500ms	5kHz	500Hz	250	10
1s	2.5kHz	250Hz	250	10
2s	1.25kHz	125Hz	250	10

*Número de amostras adquiridas pelo conversor: Tempo de medição $\times f_c$.

Note-se que, o produto do número de amostras adquiridas por L, resulta para todos os tempos de medição em, exactamente, 2500 amostras⁴¹. Desta forma, garante-se que o osciloscópio não apresentará *erro de medição* no eixo horizontal, i.e., no tempo de representação do sinal. Repare-se ainda que, a partir do *tempo de medição* de 2ms, a f_c poderia ser igual f_{ne} , beneficiando estes *tempos de medição* de uma f_c dez vezes superior à projectada, prescindindo-se, desta forma, da interpolação. O que traria um aumento da largura de banda disponível para cada tempo de medição. Contudo, esta abordagem acarreta duas desvantagens que pesaram na opção tomada. Em primeiro lugar, esta exigiria a implementação de mais um filtro passa baixo que eliminasse as frequências superiores para metade da f_c , i.e., um filtro *anti-aliasing*⁴². A outra desvantagem aconteceria quando o método de acoplamento CA fosse utilizado. Como se apresenta mais à frente, este método requer a utilização de um filtro passa alto com uma frequência normalizada de passagem de 0.03. Neste contexto, por exemplo, para o tempo de medição de 2s, a f_c seria de 1.25kHz e, por conseguinte, com o acoplamento em CA, a banda de passagem disponível seria de 18.75Hz a 500Hz⁴³ (1.25kHz/2.5). Note-se que, os sinais com frequências no intervalo de [1Hz, 18.75Hz], aos quais este *tempo de medição* seria útil visto representar poucos períodos do sinal, não pertenceriam à sua banda de passagem. Porém, seria possível

⁴¹ Consequência do resultado de $L=f_{ne}/f_c$ ser sempre um número inteiro.

⁴² Note-se que os filtros utilizados no processo de interpolação realizam, tacitamente, esta função, prescindindo-se, deste modo, de um filtro *anti-aliasing*.

⁴³ O teorema de amostragem impõe que a f_a seja maior que o dobro da frequência do sinal amostrado. Neste sentido, considera-se que a frequência máxima do sinal amostrado define-se para $f_a/2.5$.

representar 1000 períodos de um sinal de 500Hz (embora o detalhe da representação fosse muito limitado), o que na prática não terá grande utilidade. Neste sentido, conclui-se que para esta opção, com o acoplamento em CA, o osciloscópio representaria mais períodos de sinais de altas frequências, visto utilizar uma f_c mais elevada, mas, em contrapartida, seria incapaz de medir sinais com frequência inferiores a 18.75Hz.

Efectuada a amostragem do sinal de entrada pelo conversor, utilizando as especificações enunciadas, as amostras adquiridas são, de seguida, recebidas pelo módulo de acoplamento, que impõe o método de acoplamento definido pelo utilizador.

5.2.2. ACOPLAMENTO

O módulo de acoplamento projectado dispõe dos métodos de CD e CA, apresentados na subsecção 4.2.1. Já o método de ligação à massa não será fornecido. Como o osciloscópio não permitirá a deslocação do sinal no eixo vertical, este não apresentaria qualquer utilidade.

O método CD dispensa considerações, visto traduzir-se na ligação directa entre o conversor e o módulo de interpolação. Em relação ao método de CA, responsável por filtrar a componente contínua do sinal, este será implementado digitalmente através de um filtro *Finite Impulse Response* (FIR) passa-alto. O filtro FIR projectou-se no MATLAB® com as seguintes especificações:

- Frequência de passagem normalizada⁴⁴: 0.03;
- Frequência de corte normalizada: 0;
- Desvio máximo na banda de passagem: 0.001dB;
- Atenuação mínima na banda de rejeição⁴⁵: -80dB.

De forma a cumprir com estas especificações, a ordem do filtro foi estimada com base no algoritmo Parks-McClellan resultando em 318 coeficientes. Deste modo, projectou-se o filtro, utilizando o referido algoritmo com o número de coeficientes estimados e com as frequências de corte e passagem indicadas, obtendo-se a resposta em frequência apresentada na figura 5.3.

⁴⁴ Frequência normalizada é igual à frequência real a dividir por metade da frequência de amostragem.

⁴⁵ No caso, a banda de rejeição corresponde à frequência de corte.

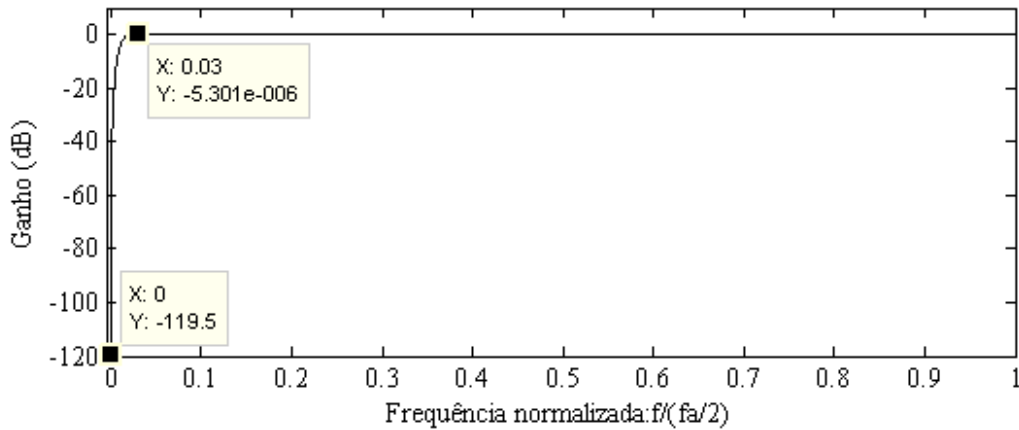


Figura 5.3: Resposta em frequência do filtro utilizado para eliminar a componente contínua.

Note-se que o filtro apresenta uma atenuação de -119.5dB para a frequência contínua e para a frequência normalizada de passagem 0.03, a atenuação do filtro é de -5.301×10^{-6} dB. Na banda de transição, i.e., no intervalo de [0, 0.03], a atenuação média do filtro é de -7.258dB. Na banda de passagem, i.e., no intervalo de [0.03, 1], a gama do ganho do filtro é de 1.101×10^{-5} dB, tal como se depreende na figura 5.4, onde se representa o valor máximo e mínimo neste intervalo.

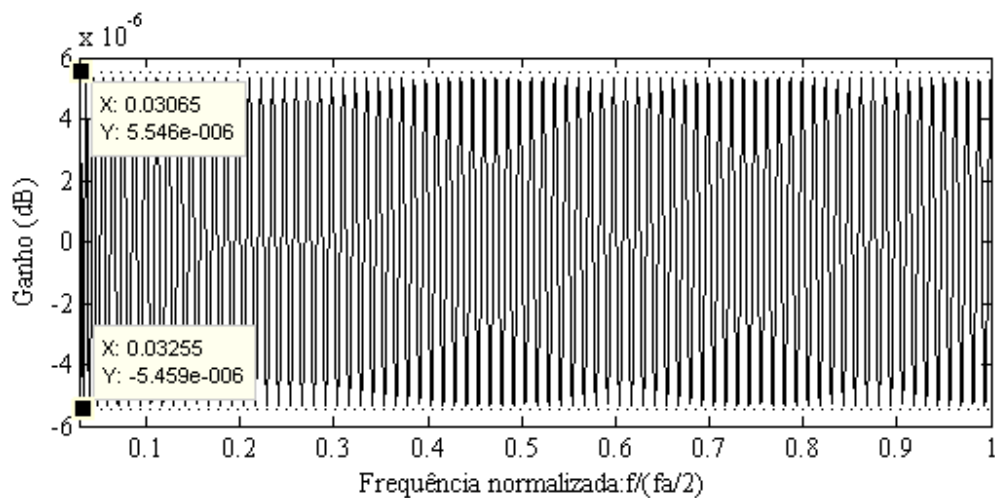


Figura 5.4: Resposta em frequência da banda de passagem do filtro utilizado para eliminar a componente contínua.

À saída do módulo de acoplamento as amostra adquiridas pelo conversor já se encontram processadas de acordo com o método de acoplamento vigente, seguindo-se a sua interpolação.

5.2.3. INTERPOLAÇÃO

A interpolação será efectuada por filtros Cascaded Integrator-Comb (CIC) interpoladores compensados com filtros FIR interpoladores polifásicos, resultando, deste modo, no sistema de interpolação multi-estágio apresentado na figura 5.5. Atente-se que as bases teóricas utilizadas no projecto do sistema de interpolação encontram-se descritas no Anexo C desta tese.

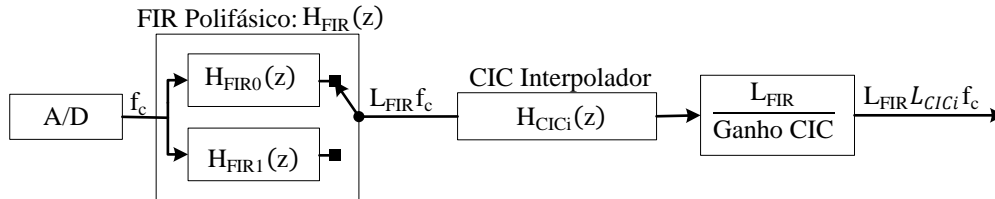


Figura 5.5: Arquitectura utilizada para o sistema de interpolação multi-estágio.

O filtro FIR fornecerá um factor de interpolação mínimo igual a dois ($L_{FIR}=2$) delegando-se para o filtro CIC um factor de interpolação variável (L_{CiCi}) determinado de acordo com o exigido para cada *tempo de medição* definido na tabela 5.1. O filtro CIC é projectado com quatro estágios ($N=4$), um atraso unitário ($M=1$) e um factor de interpolação (L_{CiCi}) que, servindo os diferentes *tempos de medição*, assume os valores de 50, 20, 10 ou 5. O filtro FIR será implementado através de uma estrutura polifásica reduzindo-se, desta forma, o número de multiplicações necessárias e prescindindo-se do processo de expansão⁴⁶. Este é projectado com 100 coeficientes⁴⁷ resultando, através da sua decomposição polifásica, em dois filtros de 50 coeficientes. De modo a compensar-se a resposta do filtro CIC na sua banda de passagem, projectam-se quatro filtros FIR, um para cada factor de interpolação do filtro CIC⁴⁸. A banda de passagem do filtro CIC define-se em relação à frequência de amostragem do conversor (f_c), de acordo com 4.13, no intervalo de 0Hz a $(f_c/2)/(L_{FIR} \times L_{CiCi})$ Hz. Neste contexto, para $L_{CiCi}=50$ a banda de passagem (definida através da frequência normalizada) do filtro CIC encontra-se no intervalo de $[0, 0.01]$, para $L_{CiCi}=20$ no intervalo de $[0, 0.025]$, para $L_{CiCi}=10$ no intervalo de $[0, 0.05]$ e para $L_{CiCi}=5$ no intervalo de $[0, 0.1]$. Por fim, neste intervalo a amplificação em amplitude

⁴⁶ Ver subsecção Filtros FIR polifásicos do Anexo C desta tese.

⁴⁷ O filtro FIR é projectado com 100 coeficientes, dado que, com esta ordem garante-se uma compensação satisfatória da banda de passagem do filtro CIC, que coaduna num erro aceitável na medição do sinal de entrada.

⁴⁸ Ver subsecção Filtros CIC interpoladores compensados do Anexo C desta tese.

$(L_{\text{FIR}} \times L_{\text{CIC}_i})$, implícita ao processo de interpolação, é estabelecida à saída do filtro CIC. Note-se que, a amplificação imposta pelo filtro FIR é igual a 2 ($L_{\text{FIR}}=2$). No entanto, a amplificação do filtro CIC (L_{CIC_i}) inclui-se no cálculo do seu ganho, determinado através da equação c.13 apresentada no Anexo C desta tese. Deste modo, o valor da amplificação resulta no quociente $2/\text{Ganho CIC}$, onde o ganho do filtro CIC, segundo as especificações já enunciadas para $L_{\text{CIC}_i}=50, 20, 10$ e 5 é, respectivamente, 125000, 8000, 1000 e 125.

Apresenta-se agora a título de exemplo, o projecto do filtro FIR projectado, para o factor de interpolação de 100, i.e., $L_{\text{FIR}}=2$ e $L_{\text{CIC}_i}=50$. Antes de mais, é necessário projectar o filtro CIC, que se define com $N=4, M=1$ e $L_{\text{CIC}_i}=50$, vindo a sua resposta em frequência apresentada na figura 5.6.

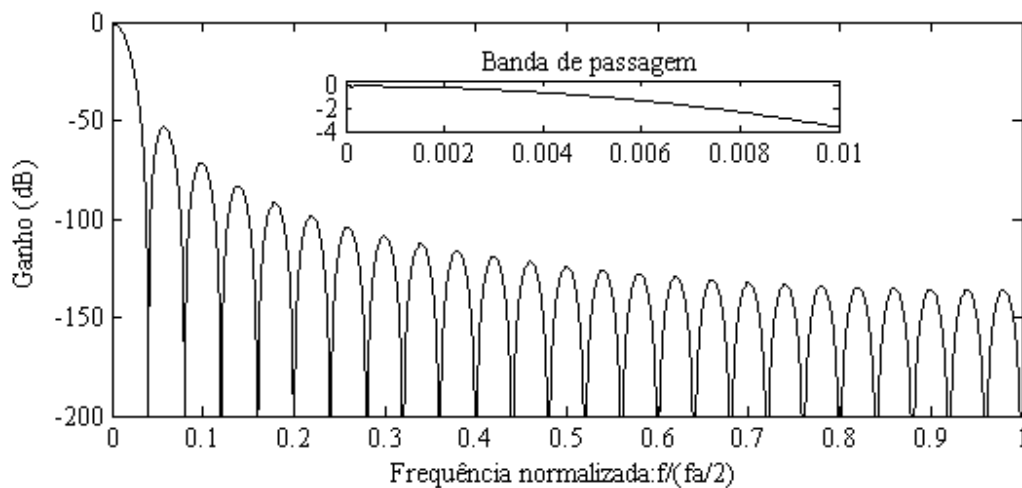


Figura 5.6: Resposta em frequência do filtro CIC utilizado no sistema de interpolação para $L=100$.

O filtro FIR define um factor de interpolação $L_{\text{FIR}}=2$ e, como tal, é projectado com uma frequência de corte normalizada de 0.5 ($1/L_{\text{FIR}}$). A banda de passagem do filtro CIC, tal como mencionado anteriormente, encontra-se no intervalo de $[0, 0.01]$ estando o filtro FIR incumbido de compensar este intervalo, de modo a melhorar a sua resposta. Para tal, neste intervalo o filtro FIR terá de impor uma amplitude inversa à do filtro CIC. Relembre-se que a resposta em frequência do filtro FIR, devido ao processo de expansão (*zero stuffing*) realizado pelo filtro CIC, é contraída por L_{CIC_i} ⁴⁹, de modo que, o intervalo de $[0, 0.5]$ do filtro FIR, após a contracção, corresponde ao intervalo de $[0, 0.01]$, i.e., à banda de passagem do filtro CIC. Deste modo, de forma a realizar-se a compensação, a amplitude do filtro FIR no intervalo de $[0, 0.5]$ define-se como o inverso da amplitude do filtro CIC no

⁴⁹ Ver resposta do filtro FIR contraída $H_{\text{FIR}}(z^{50})$ na figura 5.8.

intervalo de $[0, 0.01]$. Considerando-se estas especificações, recorrendo-se ao MATLAB^{®50}, determinaram-se os 100 coeficientes do filtro FIR ($H_{FIR}(z)$), cuja resposta em frequência é a apresentada na figura 5.7.

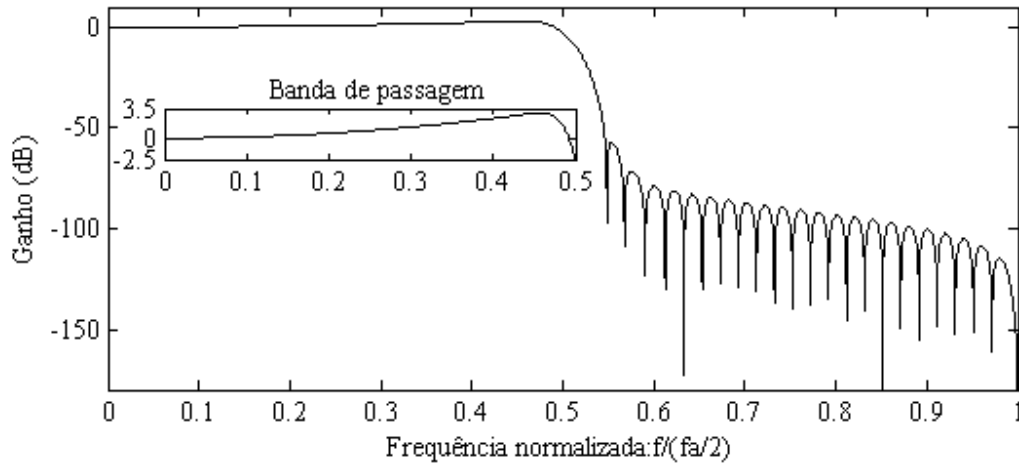


Figura 5.7: Resposta em frequência do filtro FIR utilizado no sistema de interpolação para $L=100$.

Determinados os coeficientes do filtro FIR, através da equação c.5 apresentada no 0, definiram-se os seus equivalentes polifásicos $H_{FIR0}(z)$ e $H_{FIR1}(z)$. Neste caso, como $L_{FIR}=2$ a decomposição polifásica traduz-se na atribuição dos coeficientes de ordem par ao filtro $H_{FIR0}(z)$ e dos coeficientes de ordem impar ao filtro $H_{FIR1}(z)$.

Na figura 5.8 apresentam-se as respostas do filtro FIR contraído $H_{FIR}(z^{L_{CIC}})$ e do filtro CIC $H_{CIC}(z)$, das quais resulta, do seu produto, a resposta final do sistema de interpolação.

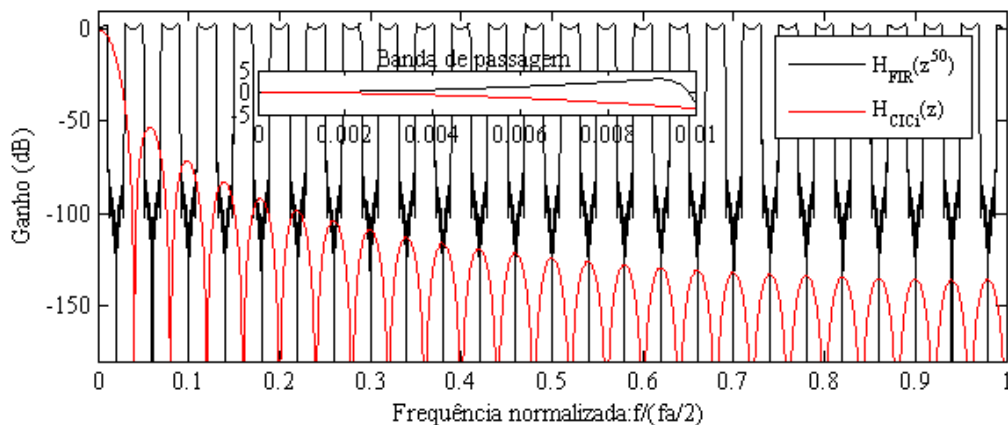


Figura 5.8: Respostas em frequência dos filtros FIR contraído e do filtro CIC utilizados no sistema de interpolação para $L=100$.

⁵⁰ O projecto do filtro realizou-se com a função `fir2` do MATLAB[®], que permite definir a amplitude da resposta de um filtro de forma arbitrária. Esta função é definida em: <http://www.mathworks.com/help/signal/ref/fir2.html>.

Note-se que os zeros do filtro CIC, tal como era de esperar, cancelam as imagens do filtro FIR, e que na banda de passagem os filtros possuem amplitudes inversas. A resposta final do sistema é a apresentada na figura 5.9.

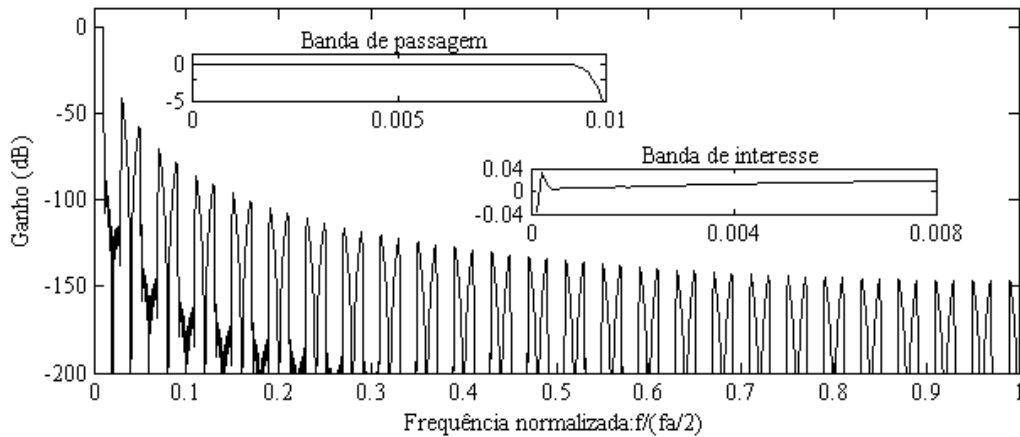


Figura 5.9: Resposta em frequência do sistema de interpolação para L=100.

Em relação à resposta em frequência do sistema, importa referir que na banda de rejeição, i.e., para frequências normalizadas maiores que 0.01, a atenuação média é de -182dB com um mínimo de -8.169dB e um máximo de -460dB. No que se refere à banda de passagem, o ganho médio é de -0.1687dB, com um mínimo de -6.072dB e um máximo de 0.03205dB. Neste ponto, importa lembrar que embora a banda de passagem esteja definida até à frequência normalizada de 0.01 (metade da frequência de amostragem do conversor 1, a dividir pelo factor de interpolação 100). Pelo teorema da amostragem, sabe-se que a frequência normalizada do sinal de entrada tem de ser menor que 0.01. Assim, estipulou-se que a frequência do sinal de entrada terá de ser menor ou igual que 2.5 da f_c . Por exemplo, para f_c igual 1.25MHz o sinal de entrada tem uma frequência máxima admissível de 500kHz. Considerando o factor de interpolação 100, o espectro da banda de base de um sinal de entrada com uma frequência máxima de 500kHz, encontra-se, indubitavelmente, no intervalo de [0Hz, 5kHz (500kHz/100)], o que corresponde ao intervalo normalizado de [0, 0.008 (5kHz/(1.25MHz/2))]. Assim, pode-se afirmar, que a “banda de interesse” do sistema de interpolação encontra-se neste intervalo onde o valor médio do ganho da sua resposta é 0.01179dB (1.001358) com um mínimo de -0.03455dB (1.003986) e um máximo de 0.03205dB (1.003697). Deste modo, para este factor de interpolação um sinal com X Volts de amplitude com uma frequência entre 0Hz a 500kHz à saída do sistema de interpolação, apresenta uma amplitude média de $X \times 1.001358V$. Por exemplo, um sinal de

1V é amplificado em média para 1.001358V, apresentando, deste modo, um erro médio de 1.358mV.

Através do sistema de interpolação, por cada amostra adquirida pelo conversor serão interpoladas em tempo-real $L_{FIR} \times L_{CICi}$ amostras, o que corresponde ao aumento da frequência de amostragem do conversor (f_c) para $L_{FIR} \times L_{CICi} \times f_c$. Assim, à saída do sistema de interpolação a frequência de amostragem será a frequência de amostragem necessária (f_{ne}) para cada tempo de medição, seguindo-se, deste modo, o sincronismo que definirá as 2500 amostras que serão guardadas no registo de memorização do osciloscópio.

5.2.4. SINCRONISMO

O osciloscópio empregará apenas a condição de amplitude e declive descrita na subsecção 4.3.2 desta tese, servindo-se para a sua implementação da lógica e dos circuitos de comparação apresentados na figura 5.10.

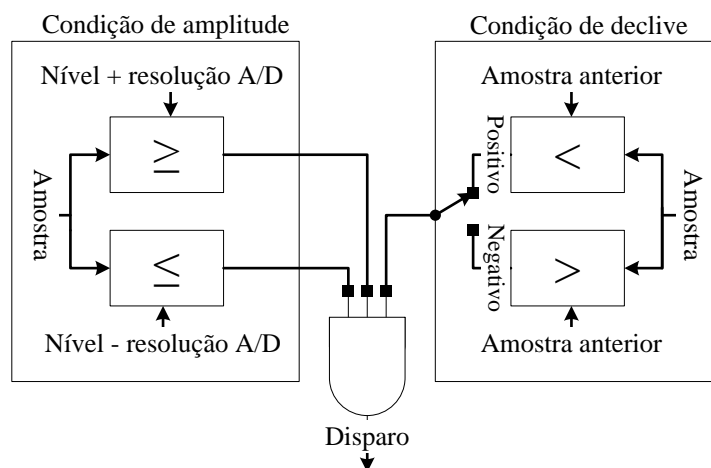


Figura 5.10: Arquitectura do sistema de sincronismo.

A condição de amplitude determinará se a amplitude da amostra coincide com o valor definido para o nível de sincronismo. O nível de sincronismo será atribuído pelo utilizador através da interface gráfica. A interface permitirá a definição de qualquer valor com duas casas decimais dentro do *intervalo de medição* do osciloscópio. Neste sentido, de modo à condição de amplitude respeitar-se, a amplitude da amostra tem de encontrar-se no intervalo de $[Nível + Resolução A/D \leq amostra \leq Nível - Resolução A/D]$. Para a condição de declive, o utilizador, através da interface gráfica, escolherá entre o declive positivo (ascendente) e negativo (descendente). Quando o declive for positivo, a amplitude da amostra actual terá de ser maior do que a da amostra anterior. Quando for negativo, terá de

ser menor. Respeitadas as condições de amplitude e declive, será gerado o sinal de disparo, iniciando-se, neste instante, o preenchimento do *registo de memorização*.

Completando-se o *registo de memorização* com 2500 amostras, inicia-se o seu envio para o computador, mediante o módulo de comunicação. Neste, a forma de onda do sinal medido, definida no *registo de memorização*, será representada através da interface de informação e controlo descrita mais à frente.

Detalhado o projecto do MOD, segue-se a definição da sua estrutura de dados que terá por objectivo a descrição das suas características e o controlo do seu modo de funcionamento.

5.3. TEDS

Das quatro TEDSs obrigatórias definidas pela norma 1451.0, apenas se implementará a TransducerChannel TEDS (TC_TEDS), responsável por definir as informações específicas de um TC, no caso, o MDO. As restantes TEDS obrigatórias, nomeadamente, Meta_TEDS, User's Transducer Name TEDS e PHY TEDS não serão definidas, visto não fornecerem informação revelante para o projecto.

A estrutura geral da TC_TEDS construiu-se com os campos: i) tamanho da TEDS, que indica o número de octetos da estrutura, ii) bloco de dados, que contém informação específica da TEDS e iii) *checksum*, que comprova a integridade dos dados dos campos anteriores. O primeiro campo definido é o bloco de dados, visto que os restantes campos dependem deste. O campo bloco de dados da TC_TEDS é constituído pelo conjunto de campos apresentados no Anexo A, formatados segundo a estrutura TLV definida pela norma 1451.0. Na tabela 5.2 são apresentados os campos definidos para a TC_TEDS, acompanhados pela estrutura de octetos resultante em formato hexadecimal. Conforme se pode constatar nem todos os campos definidos pela norma serão implementados. Note-se ainda que são descritos três novos campos dedicados ao osciloscópio que especificam a escala horizontal, o método de acoplamento e o declive do sincronismo. Dos campos descritos realce-se o campo *SampMode*. Este determina o modo de amostragem do TC e é definido com o modo *Immediate operation* descrito pela norma. No entanto, o modo de amostragem do osciloscópio não obedecerá à descrição da norma deste modo de amostragem. Ao contrário do descrito para este modo, o osciloscópio não esperará pelo comando *Read TC data-set segment* para iniciar a amostragem, bastando-lhe para tal, que se encontre no estado operacional.

Tabela 5.2: Campos e estrutura do bloco de dados da TC_TEDS.

Campos	Octetos	Campos	Octetos
Cabeçalho de identificação da TC_TEDS <ul style="list-style-type: none"> • Tipo: 3 TEDSID • Tamanho: 4 octetos • Família: 0 IEEE1451.0 • Classe: 3 ChanTEDS • Versão: 1 versão original • Nº octetos do campo tamanho: 1 octeto 	<ul style="list-style-type: none"> 03 04 00 03 01 01 	Definição do DS <ul style="list-style-type: none"> • Tipo: 19 DataSet • Tamanho: 33 octetos • Tipo: 43 Repeats <ul style="list-style-type: none"> • Tamanho: 2 octeto • Tamanho DS: 2500; 1º Octeto:9; 2º Octeto:196 • Tipo: 44 SOrigin <ul style="list-style-type: none"> • Tamanho: 4 octetos • Nível de sincronismo: 0 0V (valor inicial) • Tipo: 45 StepSize <ul style="list-style-type: none"> • Tamanho: 4 octetos • Diferença mínima entre amostras consecutivas:0 0V • Tipo: 46 SUnits <ul style="list-style-type: none"> • Tamanho: 15 octetos (0F) • Tipo: UnitType 50 sistema de unidades <ul style="list-style-type: none"> • Tamanho: 1 octeto (01) • SI: PUI_SI_UNITS 0 • Tipo: Meters 53 <ul style="list-style-type: none"> • Tamanho: 1 octeto • Expoente da unidade: m², 132 • Tipo: Kilogram 54 <ul style="list-style-type: none"> • Tamanho: 1 octeto • Expoente da unidade: kg¹, 130 • Tipo: Seconds 55 <ul style="list-style-type: none"> • Tamanho: 1 octeto • Expoente da unidade: s⁻³, 122 • Tipo: Amperes 56 <ul style="list-style-type: none"> • Tamanho: 1 octeto • Expoente da unidade: A⁻¹, 126 	<ul style="list-style-type: none"> 13 21 2B 02 09 C4 2C 04 00 00 00 2D 04 00 00 00 00 2E 0F 32 01 00 35 01 84 36 01 82 37 01 7A 38 01 7E
Definição do TC como sensor <ul style="list-style-type: none"> • Tipo: 11 ChanType • Tamanho: 1 octetos • Tipo de TC: 0 Sensor 	<ul style="list-style-type: none"> 0B 01 00 		
Unidade física do TC Volt=m²kgs⁻³A⁻¹ <ul style="list-style-type: none"> • Tipo: 12 PhyUnits • Tamanho: 15 octetos • Tipo: 50 UnitType <ul style="list-style-type: none"> • Tamanho: 1 octeto • Sistema de unidades: 0 PUI_SI_UNITS • Tipo: 53 Meters <ul style="list-style-type: none"> • Tamanho: 1 octeto • Expoente da unidade: 132 m² • Tipo: 54 Kilogram <ul style="list-style-type: none"> • Tamanho: 1 octeto • Expoente da unidade: 130 kg¹ • Tipo: 55 Seconds <ul style="list-style-type: none"> • Tamanho: 1 octeto • Expoente da unidade: 122 s⁻³ • Tipo: 56 Amperes <ul style="list-style-type: none"> • Tamanho: 1 octeto • Expoente da unidade: 126 A⁻¹ 	<ul style="list-style-type: none"> 0C 0F 32 01 00 35 01 84 36 01 82 37 01 7A 38 01 7E 		
Valor mínimo de medição 0.4V <ul style="list-style-type: none"> • Tipo: 13 LowLimit • Tamanho: 4 octetos • Valor mínimo: 0.4V; 1º Octeto:62; 2º Octeto:204; 3º Octeto:204; 4º Octeto:205 	<ul style="list-style-type: none"> 0D 04 3E CC CC CD 		
Valor máximo de medição 2.9V <ul style="list-style-type: none"> • Tipo: 14 HiLimit • Tamanho: 4 octetos • Valor mínimo: 2.9V; 1º Octeto:64; 2º Octeto:57; 3º Octeto:153; 4º Octeto:154 	<ul style="list-style-type: none"> 0E 04 40 39 99 9A 		
Resolução do osciloscópio <ul style="list-style-type: none"> • Tipo: 15 OError • Tamanho: 4 octetos • Resolução: 0.15mV; 1º Octeto:57; 2º Octeto:29; 3º Octeto:73; 4º Octeto:82 	<ul style="list-style-type: none"> 0D 04 39 1D 49 52 		
Definição das amostras do DS <ul style="list-style-type: none"> • Tipo: 18 Sample • Tamanho: 9 octetos • Tipo: 40 DatModel <ul style="list-style-type: none"> • Tamanho: 1 octeto • Tipo de dados: 1 Float32 • Tipo: 41 ModLenth <ul style="list-style-type: none"> • Tamanho: 1 octeto • Nº octetos: 4 octetos • Tipo: 42 SigBits <ul style="list-style-type: none"> • Tamanho: 1 octeto • Nº de bits significativos: 32 bits 	<ul style="list-style-type: none"> 12 09 28 01 01 29 01 04 2A 01 20 	Amostragem e transmissão de dados <ul style="list-style-type: none"> • Tipo: 31 Sampling • Tamanho: 6 octetos • Tipo: 48 SampMode <ul style="list-style-type: none"> • Tamanho: 1 octeto • Modo de amostragem: 4 Immediate operation • Tipo: 32 DataXmit <ul style="list-style-type: none"> • Tamanho: 1 octeto • Modo de transmissão de dados: 2 Streaming when a buffer is full 	<ul style="list-style-type: none"> 1F 06 30 01 04 20 01 02
		Definição da escala horizontal <ul style="list-style-type: none"> • Tipo: 128 Escala horizontal • Tamanho: 1 octeto • Escala horizontal: 0 2us (valor inicial) 	<ul style="list-style-type: none"> 80 01 00
		Definição do acoplamento <ul style="list-style-type: none"> • Tipo: 129 Acoplamento • Tamanho: 1 octeto • Acoplamento: 0 corrente directa (valor inicial) 	<ul style="list-style-type: none"> 81 01 00
		Definição do declive do sincronismo <ul style="list-style-type: none"> • Tipo: 130 Declive do sincronismo • Tamanho: 1 octeto • Declive: 1 negativo (valor inicial) 	<ul style="list-style-type: none"> 82 01 01

Definido o bloco de dados da TC_TEDS, pode-se agora determinar o seu tamanho e, por fim, calcular o valor do *checksum*. A estrutura completa da TC_TEDS, a implementar é a apresentada na tabela 5.3.

Tabela 5.3: Estrutura completa da TC_TEDS.

Tamanho da TC_TEDS: 109 Octetos; 1ºOcteto:0; 2ºOcteto:109	00
	D6
Bloco de dados	107 Octetos da tabela 5.2
<i>Checksum</i> : 61246; 1ºOcteto:239; 2ºOcteto:62	EF
	3E

5.4. MÓDULO DE COMUNICAÇÃO

O módulo de comunicação será responsável por processar as mensagens de comando recebidas do computador e por gerar mensagens de respostas. Para controlar o osciloscópio serão empregues as quatro mensagens de comando definidas na tabela 5.4, que seguem a estrutura e os campos estabelecidos pela norma (ver subsecções 3.5.1 e 3.5.3 desta tese). As mensagens *TC Operate* e *TC Idle* garantirão o controlo do estado de operação do osciloscópio. As mensagens *Read TEDS segment* e *Write TEDS segment* permitirão a escrita e leitura da TC_TEDS do osciloscópio assegurando, deste modo, o controlo do seu modo de funcionamento e a possibilidade de monitorização da TEDS.

Tabela 5.4: Mensagens de comando e respectiva constituição.

	Campo/Comando	TC Operate	TC Idle	Read TEDS segment		Write TEDS segment	
Cabeçalho	Nº TC de destino	0	0	0		0	
		1	1	1		1	
	Classe do comando	4	4	1		1	
	Função do comando	1	2	2		3	
	Tamanho	0	0	0		0**	
		0	0	5		*	
Corpo	Octetos dependentes do comando			Código TEDS: ChanTEDS	3	3	
				Define posição inicial de leitura/escrita na TEDS	0**	0**	
					0**	0**	
					0**	0**	
				*	*		
				Bloco de dados ⁵¹		*	

*Variável **A TC-TEDS tem 111 octetos, portanto, com um octeto indica-se a posição desejada de escrita/leitura.

As mensagens de resposta que serão estabelecidas pelo módulo de comunicação apresentam-se na tabela 5.5, e tal como se pode observar, obedecem à estrutura definida pela norma (ver subsecção 3.5.2 desta tese). O módulo de comunicação definirá quatro

⁵¹ O campo bloco de dados é constituído pelos octetos a serem escritos na TC_TEDS e pelo seu valor de *checksum*, permitindo, deste modo, que o módulo de comunicação verifique a autenticidade dos dados recebidos antes de os escrever na TC_TEDS.

mensagens de resposta: i) Falha, ii) Escrita efectuada, iii) Leitura TEDS e, iv) DS osciloscópio.

Tabela 5.5: Mensagens de resposta e respectiva constituição.

Campo/ Mensagem	Falha	Escrita efectuada	Leitura TEDS	DS osciloscópio
Indicador de Sucesso/Falha	0	1	1	1
Tamanho	0	0	0	39
	1	1	Variável	16
Octetos dependentes da resposta	Cr*:0-6	Cr*=7	Cr*=8	10000 Octetos do DS (registo de memorização)
			Octetos lidos ⁵² Variável	

*Cr=Código de resposta (ver tabela 5.6)

As mensagens de *falha* reportarão a ocorrência de um erro na execução de um comando recebido. A mensagem *escrita efectuada* informará que o comando *Write TEDS segment* foi executado com sucesso. A mensagem *leitura TEDS* responderá ao comando *Read TEDS segment* enviando o segmento da TEDS pedido. Por fim, a mensagem *DS osciloscópio* enviará o registo de memorização do osciloscópio, i.e., o DS do TC. Esta mensagem, ao contrário das demais, não responderá a nenhum comando, sendo gerada automaticamente pelo módulo de comunicação quando o DS for preenchido. As três primeiras mensagens descritas serão identificadas sem ambiguidade pelo campo *código de resposta* (Cr). A mensagem *DS osciloscópio* será identificada pelo campo *tamanho* que possui um valor constante e diferente das restantes mensagens de resposta, prescindindo-se, deste modo, de um campo específico de identificação. O campo *código de resposta* não é definido pela norma, servindo exclusivamente aos propósitos do projecto. Este campo é formado por um octeto que, tal como apresentado na tabela 5.6, assume um valor de zero a oito, identificando o conjunto de mensagens de respostas utilizadas no projecto.

Tabela 5.6: Códigos de resposta definidos.

Código de resposta (Cr)					
Cabeçalho da mensagem perdido	0	TC de destino inválido	1	Classe ou Função desconhecida	2
Corpo do comando perdido	3	Código TEDS desconhecido	4	Posição da TEDS inválida	5
Erro de <i>checksum</i>	6	Escrita efectuada com sucesso	7	Resposta de leitura	8

5.5. INTERFACE DE INFORMAÇÃO E CONTROLO

A interface de informação e controlo será desenvolvida com a linguagem de programação Java[®] garantindo-se, desta forma, a portabilidade entre diferentes sistemas operativos. A

⁵² O campo octetos lidos é constituído pelos octetos lidos da TC_TEDS e pelo valor do seu *checksum*, permitindo, deste modo, que a interface de informação e controlo verifique a autenticidade dos dados lidos.

interface assumir-se-á como uma interface gráfica de fácil operação com um painel de controlo de aparência similar à dos painéis de controlos físicos dos osciloscópios reais. Na figura 5.11 é apresentado o aspecto e constituição da interface gráfica que será desenvolvida.

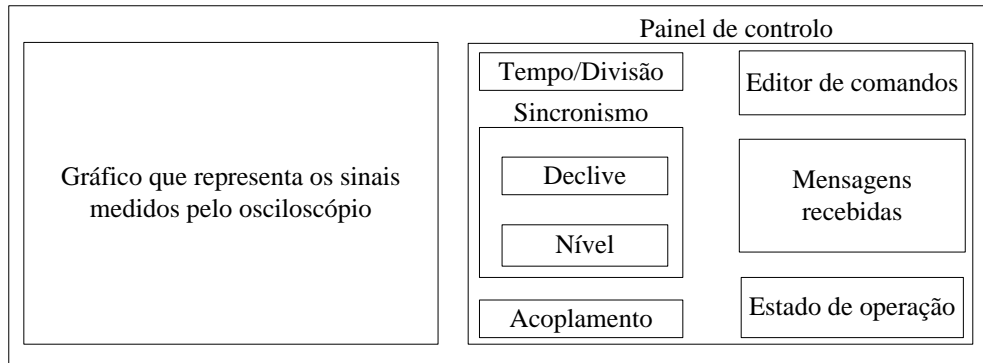


Figura 5.11: Aspecto e constituição da interface de informação e controlo.

Conforme apresentado, o painel de controlo será formado por um conjunto de módulos. Estes permitirão a definição do estado de operação do osciloscópio como *Inactivo* ou *Operacional* (Estado de operação) e dos campos da TC_TEDS responsáveis pelo seu modo de funcionamento, i.e., *SOrigin* (Nível), *Escala horizontal* (Tempo/Divisão), *Acoplamento* (Acoplamento) e *Declive do sincronismo* (Declive). Para tal, a interface implementará as mensagens de comando descritas anteriormente, possibilitando a escrita da TC_TEDS nos campos indicados, e a definição do estado de operação do osciloscópio. A interface gráfica disponibilizará, ainda, de um editor de comandos (Editor de comandos) que permitirá ao utilizador definir livremente os comandos a enviar, e de uma área de texto (Mensagens recebidas) onde as mensagens de resposta recebidas serão apresentadas.

A interface gráfica será também responsável pela representação dos sinais medidos pelo osciloscópio. A interface receberá a mensagem *DS osciloscópio*, e representará os seus valores num gráfico com um sistema de eixos xy, definido com as características típicas de um ecrã de um osciloscópio. Para o eixo dos yy do gráfico, que representa a amplitude do sinal, não será definido um número de divisões fixo, encarregando-se este de se ajustar automaticamente, à amplitude de cada forma de onda. Por sua vez, o eixo dos xx, que representa o tempo, definir-se-á com dez divisões horizontais obtendo-se, deste modo, uma escala igual à décima parte do *tempo de medição* associado a escala em questão. Ambos os eixos incluirão ainda quatro subdivisões por cada divisão, que permitirão uma medição mais exacta do sinal.

5.6. SUMÁRIO

Neste capítulo apresentou-se o projecto do osciloscópio digital. Tendo por base a norma IEEE 1451.0, definiram-se a sua arquitectura, bem como as suas especificações funcionais e características.

No capítulo seguinte descreve-se a implementação do osciloscópio digital.

6. IMPLEMENTAÇÃO DO OSCIOSCÓPIO DIGITAL

Após a descrição efectuada no capítulo anterior sobre o projecto do osciloscópio digital, neste apresenta-se a sua implementação. O capítulo inicia-se com a apresentação da arquitectura implementada do osciloscópio, seguindo-se a descrição de todas as partes que a constituem.

6.1. ARQUITECTURA

O osciloscópio, tal como se pode observar na figura 6.1, é constituído pela placa de desenvolvimento Xilinx® Spartan-3AN Starter Kit e por um computador que dispõe de interface de informação e controlo desenvolvida. A placa de desenvolvimento integra a FPGA XC3s700AN da Xilinx® e um conjunto de periféricos. A FPGA utiliza como fonte de relógio um oscilador de 50MHz. Dos periféricos disponíveis na placa de desenvolvimento, utilizaram-se a porta série RS-232 e o circuito de aquisição analógica (*Analog Capture Circuit*). O *hardware* implementado na FPGA foi descrito com a HDL Verilog, utilizando o *software* de desenvolvimento *Integrated Software Environment* (ISE) da Xilinx®⁵³. Todo o *hardware* foi simulado com a ferramenta Simulator do ISE. Por sua vez, a interface de informação e controlo foi desenvolvida em Java®, com o ambiente de desenvolvimento integrado (IDE, *Integrated Development Environment*) NetBeans⁵⁴.

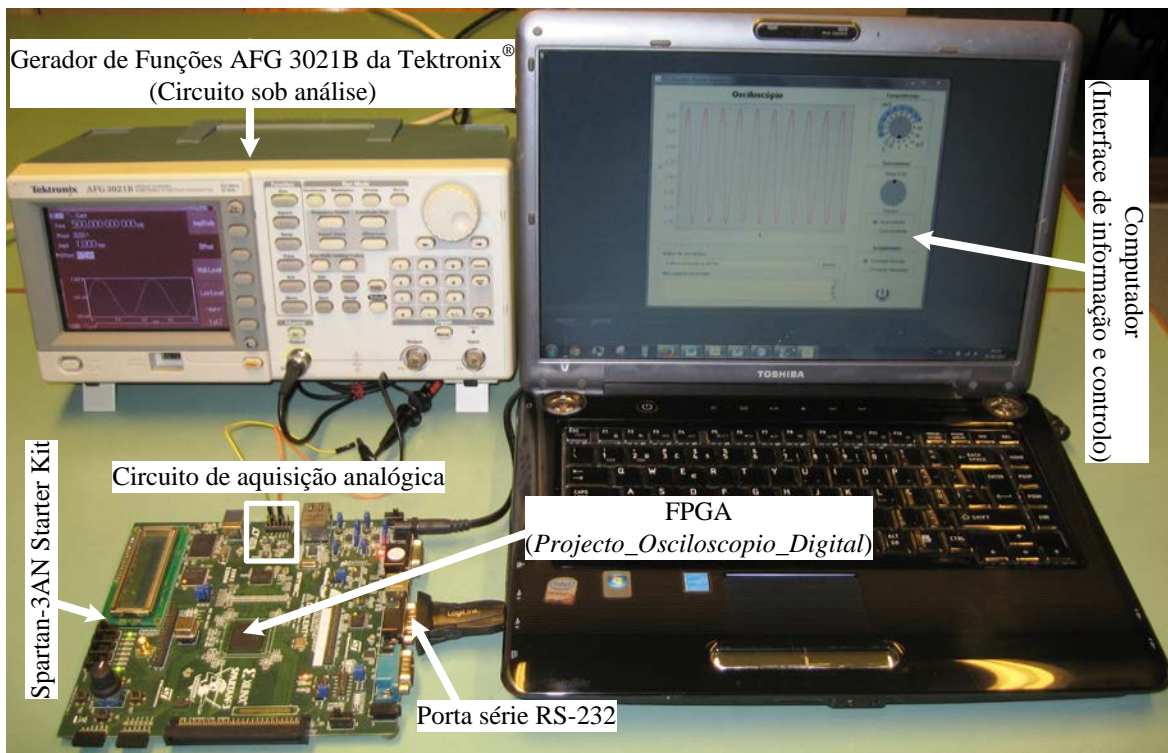


Figura 6.1: Fotografia do osciloscópio digital implementado.

A arquitectura genérica implementada do osciloscópio é apresentada na figura 6.2. Nesta, o circuito de aquisição analógica é responsável por condicionar e amostrar o sinal de entrada proveniente do circuito sob análise. O módulo *Modulo_TIM* e todos os módulos que o

⁵³ Software disponível em: <http://www.xilinx.com/products/design-tools/ise-design-suite/ise-webpack.htm>.

⁵⁴ Software disponível em: <https://netbeans.org/>.

integram são implementados na FPGA, através do projecto desenvolvido no ISE denominado por *Projecto_Osciloscopio_Digital*. O sumário deste projecto é apresentado no Anexo A desta tese.

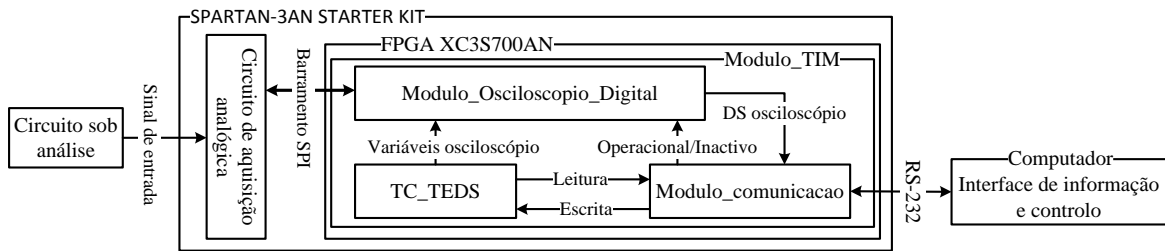


Figura 6.2: Arquitectura implementada do osciloscópio digital.

O projecto é implementado a partir do módulo *Modulo_TIM* que, conforme se pode observar na hierarquia do projecto apresentada no Anexo A desta tese, é o módulo de topo do projecto. Este módulo corresponde ao TIM descrito no capítulo anterior, e como tal, implementa os três módulos descritos: i) Módulo Osciloscópio Digital denominado *Modulo_Osciloscopio_Digital*, ii) Módulo de comunicação denominado *Modulo_comunicacao* e iii) TEDS denominado *TC_TEDS*. Por fim, a interface de informação e controlo foi desenvolvida com base nas especificações apresentadas na subsecção 5.5 que define a sua interface e as suas funcionalidades. Posto isto, de seguida, detalha-se cada um dos módulos que integram a arquitectura do osciloscópio.

6.2. CIRCUITO DE AQUISIÇÃO ANALÓGICA

O circuito de aquisição analógica, tal como se pode observar na figura 6.3, é composto pelo amplificador programável LTC[®] 6912-1⁵⁵ e o conversor A/D LTC[®] 1407A-1⁵⁶. Ambos os dispositivos estão ligados ao barramento *Serial Peripheral Interface (SPI)*, partilhado pelos vários periféricos, que permitem o seu controlo e programação pela FPGA.

⁵⁵ O *datasheet* do amplificador encontra-se disponível em: <http://cds.linear.com/docs/en/datasheet/6912fa.pdf>

⁵⁶ O *datasheet* do conversor encontra-se disponível em: <http://cds.linear.com/docs/en/datasheet/14071fb.pdf>.

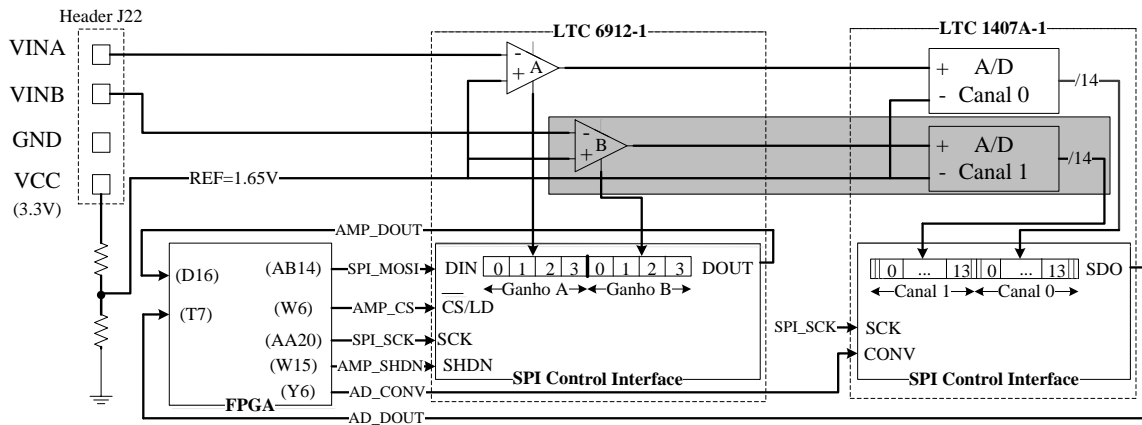


Figura 6.3: Esquema do circuito de aquisição analógica.

O circuito dispõe de dois canais, dos quais apenas se utilizou um, nomeadamente, o canal 0. Através deste circuito, o sinal de entrada (VINA) é convertido para uma representação em complemento para dois de 14 bits, cujo valor é calculado de acordo com a fórmula 6.1.

$$\text{Canal0}[13:0] = \text{Ganho} \times \frac{(V_{\text{INA}} - 1.65\text{V})}{1.25\text{V}} \times 8192 \quad (6.1)$$

O valor do *Ganho* é definido pelo amplificador, podendo este ser programado com um conjunto de valores predefinidos [21]. Este valor é definido num registo de 8 bits do amplificador LTC[®] 6912-1, que pode ser lido e escrito através do barramento SPI. Os primeiros 4 bits deste registo atribuem o ganho do canal 0 e os restantes 4 bits o ganho do canal 1. Dos valores disponíveis para o ganho, o que garante uma gama de tensões de entrada mais ampla para o conversor é o ganho de -1, pelo que este é, constantemente, o seu valor. Deste modo, o *intervalo de medição* do osciloscópio define-se, segundo a equação 6.1, de 0.4V a 2.9V, apresentando uma resolução de 0.15mV (resolução do A/D para o *Ganho* de -1). Por fim, importa referir, que a impedância de entrada do conversor LTC[®] 6912-1, para o ganho de -1, é de 10k Ω ⁵⁷, sendo esta a impedância de entrada do osciloscópio⁵⁸.

Apresentado o circuito de aquisição analógica, segue-se a descrição dos módulos de *hardware* implementados na FPGA que definem o osciloscópio projectado no capítulo 5 desta tese.

⁵⁷ Valor definido no *datasheet* do amplificador, disponível em: <http://cds.linear.com/docs/en/datasheet/6912fa.pdf>.

⁵⁸ Note-se que se considerou nula a capacitância de entrada do conversor LTC[®] 6912-1, assumindo-se, deste modo, uma impedância puramente resistiva de 10k Ω .

6.3. MÓDULO *MODULO_TIM*

O módulo *Modulo_TIM*, como referido anteriormente, é o módulo de topo do projecto implementado na FPGA. Assim, as portas deste módulo definem as ligações da FPGA (descritas no ficheiro *Modulo_TIM.ucf*) com tudo que lhe é externo, i.e., com os periféricos utilizados, o sinal de relógio (*clk*) e com o sinal de *reset*. Este módulo, respeitando a norma 1451.0, define os estados de *Inicialização*, onde se encontra durante a inicialização da FPGA e *Activo*, estado no qual se encontra após a inicialização da FPGA. Internamente o *Modulo_TIM* instancia os módulos *Modulo_Osciloscopio_Digital*, *Modulo_comunicacao* e *TC_TEDS*, cuja descrição é efectuada de seguida.

6.3.1. MÓDULO *MODULO_OSCILOSCOPIO_DIGITAL*

O módulo *Modulo_Osciloscopio_Digital* implementa em *hardware* o módulo MDO projectado na subsecção 5.2. Este módulo é responsável por definir todo o processamento de sinal necessário ao osciloscópio digital, sendo, à luz da norma 1451.0, o TC do módulo TIM. Internamente o módulo *Modulo_Osciloscopio_Digital* instancia o conjunto de módulos apresentados na figura 6.4.

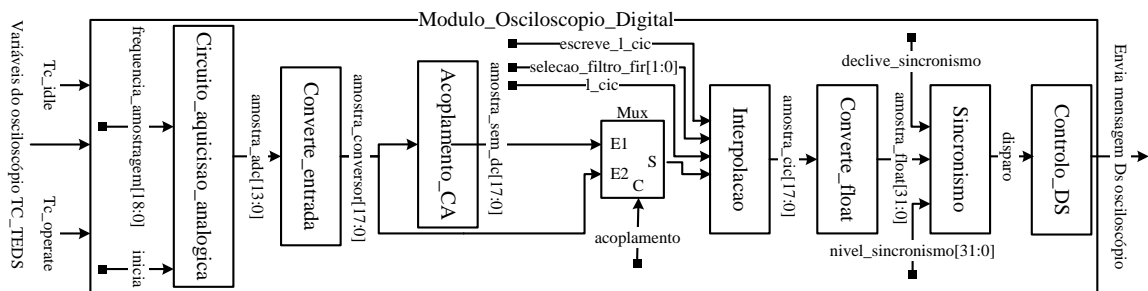


Figura 6.4: Arquitectura e principais sinais do módulo *Modulo_Osciloscopio_Digital*.

Para além de instanciar e interligar os demais módulos, implementa a máquina de estados ilustrada na figura 6.5, que define o seu estado de operação como *Inactivo* ou *Operacional*⁵⁹ e um conjunto de multiplexadores que definem o seu estado de funcionamento.

⁵⁹ Note-se que o estado de operação *Inicialização* ocorre no estado de inicialização da FPGA.

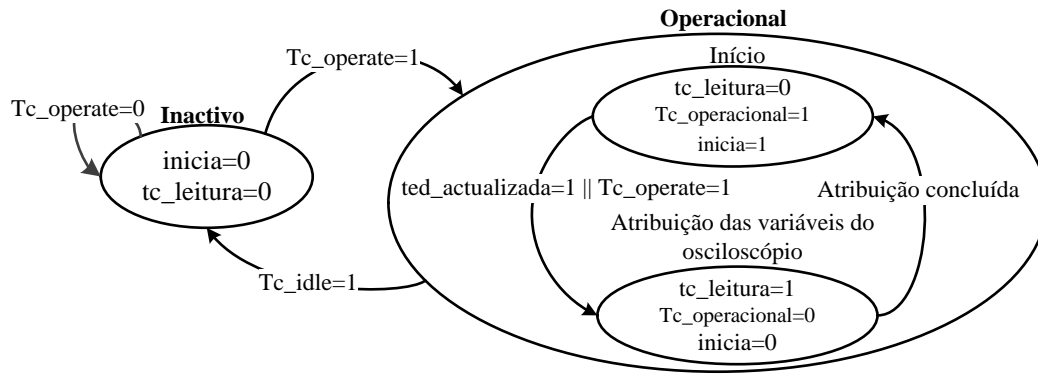


Figura 6.5: Máquina de estados que define os estados de operação do módulo *Modulo_Osciloscopio_Digital*.

Tal como se pode observar, para o estado *Operacional* implementa-se outra máquina de estados com os estados *Início* e *Atribuição das variáveis do osciloscópio*. Após a inicialização da FPGA o módulo *Modulo_Osciloscopio_Digital* entra no estado *Inactivo*, no qual permanece até o utilizador enviar o comando *TC Operate* ($Tc_operate=1$). Recebido este comando, transita-se para o estado *Operacional*, dentro do qual se inicia no estado *Atribuição das variáveis do osciloscópio*. Neste estado, os campos da TC_TEDS, que definem o nível e declive do sincronismo, a escala horizontal e o modo de acoplamento do osciloscópio, são lidos e guardados em registos⁶⁰. Concluída a atribuição das variáveis, transita-se para o estado *Início*, definindo-se o osciloscópio, efectivamente, como operacional ($tc_operacional=1$), e ordenando-se o início da amostragem do A/D ($inicia=1$). A saída deste estado requer a recepção dos comandos *TC Idle* ($Tc_idle=1$) ou *Write TEDS segment* ($ted_actualizada=1$).

Dependendo da escala horizontal vigente, três multiplexadores definem, de acordo com as especificações do projecto, a frequência de amostragem do conversor (f_c) ($frequencia_amostragem[18:0]$ ⁶¹), o factor de interpolação do filtro CIC ($l_cic[5:0]$) e os coeficientes dos filtros $H_{FIR0}(z)$ e $H_{FIR1}(z)$ ($selecao_filtro_fir[1:0]$) a este associados. Por sua vez, o modo de acoplamento seleccionado controla um multiplexador que define a origem das amostras de entrada do módulo *Interpolacao*. Assim, para o modo de acoplamento em CD ($acoplamento=0$) as amostras provêm do módulo *Converte_entrada* ($amostra_conversor[17:0]$), e para o

⁶⁰ Concretamente nos registos $nivel_sincronismo[31:0]$, $declive_sincronismo$, $acoplamento$ e $escala_horizontal[3:0]$.

⁶¹ O sinal $frequencia_amostragem[18:0]$ define o número de ciclos de relógio entre cada pedido de aquisição ($AD_CONV=1$) enviado ao A/D, impondo a frequência de amostragem desejada. O seu valor é calculado pela equação $((f_c^{-1} - (34 \times 20ns)) / 20ns)^{-1}$.

modo de acoplamento em CA ($acoplamento=1$) provêm do módulo *Acoplamento_CA* ($amostra_sem_dc[17:0]$).

Descrito o módulo *Modulo_Osciloscopio_Digital*, prossegue-se com a apresentação de cada módulo que o compõe, a saber-se: i) *Circuito_de_aquisicao_analogica*, ii) *Converte_entrada*, iii) *Acoplamento_CA*, iv) *Interpolacao*, v) *Converte_float*, vi) *Sincronismo* e vii) *Controlo_DS*.

MÓDULO *CIRCUITO_DE_AQUISICAO_ANALOGICA*

O módulo *Circuito_de_aquisicao_analogica* é responsável pela aquisição do sinal, definindo, para tal, o controlo e programação do amplificador e do A/D. Conforme apresentado na figura 6.6, este módulo instancia o módulo *Programacao_amplificador*, responsável por programar o amplificador LTC[®] 6912-1, e o módulo *Amostragem* incumbido de controlar o conversor LTC[®] 1407A-1.

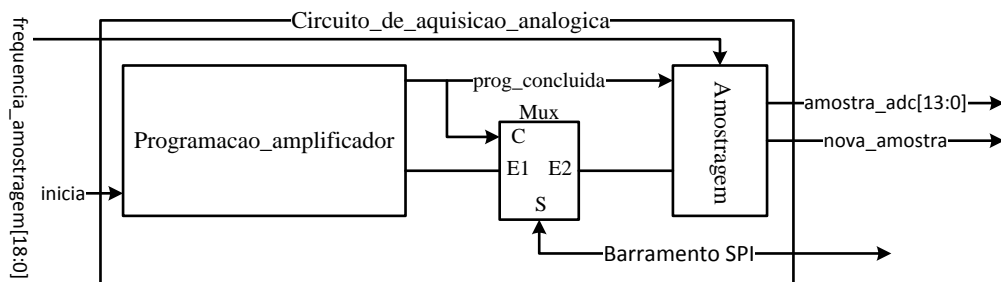


Figura 6.6: Arquitectura e principais sinais do módulo *Circuito_de_aquisicao_analogica*.

O módulo *Programacao_amplificador* implementa dois processos que programam o amplificador com o ganho igual a -1, servindo-se do barramento SPI⁶². A programação do amplificador é efectuada uma única vez durante o funcionamento do osciloscópio, quando o módulo *Modulo_Osciloscopio_Digital* encontra-se operacional ($inicia=1$) pela primeira vez. Terminada a programação do amplificador ($prog_concluida=1$), o módulo *Amostragem* inicia a amostragem utilizando o A/D. O módulo *Amostragem* implementa os processos responsáveis pelo controlo do conversor⁶³. Estes encarregam-se por definir a frequência de amostragem do conversor (f_c) projectada para cada escala

⁶² A programação do amplificador respeita as especificações de comunicação da interface de controlo SPI do amplificador LTC[®] 6912-1 definidas em [21].

⁶³ O controlo do conversor respeita as especificações de comunicação da interface de controlo SPI do conversor LTC[®] 1407A-1 definidas em [21].

horizontal, e por controlar a recepção das amostras adquiridas. A f_c é definida respeitando-se o número de ciclos de relógio definido para cada escala horizontal ($frequência_amostragem[18:0]$) entre cada pedido de amostragem ($AD_CONV=1$). Por sua vez, cada nova amostra adquirida ($nova_amostra=1$) é recebida e atribuída ao registo $amostra_adc[13:0]$.

MÓDULO *CONVERTE_ENTRADA*

O módulo *Converte_entrada* converte o valor das amostras adquiridas pelo conversor para o seu valor em Volts. Manipulando a equação 6.1, conclui-se que a tensão aplicada ao terminal VINA, relaciona-se com o valor do registo $amostra_adc[13:0]$ segundo a equação 6.2.

$$VINA = amostra_adc[13:0] \times \left(\frac{-1.25V}{8192} \right) + 1.65V \quad (6.2)$$

Assim, conforme apresentado na figura 6.7, este módulo multiplica cada nova amostra pela constante $-1.25/8192$ somando de seguida os $1.65V$. A multiplicação é efectuada pelo módulo *Multiplica_ponto_fixo* implementado com o *Intellectual Property (IP) LogiCORE Multiplier v11.2*⁶⁴ da Xilinx®. Este é um circuito combinacional que exige dois operandos como entradas, sendo a única saída o produto da sua multiplicação. Os operandos são as amostras provenientes do módulo *Circuito_de_aquisicao_analogica* ($saida_adc[13:0]$) e a constante $-1.25/8192$ definida em ponto fixo com 1 bit de sinal e 15 bits fraccionários, resultando no valor aproximado de -1.5259×10^{-4} ($constante_multiplicacao[15:0]$).

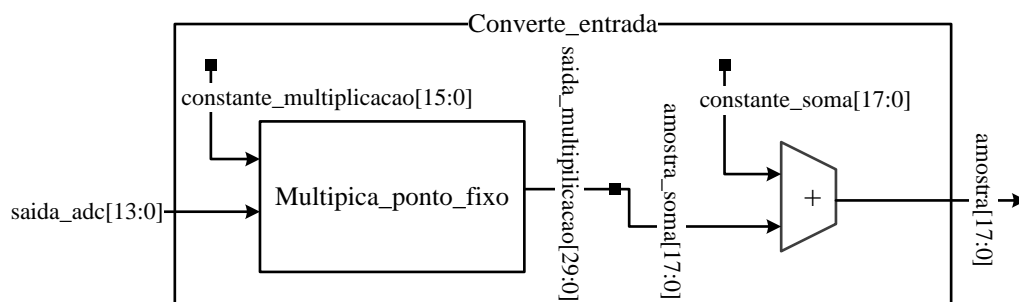


Figura 6.7: Arquitectura e principais sinais do módulo *Converte_entrada*.

Os operandos são as amostras proveniente do módulo *Circuito_de_aquisicao_analogica* ($saida_adc[13:0]$) e a constante $-1.25/8192$ ($constante_multiplicacao[15:0]$).

⁶⁴ Datasheet disponível em: http://www.xilinx.com/support/documentation/ip_documentation/mult_gen_ds255.pdf.

Deste modo, o resultado da multiplicação (*saida_multiplicacao*[29:0]) é definido com 30 bits: 1 bit de sinal, 14 bits inteiros e 15 bits fraccionários. Contudo, dado o *intervalo de medição* do osciloscópio definir-se de [0.4V, 2.9V], são necessários apenas 2 bits inteiros. Assim, o produto da multiplicação é truncado para 18 bits (*amostra_soma*[17:0]) que permitem representar a gama de [-4V, 4V] com uma resolução de 0.03mV. Por fim, soma-se os 1.65V ao produto da multiplicação, mediante um circuito de lógica combinacional, onde o valor 1.65 é representado com 18 bits (*constante_soma*[17:0]): 1 bit de sinal, 2 bits inteiros e 15 bits fraccionários. Efectuada a soma, as amostras à saída deste módulo (*amostra*[17:0]) representam o valor de tensão adquirido pelo A/D.

MÓDULO *ACOPLAMENTO_CA*

O módulo *Acoplamento_CA* implementa o filtro FIR passa-alto projectado na subsecção 5.2.2 desta tese. Este é implementado no módulo *Filtro_FIR_DC*, que corresponde ao IP LogiCORE FIR Compiler v5.0⁶⁵ da Xilinx®. Neste, os 318 coeficientes determinados no projecto são definidos com um formato de 1 bit de sinal e 17 bits fraccionários. As portas do *Filtro_FIR_DC* são apresentadas e descritas na tabela 6.1, vindo a sua instanciação no módulo *Acoplamento_CA* representada na figura 6.8.

Tabela 6.1: Apresentação e descrição das portas do *Filtro_FIR_DC*.

Portas	Descrição (nível lógico)
din[17:0]	Amostra de entrada do filtro
ce	Habilita relógio do FIR Compiler (1)
nd	Nova amostra em din[17:0] (1)
sclr	Reinicia a máquina de estados do IP (1)
clk	Sinal de relógio do IP
dout[27:0]	Amostra de saída do filtro
data_valid	Nova amostra válida na saída (1)
rdy	Nova amostras na saída dout[27:0]
rfd	Pronto a receber uma nova amostra (1)

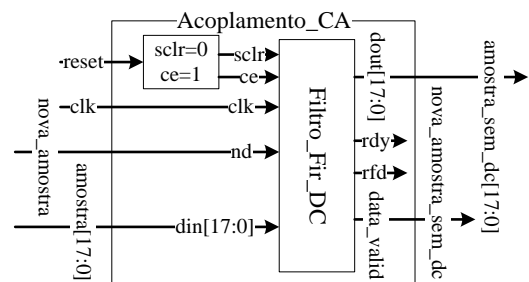


Figura 6.8: Arquitectura e principais sinais do módulo *Acoplamento_CA*.

As amostras de entrada do *Filtro_FIR_DC* (*din*[17:0]) correspondem às amostras provenientes do módulo *Converte_entrada* (*amostra*[17:0]), vindo a indicação de uma nova amostra (*nd*) do sinal *nova_amostra* gerado pelo módulo *Circuito_de_aquisicao_analogica*. A saída do *Filtro_FIR_DC* que indica uma nova

⁶⁵ *Datasheet* disponível em: http://www.xilinx.com/support/documentation/ip_documentation/fir_compiler_ds534.pdf.

amostra válida processada pelo filtro (*data_valid*) é ligada à porta de saída *nova_amostra_sem_dc* do módulo *Acoplamento_CA*. As amostras geradas pelo filtro (*dout[27:0]*) são truncadas para um formato de 18 bits (1 bit de sinal, 2 bits inteiros e 15 bits fraccionários) e atribuídas ao sinal *amostra_sem_dc[17:0]*.

Por último, note-se que a porta de saída *rfd* do *Filtro_FIR_DC* não é utilizada no seu controlo, visto este poder receber novos dados de 39 em 39 ciclos de relógio. Deste modo, como a f_c máxima corresponde a 40 ciclos (1.25MHz), quando o *Filtro_FIR_DC* recebe uma nova amostra, encontra-se sempre disponível para receber novos dados.

MÓDULO INTERPOLACAO

O módulo *Interpolacao* descreve o sistema de interpolação multi-estágio definido na subsecção 0, implementando, conforme apresentado na figura 6.9, os módulos: i) *Filtros_FIR* e ii) *Filtro_CIC*.

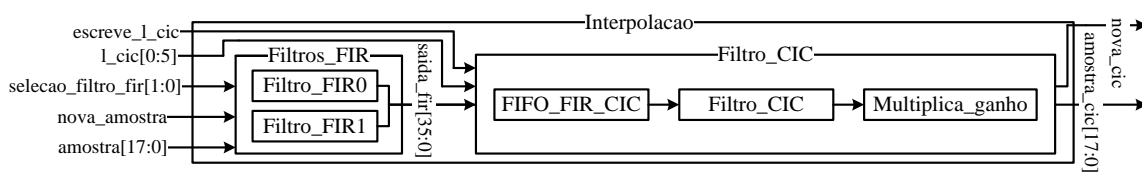


Figura 6.9: Arquitectura e principais sinais do módulo *Interpolacao*.

O módulo *Filtros_FIR* implementa os filtros FIR polifásicos utilizando dois IP LogiCORE FIR Compiler v5.0: i) *Filtro_FIR0* e ii) *Filtro_FIR1*. Como descrito no capítulo do projecto, para cada factor de interpolação do filtro CIC ($L_{CICi}=50, 20, 10$ e 5), projectou-se um filtro FIR interpolador de 100 coeficientes, que por decomposição polifásica originou dois filtros de 50 coeficientes ($H_{FIR0}(z)$ e $H_{FIR1}(z)$). Estes filtros implementam-se nos módulos *Filtro_FIR0* e *Filtro_FIR1*, aos quais são atribuídos os quatro conjuntos de 50 coeficientes que definem a estrutura polifásica de cada filtro FIR interpolador. Os coeficientes são definidos com o formato de 1 bit de sinal e 17 bits fraccionários. As portas destes módulos são as mesmas do *Filtro_FIR_DC* (tabela 6.1), com excepção da entrada *filter_sel*, que serve a selecção do filtro, i.e., do conjunto de coeficientes com os quais os módulos operam⁶⁶. Por cada amostra que entra no módulo *Filtros_FIR* são obtidas duas amostras processadas pelos filtros *Filtro_FIR0* e *Filtro_FIR1*, duplicando-se, desta forma,

⁶⁶ O valor desta entrada, tal como mencionado anteriormente, é atribuído no módulo *Modulo_Osciloscopio_Digital* no sinal *selecao_filtro_fir[1:0]*.

a frequência de amostragem do sinal adquirido. Estas amostras, que são geradas simultaneamente, são concatenadas no registo *saida_fir* de 36 bits, que é, de seguida, encaminhado para o módulo *Filtro_CIC* onde se implementa o segundo estágio da interpolação.

O módulo *Filtro_CIC* implementa três módulos: i) *FIFO_FIR_CIC*, ii) *Filtro_CIC* e iii) *Multiplica_ganho*. O módulo *FIFO_FIR_CIC* é uma memória *First-In-First-Out* (FIFO) de 36 bits com 1024 endereços, implementada através do IP LogiCORE FIFO Generator⁶⁷ da Xilinx®. A utilização desta memória, justifica-se apenas para o *tempo de medição* de 20us, para o qual $L_{CICi}=50$. Para este *tempo de medição*, a frequência de amostragem do conversor (f_c) é de 1.25MHz, resultando numa frequência de entrada de amostras no módulo *Filtro_CIC* de 2.5MHz ($f_c \times L_{FIR}$). O filtro CIC (*Filtro_CIC*) com $L_{CICi}=50$ exige 50 ciclos de relógio para realizar a interpolação de cada amostra de entrada. Sabendo-se que o filtro só pode receber uma nova amostra ($rfd=1$) quando conclui a interpolação da amostra anterior, para $L_{CICi}=50$, com uma frequência de relógio de 50MHz, a frequência de entrada de amostras no filtro CIC é de 1MHz ($(50 \times 20ns)^{-1}$), portanto, menor que os 2.5 MHz necessários, impondo-se, deste modo, a necessidade de uma memória. Note-se que, para este tempo de medição as amostras não são interpoladas em tempo-real, visto que para tal seria necessário um relógio de 125MHz ($f_c \times L_{FIR} \times L_{CICi}$)⁶⁸. No entanto, para os demais factores ($L_{CICi}=20, 10$ e 5) as amostras são interpoladas em tempo real, dado que a frequência de relógio disponível suprime as exigências. Por exemplo, para $L_{CICi}=20$ a frequência de relógio necessária é de 50MHz.

Portanto, as amostras provenientes do módulo *Filtros_FIR* são guardadas na memória FIFO que, de seguida, as encaminha para o filtro CIC (*Filtro_CIC*). Este implementa-se segundo as especificações do capítulo do projecto ($M=1, N=4$ e L_{CICi} variável entre 50, 20, 10 e 5), através do IP LogiCORE CIC Compiler⁶⁹ da Xilinx®. As portas deste módulo são apresentadas e descritas na tabela 6.2.

⁶⁷ *Datasheet* disponível em: http://www.xilinx.com/support/documentation/ip_documentation/fifo_generator_ug175.pdf.

⁶⁸ Na prática, para este *tempo de medição* o osciloscópio implementa um método de amostragem em tempo equivalente, visto o tempo de aquisição das amostras ser superior ao *tempo de medição*.

⁶⁹ *Datasheet* disponível em: http://www.xilinx.com/support/documentation/ip_documentation/cic_compiler_ds613.pdf.

Tabela 6.2: Apresentação e descrição das portas do Filtro_CIC.

Portas	Descrição (nível lógico)
din[17:0]	Amostra de entrada do filtro
ce	Habilita relógio do CIC Compiler (1)
nd	Sinaliza uma nova amostra em DATA IN (1)
clk	Sinal de relógio do CIC Compiler
dout[34:0]	Amostra de saída do filtro
rdy	Sinaliza uma nova amostras na saída (1)
rfd	Core pronto a receber uma nova amostra (1)
rate[5:0]	Define o factor de interpolação do filtro
rate_we	Permite a definição do factor de interpolação

O *Filtro_CIC* é implementado com um factor de interpolação variável definido na entrada `rate[5:0]` (`l_cic[5:0]`) quando `rate_we=1` (`escreve_l_cic`)⁷⁰. O controlo das amostras de entrada do filtro é efectuado por um processo síncrono que, caso existam amostras na FIFO (`empty=0`) e o CIC esteja pronto para receber uma nova amostra (`rfd=1`), atribui a amostra à sua entrada `din[17:0]` anunciando-a com `nd=1`. As amostras de saída do filtro definem-se no sinal `dout[34:0]`⁷¹, sinalizando o sinal `rdy=1` a presença de uma nova amostra.

As amostras interpoladas pelo filtro CIC são, de seguida, encaminhadas à entrada do módulo *Multiplica_ganho*. Este multiplica as amostras interpoladas pelo quociente $L_{FIR}/\text{Ganho CIC}$ definido no capítulo do projecto para cada valor de L_{CICi} . A multiplicação é implementada com IP LogiCORE Multiplier v11.2, tal como o multiplicador do módulo *Converte_entrada*. Neste caso os operandos de entrada são as amostras provenientes do filtro CIC (`saida_cic[34:0]`) e as constantes 1.6×10^{-5} , 2.5×10^{-4} , 2×10^{-3} , 1.6×10^{-2} para, respectivamente, $L_{CICi}=50, 20, 10$ e 5 . Estas constantes são definidas com 20 bits fraccionários, resultando as duas primeiras nos valores aproximados 1.6212×10^{-5} e 2.4986×10^{-4} . O resultado da multiplicação é o correcto valor das amostras interpoladas e constitui uma das saídas do módulo *Interpolacao* (`amostra_cic[17:0]`). Em relação ao módulo *Multiplica_ganho*, importa referir, que este é implementado com lógica sequencial, apresentando uma latência de um ciclo de relógio. Este aspecto tem especial relevância porque, desta forma, o sinal `rdy` não pode ser utilizado como saída do módulo *Interpolacao* para indicar uma nova amostra. Deste modo, são descritos dois processos síncronos para gerar o sinal que anuncia uma nova amostra à saída deste módulo

⁷⁰ A definição do factor de interpolação do filtro CIC é realizada pelo módulo *Modulo_Osciloscopia_Digital* no estado *Atribuição das variáveis do osciloscópio*.

⁷¹ Note-se que, o tamanho do sinal obedece à equação c.14 apresentada no Anexo C.

(nova_cic), correspondendo este ao sinal rdy atrasado, não de um, mas de dois ciclos de relógio, um ciclo pela latência do módulo *Multiplifica_ganho* e outro pela latência de um ciclo do módulo *Converte_float* que se descreve de seguida.

Em suma, à saída deste módulo o sinal de entrada é representado como se tivesse sido amostrado à frequência de $f_c \times L_{\text{FIR}} \times L_{\text{CICi}}$, sendo cada amostra “adquirida” sinalizada pelo sinal nova_cic e o seu valor definido na saída amostra_cic[17:0]. Note-se que, a frequência do sinal nova_cic corresponde à *frequência de amostragem necessária* (f_{ne})⁷² definida para cada *tempo de medição* (tabela 5.1), o que garante que, nestes intervalos de tempo, são obtidas as 2500 amostras do *registo de memorização*.

MÓDULO CONVERTE_FLOAT

O módulo *Converte_float* converte o formato de ponto fixo das amostras provenientes do módulo *Interpolacao* para a representação em ponto flutuante de 32 bits, sendo implementado com o IP LogiCORE Floating-Point Operator v5.0⁷³ da Xilinx®. À entrada deste módulo atribui-se o sinal amostra_cic[17:0], vindo na sua saída as amostras convertidas amostra_float[31:0]. Este módulo, tal como referido anteriormente, é implementado com lógica sequencial, apresentando uma latência de um ciclo de relógio. Quer este módulo quer o módulo *Multiplifica_ganho* poderiam ser implementados com circuitos combinacionais. No entanto, para esta configuração resultavam erros nos tempos de propagação de certos sinais que condicionavam o correcto funcionamento do projecto.

As amostras convertidas por este módulo são, de seguida, encaminhadas para o módulo *Sincronismo* onde as condições de sincronismos são avaliadas.

MÓDULO SINCRONISMO

O módulo *Sincronismo* implementa os circuitos de comparação definidos na subsecção 5.2.4, empregando, deste modo, a condição de amplitude e declive que impõe o disparo do sincronismo. Para tal, este módulo instancia cinco IP LogiCORE IP Floating-Point Operator v5.0: i) *Nivel_mais_resolucao*, ii) *Nivel_menos_resolucao*, iii) *Verifica_declive*, iv) *Comparador_tensao_nivel_menor* e v) *Comparador_tensao_nivel_maior*. Conforme se

⁷² Excepto para o *tempo de medição* de 20us para o qual as amostras não são processadas em tempo real.

⁷³ *Datasheet* disponível em: http://www.xilinx.com/support/documentation/ip_documentation/floating_point_ds335.pdf.

pode observar na figura 6.10, os módulos *Nivel_mais_resolucao* e *Nivel_menos_resolucao* somam ao nível de sincronismo definido (*nivel_sincronismo[31:0]*) a resolução do A/D, produzindo as saídas *nivel_mais[31:0]* e *nivel_menos[31:0]*. Estes módulos descrevem-se com lógica sequencial (ao contrário dos demais que são implementados com circuitos combinacionais) apresentando uma latência de 13 ciclos de relógio. O módulo *Comparador_tensao_nivel_menor* define a condição $amostra[31:0] \leq nivel_mais[31:0]$ e o módulo *Comparador_tensao_nivel_maior* a condição $amostra[31:0] \geq nivel_menos[31:0]$, vindo os seus resultados, respectivamente, nos sinais *tensao_menor* e *tensao_maior*.

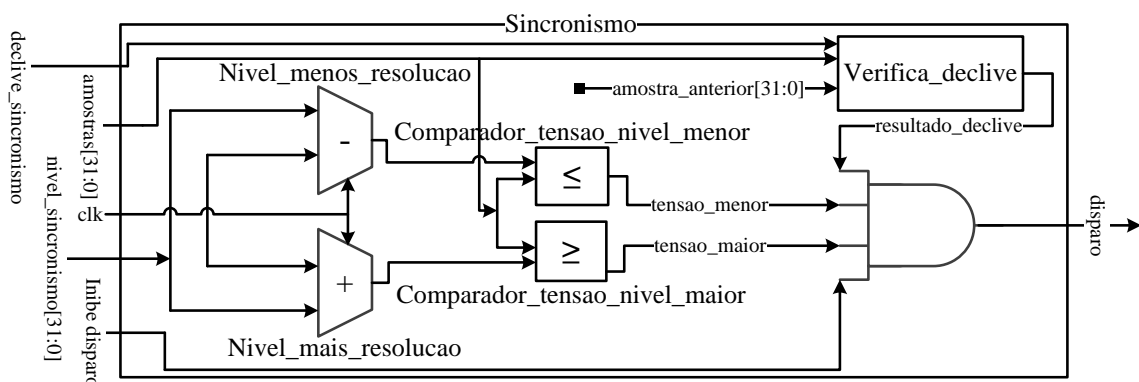


Figura 6.10: Arquitectura e principais sinais do módulo *Sincronismo*.

O módulo *Verifica_declive*⁷⁴, para o declive de sincronismo ascendente (*declive_sincronismo=1*)/descendente (*declive_sincronismo=0*), compara se o valor da nova amostra é maior/menor que o da amostra anterior apresentando o resultado da comparação no sinal *resultado_declive*.

O sinal *disparo*, que é a única saída deste módulo, resulta na multiplicação dos sinais *tensao_maior*, *tensao_menor*, *resultado_declive* e *inibe_disparo*. O sinal *inibe_disparo* coíbe o disparo quando: a programação do amplificador não está concluída (*prog_concluida=0*), o osciloscópio não está operacional (*tc_operacional=0*) e a mensagem *DS osciloscópio* está a ser enviada (*transmissao_DS_em_curso=0*). Ocorrido o disparo, começam-se a guardar as 2500 amostras que compõem o *registo de memorização* do osciloscópio para, de seguida, serem enviadas à interface de informação e controlo.

⁷⁴ Este módulo é um IP LogiCORE IP Floating-Point Operator v5.0 programável, permitindo a definição da operação de comparação como maior para *declive_sincronismo=1* e menor para *declive_sincronismo=0*.

MÓDULO *Controlo_DS*

O módulo *Controlo_DS* tem como função controlar o preenchimento e envio do DS do osciloscópio, i.e, o seu *registo de memorização*. Para tal, este módulo instancia a memória *Random Access Memory (RAM) Memoria_2500*, com 2500 endereços de 32 bits implementada com o IP LogiCORE Block Memory Generator v7.2⁷⁵ da Xilinx®, e descreve dois processos, um que controla a escrita das amostras na memória e o outro que controla o seu envio. As portas da *Memoria_2500* são apresentadas na tabela 6.3, vindo a sua instanciação no módulo *Controlo_DS* apresentada na figura 6.11.

Tabela 6.3: Apresentação e descrição das portas da *Memoria_2500*.

Portas	Descrição (nível lógico)
clk	Sinal de relógio do IP
dina[31:0]	Entrada de dados
wea	Permite a escrita (1)
addr[11:0]	Endereço de escrita
addrb[11:0]	Endereço de leitura
dout[31:0]	Saída de dados

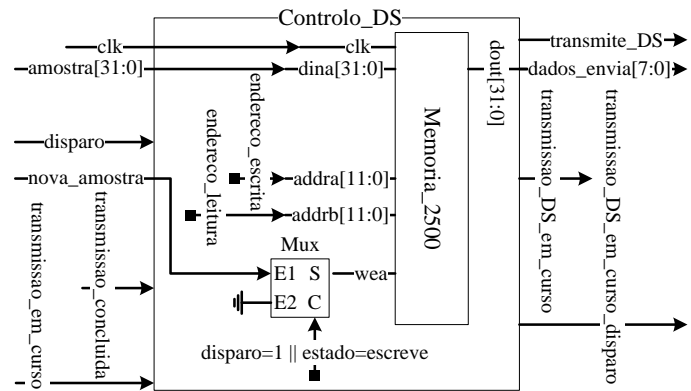


Figura 6.11: Arquitectura e principais sinais do módulo *Controlo_DS*.

Tal como se pode observar, a permissão de escrita na memória (*wea*) é definida pelo sinal *nova_amostra* (proveniente do módulo *Interpolacao*), quando o *disparo=1* ou o estado do processo de escrita é *escreve*, caso contrário a escrita na memória não é permitida. A entrada de dados da memória (*dina[31:0]*) é ligada ao sinal *amostra[31:0]*, que define-se com as amostras convertidas pelo módulo *Converte_float*.

⁷⁵ O *datasheet* do IP LogiCORE Block Memory Generator v7.2 da Xilinx® encontra-se disponível no sítio: http://www.xilinx.com/support/documentation/ip_documentation/blk_mem_gen/v7_2/pg058-blk-mem-gen.pdf.

A máquina de estados do processo que controla a escrita das amostras na memória é apresentada na figura 6.12. Esta descreve dois estados: i) *inicia* e ii) *escreve*. No estado *inicia* o sinal *disparo* é esperado. Quando o sinal *disparo* é recebido é guardada a primeira amostra no primeiro endereço da memória, e a máquina de estados transita para o estado *escreve*. Neste estado, consoante são recebidas novas amostras (*nova_amostra=1*), o endereço de escrita da memória é incrementado.

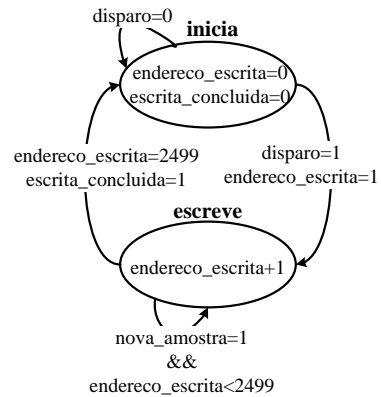


Figura 6.12: Máquina de estados do processo de escrita.

Concluída a escrita das 2500 amostras (*escrita_concluida=1*) retorna-se ao estado *inicia*.

O processo de envio do DS é descrito pela máquina de estados apresentada na figura 6.13.

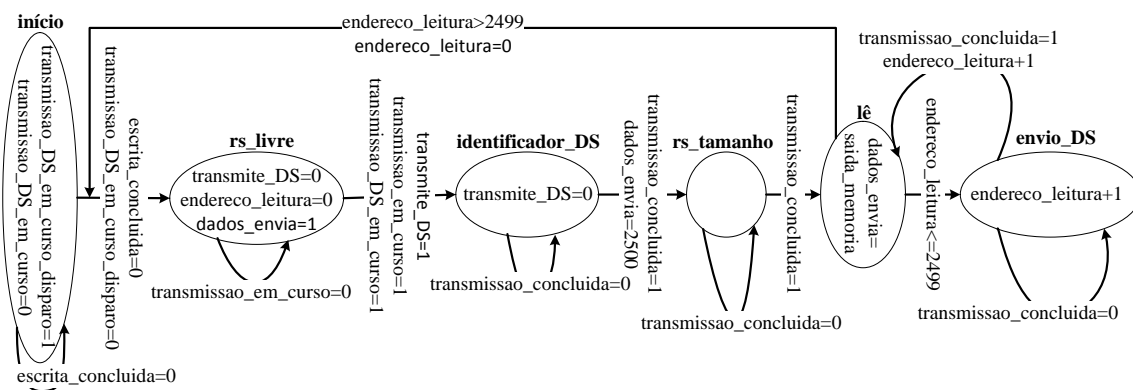


Figura 6.13: Máquina de estados do processo de envio do DS.

Esta inicia-se no estado *início* aguardando a escrita das 2500 amostras. Concluída a escrita (*escrita_concluida=1*) a máquina de estados transita para o estado *rs_livre*⁷⁶. Neste, o processo espera que o módulo *Modulo_comunicacao* esteja disponível para o envio de dados (*transmissao_em_curso=1*). Confirmada a disponibilidade do módulo *Modulo_comunicacao*, os próximos estados prestam-se ao envio da mensagem *DS osciloscópio*. Nestes estados, o sinal *transmissao_concluida=1* proveniente do módulo *Modulo_comunicacao* confirma o envio de cada campo. Por fim, após a

⁷⁶ Note-se que a partir deste momento, até completar-se o envio de todos os campos da mensagem *DS osciloscópio*, o disparo do sincronismo é desactivado (*transmissao_DS_em_curso_disparo=0*). Deste modo, este intervalo de tempo corresponde ao *tempo de espera* do osciloscópio. Sabendo-se que a mensagem *DS osciloscópio* constitui-se com 80024 bits ($8 \times (3 + 2500 \times 4)$), para a taxa de transmissão de dados de 125kbps, o *tempo de espera* é de 0.64 segundos.

confirmação do envio do último campo (última amostra do DS, guardada no endereço 2499) o processo retorna ao estado *início*.

6.3.2. MÓDULO *MODULO_COMUNICACAO*

O módulo *Modulo_comunicacao* implementa a decodificação e processamento das mensagens de comando e o envio das mensagens de resposta apresentadas na subsecção 5.4. Assim, de modo a cumprir o seu propósito, tal como se pode observar na figura 6.14, este instancia os módulos: i) *Descodificador_comandos*, ii) *Processador_funcoes*, iii) *Processador_respostas* e iv) *Transmissao_RS232*.

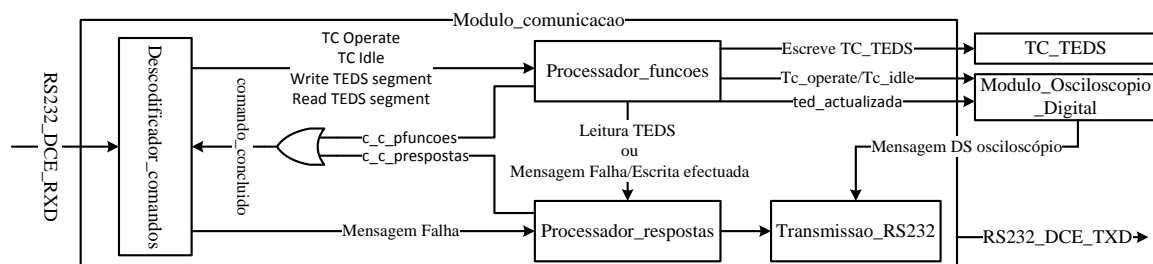


Figura 6.14: Arquitectura e principais sinais do módulo *Modulo_comunicacao*.

O módulo *Descodificador_comandos* descreve três processos para receber e decodificar as mensagens de comando enviadas pela interface de informação e controlo. Os comandos são recebidos pela porta *RS232_DCE_RXD*, sendo reconhecidos pelo seu cabeçalho (ver tabela 5.4). No caso dos comandos serem reconhecidos, delega-se ao módulo *Processador_funcoes* o seu processamento. Caso contrário, processa-se a mensagem de falha ocorrida no módulo *Processador_respostas*. As falhas detectadas neste módulo são: *Cabeçalho da mensagem perdido* ($Cr=0$), *TC de destino inválido* ($Cr=1$) e *Classe ou Função desconhecida* ($Cr=2$). No que respeita ao módulo *Descodificador_comandos*, importa ainda referir que este, após encaminhar o comando recebido para um dos módulos de processamento, inibe a recepção de novos comandos até concluir-se o seu processamento ($comando_concluido=1$).

O módulo *Processador_funcoes* é responsável pelo processamento dos comandos decodificados. Este módulo instancia a memória RAM *Memoria_funcoes*, com 128 endereços de 8 bits implementada com o IP LogiCORE Block Memory Generator v7.2⁷⁷, e

⁷⁷ O *datasheet* do IP LogiCORE Block Memory Generator v7.2 da Xilinx® encontra-se disponível no sítio: http://www.xilinx.com/support/documentation/ip_documentation/blk_mem_gen/v7_2/pg058-blk-mem-gen.pdf.

descreve dois processos que, de acordo com o comando recebido, definem um processamento específico. Para os comandos *TC Operate* e *TC Idle* apenas comunica-se ao módulo *Modulo_Osciloscopio_Digital* a recepção destes comandos ($Tc_operate=1$ e $Tc_idle=1$), concluindo-se o processamento do comando ($c_c_pfuncoes=1$). Para o comando *Write TEDS segment* aguarda-se a recepção do número de octetos definidos no campo *Tamanho* do seu cabeçalho, i.e., o número de octetos que constituem o corpo do comando, guardando-os na *Memoria_funcoes*. Recebidos os octetos esperados, prossegue-se a validação dos seus campos. Contudo, se os octetos não forem todos recebidos, solicita-se o envio da mensagem de falha *Corpo do comando perdido* ($Cr=3$) ao módulo *Processador_respostas*. O primeiro campo validado é o Código TEDS que tem de ser igual a três, seguindo-se a posição inicial definida para a escrita na TEDS que tem de ser menor que 119. Por fim, valida-se a autenticidade do *Bloco de dados* do comando *Write TEDS segment* calculando o seu *checksum* e comparando-o ao *checksum* enviado na mensagem. Caso os testes sejam válidos, segue-se a escrita dos dados na TC_TEDS ⁷⁸. Caso contrário, é solicitado ao *Processador_respostas* o envio de uma das seguintes mensagens de falha: *Código TEDS desconhecido* ($Cr=4$), *Posição TEDS inválida* ($Cr=5$) ou *Erro de checksum* ($Cr=6$). Por fim, para o comando *Read TEDS segment* define-se, exactamente, o mesmo procedimento utilizado para o comando *Write TEDS segment*, até à validação da posição inicial de leitura da TC_TEDS . Caso a posição seja válida, solicita-se ao módulo *Processador_resposta* o envio da mensagem *leitura TEDS*.

O módulo *Processador_respostas* descreve um processo responsável pela definição e controlo do envio das mensagens de resposta solicitadas pelos módulos *Descodificador_comandos* e *Processador_funcoes*. Assim, este módulo define a estrutura das mensagens a enviar, e através do módulo *Transmissão_RS232* envia-as à interface de informação e controlo. Das mensagens enviadas, note-se que para a mensagem *leitura TEDS*, a TC_TEDS é lida a partir da posição inicial definida, e o valor de *checksum* dos octetos lidos é calculado, de modo a ser enviado junto com a mensagem. Efectuado o envio das mensagens, o atendimento do comando é concluído ($c_c_prespostas=1$)⁷⁹.

⁷⁸ Note-se que, após a escrita dos novos dados na TC_TEDS é necessário actualizar o valor do seu campo *checksum*. Assim, após a escrita, a TC_TEDS é lida, calcula-se o *checksum* dos seus dados, e escreve-se o novo *checksum* na TC_TEDS . Concluído este processo, solicita-se ao módulo *Processador_respostas* o envio da mensagem *escrita efectuada*, e notifica-se o módulo *Modulo_Osciloscopio_Digital* de que a TC_TEDS foi actualizada ($ted_actualizada=1$).

⁷⁹ Repare que todos os comandos que solicitam o envio de uma mensagem são concluídos apenas neste momento.

O módulo *Trasmissoao_RS232* efectua o envio das mensagens de resposta pela porta RS232_DCE_TXD. O módulo é utilizado pelo módulo *Processador_respostas* para o envio das mensagens de *falha*, *escrita efectuada* e *leitura TEDS*, e pelo módulo *Modulo_Osciloscopio_Digital* para o envio da mensagem *DS osciloscópio*. Ambos os módulos competem pelo acesso ao módulo *Trasmissoao_RS232*, esperando que este se encontre disponível (*transmissao_em_curso=1*) para atender o pedido de envio.

6.3.3. MÓDULO TC_TEDS

O módulo *TC_TEDS* traduz-se, tal como se pode observar na figura 6.15, na memória RAM *Memoria_TC_TEDS*. Esta é implementada através do LogiCORE IP Block Memory Generator v7.2⁸⁰ com 128 endereços de 8 bits, e consiste na *TC_TEDS* definida na subsecção 5.3. Assim, inicialmente, a memória *Memoria_TC_TEDS*, é definida com os valores apresentados na tabela 5.3 do capítulo anterior.

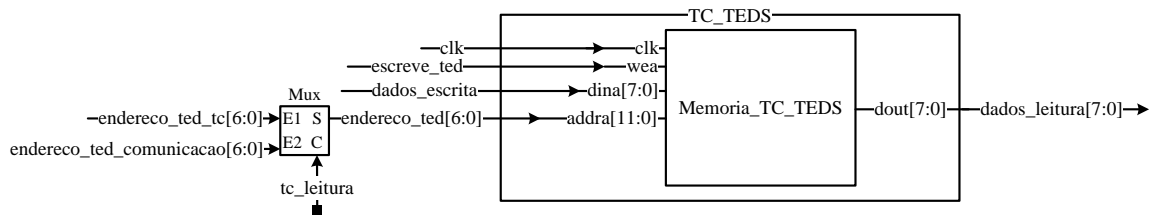


Figura 6.15: Arquitectura, principais sinais do módulo *TC_TEDS* e multiplexador do módulo *Modulo_TIM* que controla a definição do endereço da memória.

Durante o funcionamento do osciloscópio, esta memória pode ser acedida pelo *Modulo_comunicacao* e pelo *Modulo_Osciloscopio_Digital*. O *Modulo_comunicacao* lê e escreve na *Memoria_TC_TEDS*, respectivamente, quando recebe os comandos *Read TEDS segment* e *Write TEDS segment*. Já o *Modulo_Osciloscopio_Digital* apenas lê a memória, no momento de definição das variáveis do osciloscópio, i.e., quando se encontra no estado *Atribuição das variáveis do osciloscópio* (*tc_leitura=1*). Para a leitura da memória, define-se o endereço que se pretende ler (*endereco_ted[6:0]*) e lê-se o seu valor na saída *dados_leitura[7:0]*. Para a escrita, o valor do sinal *dados_escrita[7:0]* é atribuído no endereço definido (*endereco_ted_comunicacao[6:0]*), quando a escrita da memória é permitida (*escreve_ted=1*).

⁸⁰ O *datasheet* do IP LogiCORE Block Memory Generator v7.2 da Xilinx® encontra-se disponível no sítio: http://www.xilinx.com/support/documentation/ip_documentation/blk_mem_gen/v7_2/pg058-blk-mem-gen.pdf.

6.4. INTERFACE DE INFORMAÇÃO E CONTROLO

A interface de informação e controlo define duas janelas: i) Porta Série e ii) Osciloscópio Digital Inteligente.

A janela Porta Série é apresentada na figura 6.16. Esta lista as portas série ligadas ao computador, ficando o utilizador responsável por escolher a porta do TIM e confirmar a sua opção no botão *Confirmar*. Concluído este processo a janela Porta Série fecha-se e a janela Osciloscópio Digital Inteligente apresentada na figura 6.17, até aqui desactivada, é activada. Note-se que, caso seja escolhida uma porta errada, i.e., outra que não a do TIM, inviabiliza-se a comunicação.

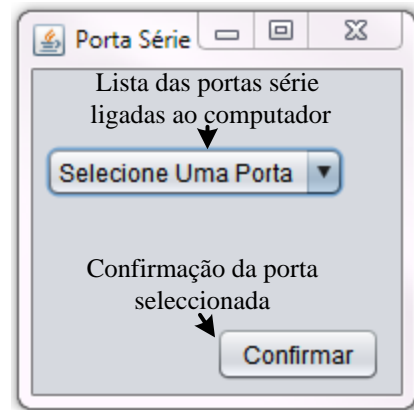


Figura 6.16: Interface da janela Porta Série.

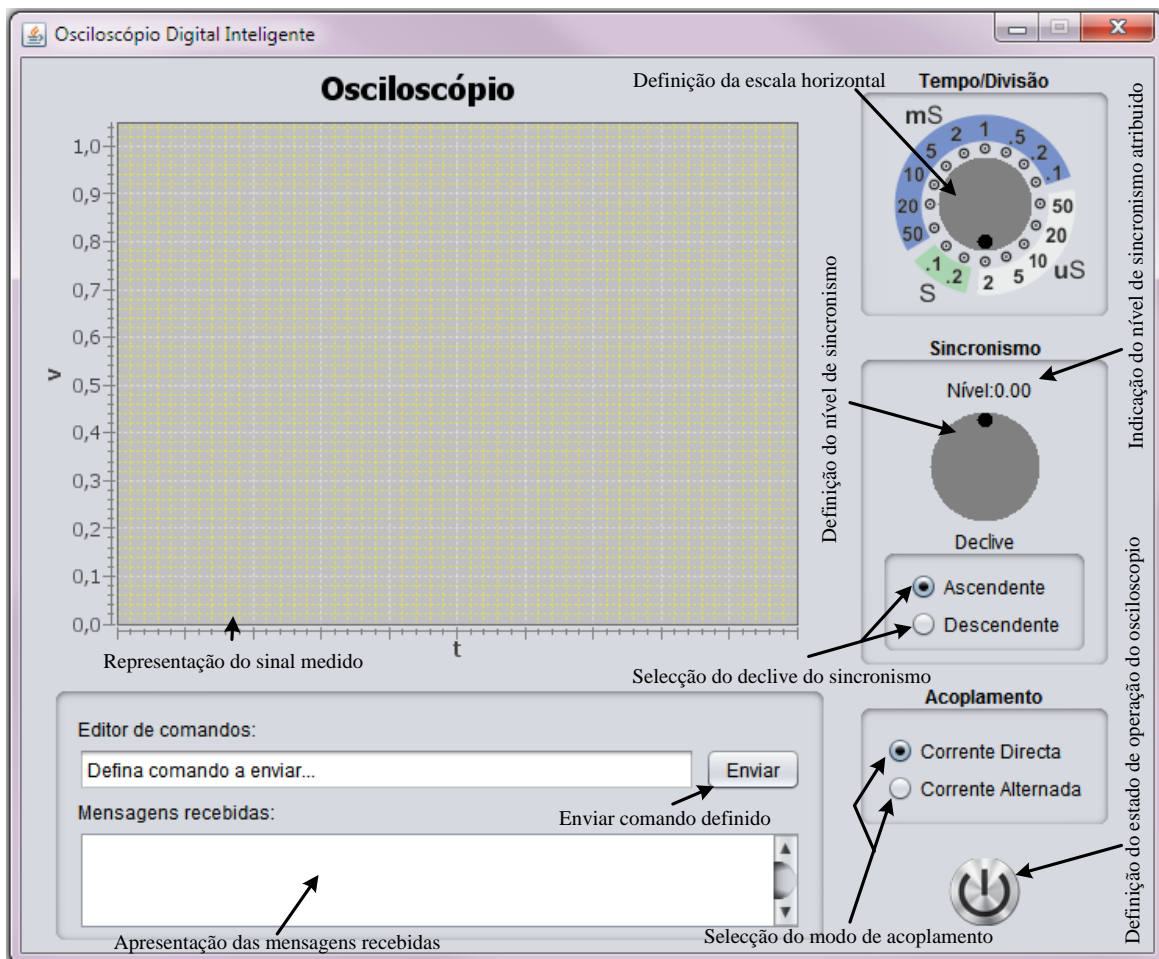


Figura 6.17: Interface da janela Osciloscópio Digital Inteligente.

A janela Osciloscópio Digital Inteligente, tal como se pode observar, implementa as funcionalidades definidas no capítulo do projecto, permitindo o controlo do osciloscópio e a representação do sinal medido.

O *software* da interface de informação e controlo define-se como multitarefa, implementando as tarefas: i) *Envio*, ii) *Leitura* e iii) *Gráfico*. As duas primeiras tarefas sustentam o carácter *full-duplex* da comunicação implementada. Assim, a tarefa *Envio* serve o envio das mensagens de comando para o TIM, e a tarefa *Leitura* encarrega-se de receber as mensagens de resposta. Por sua vez, a tarefa *Gráfico* é responsável por representar o sinal medido presente na mensagem *DS osciloscópio*. Esta tarefa justifica-se por se tratar de um processo demorado, exigindo, deste modo, a sua implementação numa tarefa independente, de modo a não bloquear o funcionamento do *software*.

O algoritmo conceptual do *software* da interface de informação e controlo é apresentado na figura 6.18.

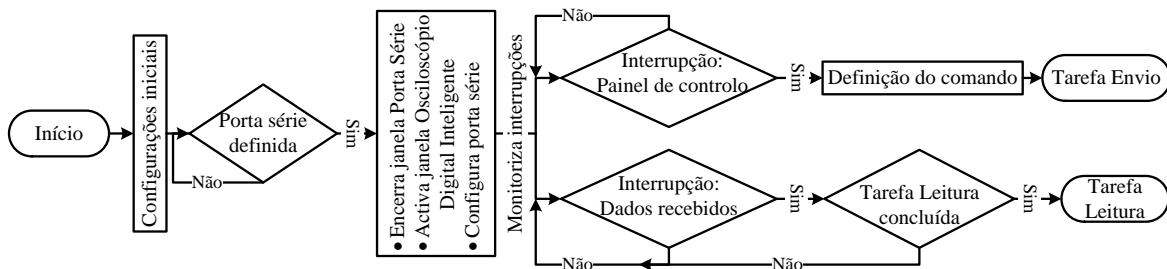


Figura 6.18: Algoritmo do *software* da interface de informação e controlo.

Assim, inicialmente o *software* processa um conjunto de configurações iniciais, e.g., implementa os botões rotacionais, define a lista de portas série ligadas ao computador, configura os botões de controlo de acordo com a informação dos campos da TC_TEDS, etc. De seguida, este espera que o utilizador defina a porta série a ser utilizada. Cumprido este passo, prossegue-se com a configuração da porta escolhida, o fecho da janela Porta Série e a activação da janela Osciloscópio Digital Inteligente. A partir deste momento, o programa monitoriza se estão a ser recebidos dados na porta série e se o utilizador interagiu com algum dos botões de controlo. No caso da porta série ter recebido dados, e nenhuma tarefa *Leitura* estar activa, é iniciada uma tarefa *Leitura*. Note-se que, deste modo, cada mensagem recebida dá origem a uma única tarefa *Leitura*. No caso de o utilizador ter interagido com algum dos botões de controlo, a mensagem de comando que corresponde à acção efectuada é construída e enviada pela porta série através da tarefa

Envio. Dada a preponderância da tarefa *Leitura* no *software*, apresenta-se o seu algoritmo na figura 6.19.

A tarefa *Leitura* começa por garantir a recepção completa da mensagem enviada pelo TIM, seguindo-se a identificação da mensagem recebida. Neste ponto, as mensagens *DS osciloscópio* são processadas na tarefa *Gráfico*, que realiza a representação do DS no gráfico da interface. Por sua vez, as mensagens *falha*, *escrita efectuada* e *leitura TEDS* são interpretadas, sendo a informação reportada por estas apresentada ao utilizador.

No que se refere à interface de informação e controlo importa, ainda, esclarecer que os botões rotacionais utilizados são implementados com a classe *JKnob*⁸¹. O gráfico da interface é um gráfico de dispersão implementado com a biblioteca *JFreeChart*⁸² e a interface de comunicação RS-232 é definida pela API *Java Communications*⁸³.

6.5. SUMÁRIO

Neste capítulo apresentaram-se todos os aspectos de implementação do osciloscópio digital. Este iniciou-se com a apresentação da sua arquitectura seguindo-se a descrição de todas as partes que a integram.

No próximo capítulo descreve-se a verificação experimental efectuada ao osciloscópio.

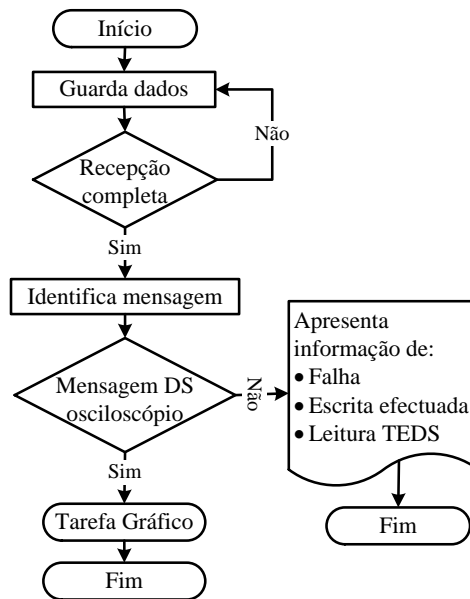


Figura 6.19: Algoritmo da tarefa *Leitura*.

⁸¹ Disponível em: <http://users.dickinson.edu/~braught/courses/cs132f00/classes/code/JKnob.src.html>.

⁸² Disponível em: <http://www.jfree.org/jfreechart/>.

⁸³ Disponível em: <http://www.oracle.com/technetwork/java/index-jsp-141752.html>.

7. VERIFICAÇÃO EXPERIMENTAL

Após a implementação do osciloscópio digital, neste capítulo apresenta-se a sua verificação experimental. Este inicia-se com a descrição do cenário adoptado, detalhando-se de seguida cada um dos testes realizados.

7.1. CENÁRIO ADOPTADO

De modo a verificar-se o funcionamento do osciloscópio utilizou-se a arquitectura apresentada na figura 7.1.

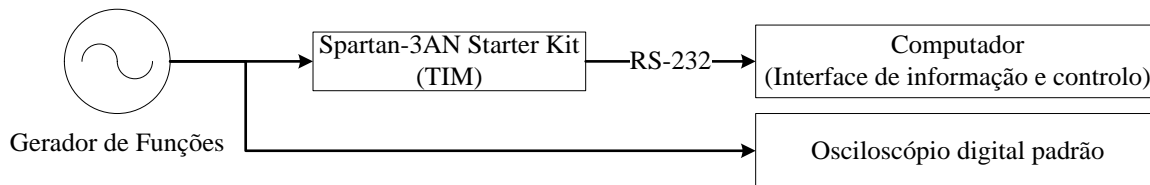


Figura 7.1: Arquitectura adoptada para a verificação do osciloscópio.

Nesta arquitectura, o osciloscópio desenvolvido define-se com a placa Spartan-3AN Starter Kit, ligada pela porta série, a um computador com a interface de informação e controlo instalada. O gerador de funções é responsável por gerar os sinais que são medidos pelo osciloscópio desenvolvido e por um osciloscópio digital adoptado como padrão. O osciloscópio padrão presta-se a medir o valor convencional do sinal aplicado pelo gerador de funções, por forma a calcular-se o erro de medição do osciloscópio desenvolvido.

O gerador de funções utilizado, conforme apresentado na figura 7.2, foi o AFG 3021B⁸⁴ e o osciloscópio padrão foi o TDS 3114B⁸⁵, ambos da Tektronix®.

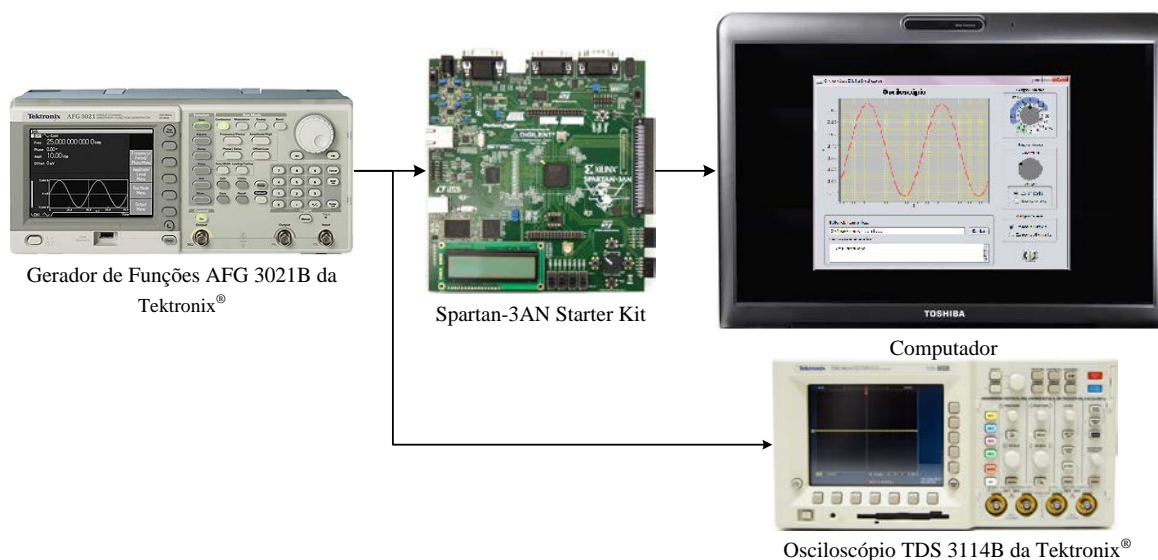


Figura 7.2: Montagem utilizada para a verificação experimental do osciloscópio.

⁸⁴ Datasheet disponível em: http://www.testunlimited.com/pdf/Tektronix_AFG3000.pdf.

⁸⁵ Datasheet disponível em: <http://pdf1.alldatasheet.com/datasheet-pdf/view/133279/ETC1/TDS3014B.html>.

A escolha de ambos os instrumentos justifica-se pela sua disponibilidade no laboratório e pela sua exactidão. O gerador de funções AFG 3021B define uma incerteza na amplitude de $\pm 1.15\%$ com uma distorção harmónica menor que 0.2% . Por sua vez, o osciloscópio TDS 3114B define uma incerteza na medição da amplitude de $\pm 2\%$ e uma incerteza na medição do tempo de $\pm 0.002\%$. Em relação ao gerador de funções importa referir que este permite que se defina a impedância de entrada do circuito ao qual se vai ligar, de modo a internamente compensar o efeito de carga. Assim, para o osciloscópio implementado esta impedância é definida com $10k\Omega$ (valor da sua impedância de entrada) e para o TDS 3114B como alta impedância, dado a sua impedância de entrada ser de $1M\Omega$.

Definida a arquitectura e a função dos intervenientes utilizados, de seguida descreve-se o método utilizado para a verificação do funcionamento do osciloscópio. Antes de mais, a verificação incidiu: i) na comunicação entre a interface de informação e controlo e o TIM e ii) na avaliação do osciloscópio como instrumento de medição.

A verificação da comunicação entre a interface de informação e controlo e o TIM realizou-se através da monitorização do fluxo de mensagens na porta série para um conjunto de acções efectuadas na interface.

A avaliação do osciloscópio como instrumento de medição dividiu-se em dois testes. Em primeiro lugar, obteve-se a resposta do osciloscópio ao degrau. Esta permitiu analisar a sua função de transferência, e deste modo, avaliar o seu desempenho para medições de sinais de uma ampla gama de frequências, permitindo ainda determinar as características dinâmicas do osciloscópio, tais como, o seu tempo de subida (t_s) e largura de banda. Em segundo lugar, realizaram-se alguns exemplos de medições com ambos os osciloscópios, comparando-se os seus resultados, de forma a comprovar-se o correcto funcionamento do osciloscópio implementado.

De seguida, é detalhado cada um destes testes, nomeadamente a monitorização fluxo de dados na porta série, a resposta do osciloscópio ao degrau e, alguns exemplos de medições.

7.2. MONITORIZAÇÃO DO FLUXO DE DADOS NA PORTA SÉRIE

As mensagens trocadas na porta série, como descrito na subsecção 5.4, são as mensagens de comando enviadas pela interface de informação e controlo e as mensagens de resposta enviadas pelo TIM.

Importa lembrar que as mensagens de comando permitem a leitura da TC_TEDS e a definição do estado de operação e modo de funcionamento do osciloscópio. Já as mensagens de resposta informam se os comandos recebidos foram processados e permitem o envio do DS do osciloscópio para a interface de informação e controlo que representa o sinal medido. O comando que permite a leitura da TC_TEDS é o *Read TEDS segment*, enviado através do editor de comandos da interface. O estado de operação do osciloscópio, através de um botão da interface, é definido com o envio dos comandos, *TC Idle* (estado *Inactivo*) e *TC Operate* (estado *Operacional*). O modo de funcionamento do osciloscópio é integralmente definido nos campos da TC_TEDS apresentados na tabela 7.1. Estes campos são definidos através da interacção com a interface de informação e controlo, encarregando-se esta de enviar o comando *Write TEDS segment* para escrever na TC_TEDS.

Tabela 7.1: Campos da TC_TEDS associados ao modo de funcionamento do osciloscópio.

Posição na TC_TEDS (Hexadecimal)	Campo - Número de octetos	Valores
41	SOrigin - 4 Octetos	Valor com duas casas decimais no intervalo de -1.25 a 2.9, representado no formato Float 32.
66	Escala horizontal - 1 Octeto	Valor de 0 a 15, onde 0 representa a escala máxima de 2 μ s e 15 a escala mínima de 0.2s.
69	Acoplamento - 1 Octeto	0: acoplamento em CD ou 1: acoplamento em CA.
6C	Declive sincronismo - 1 Octeto	0: declive ascendente ou 1: declive descendente.

O TIM, em resposta a estes comandos, envia as mensagens de resposta *falha*, *escrita efectuada*, e *leitura TEDS* e, por iniciativa própria, a mensagem *DS osciloscópio*.

Relembrados alguns aspectos da comunicação do osciloscópio, de seguida, de forma a verificar-se este fluxo de mensagens, monitorizou-se a porta série, recorrendo-se ao *software* SerialMon⁸⁶, e realizou-se o conjunto de acções de controlo ilustradas na figura 7.3.

⁸⁶ *Software* disponível em: <http://www.serialmon.com/>.

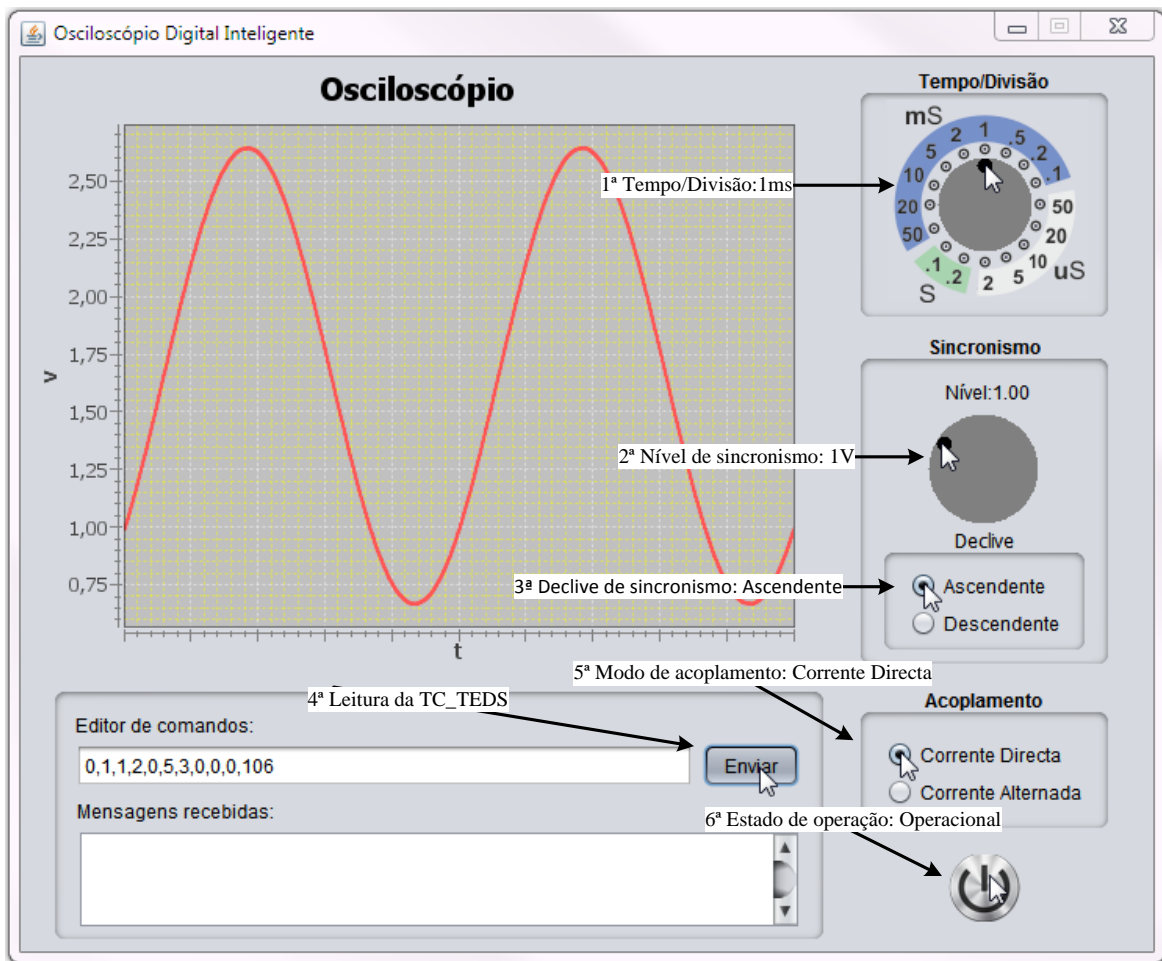


Figura 7.3: Conjunto de acções de controlo.

A 1ª acção define a escala horizontal do osciloscópio para 1ms. O fluxo de dados resultante desta acção é apresentado na figura 7.4. Como se pode observar, a definição da escala horizontal traduz-se no envio do comando *Write TEDS segment* (classe: 1, função: 3), responsável por escrever na TC_TEDS (código: 3), no campo *Escala horizontal* (posição 66) o valor associado à escala de 1ms (8).

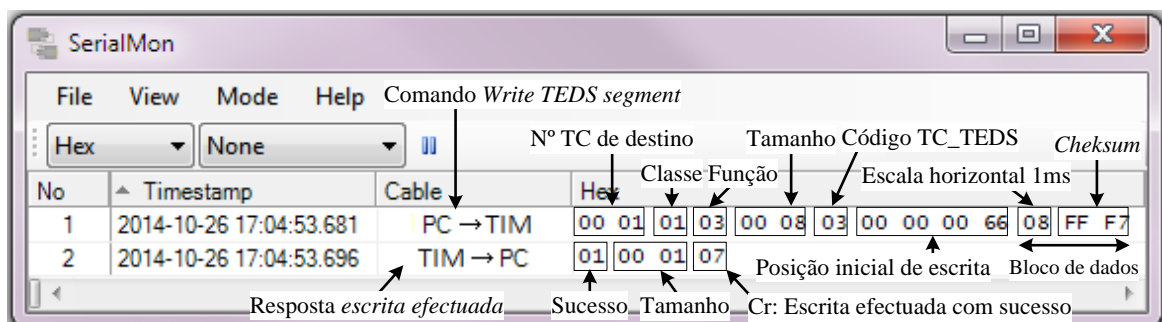


Figura 7.4: Fluxo de dados na porta série para definir a escala horizontal do osciloscópio.

A este comando o TIM respondeu com a mensagem *escrita efectuada* com o Código de resposta (Cr) igual a 7, confirmando, deste modo, que a escrita foi efectuada com sucesso.

A 2ª acção presta-se à definição do nível de sincronismo do osciloscópio para 1V. A atribuição do nível de sincronismo é em tudo igual à definição da escala horizontal, diferenciando-se apenas a posição de escrita do bloco de dados no comando *Write TEDS segment*. Assim, conforme apresentado na figura 7.5, a posição de escrita é agora o campo SOrigin (41) e o bloco de dados corresponde ao valor de 1V representado em ponto flutuante de 32 bits, junto com o respectivo *checksum*. A resposta do TIM, visto que o comando foi correctamente recebido, corresponde à confirmação da escrita na TC_TEDS.

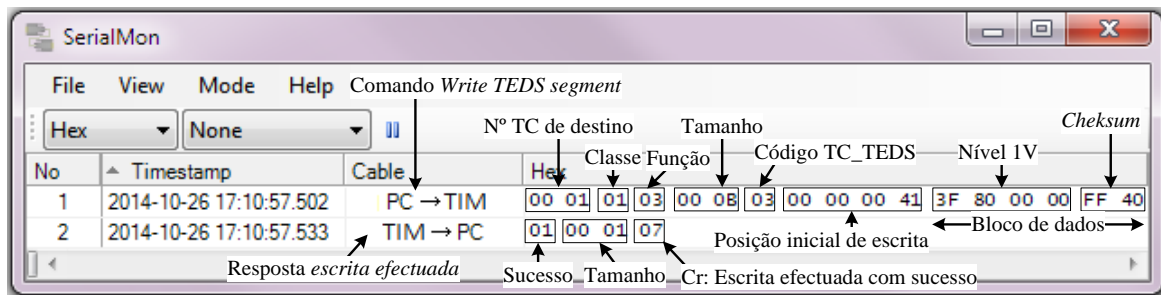


Figura 7.5: Fluxo de dados na porta série para definir o nível de sincronismo do osciloscópio.

Na 3ª acção define-se o declive de sincronismo como ascendente, conforme apresentado na figura 7.6. De forma semelhante às acções anteriores, esta limita-se ao envio do comando *Write TEDS segment*, agora responsável por escrever no campo *Declive* (6C) o valor do declive ascendente (1).

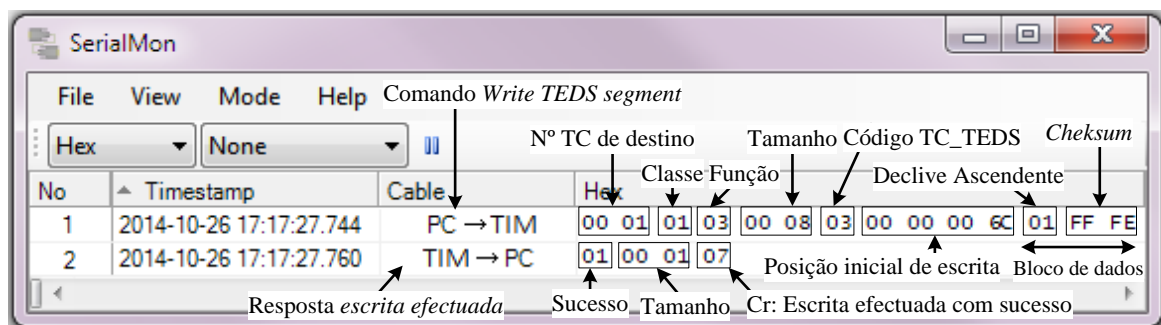


Figura 7.6: Fluxo de dados na porta série para definir o declive de sincronismo do osciloscópio.

A 4ª acção, recorre ao editor de comandos, para ler a TC_TEDS desde a posição 106 (posição onde se inicia a estrutura TLV do declive do sincronismo). Tal como se pode observar na figura 7.7, esta acção traduz-se no envio do comando *Read TEDS segment* (classe: 1, função: 2) com a posição inicial de leitura igual a 106 (6A em hexadecimal). A este comando o TIM respondeu com a mensagem *leitura TEDS*. Nesta mensagem, é indicado o sucesso do comando recebido, o tamanho da resposta, a posição inicial de leitura da TC_TEDS e, por fim, todos os octetos lidos da TC_TEDS a partir da posição 106, bem como o seu respectivo *checksum*.

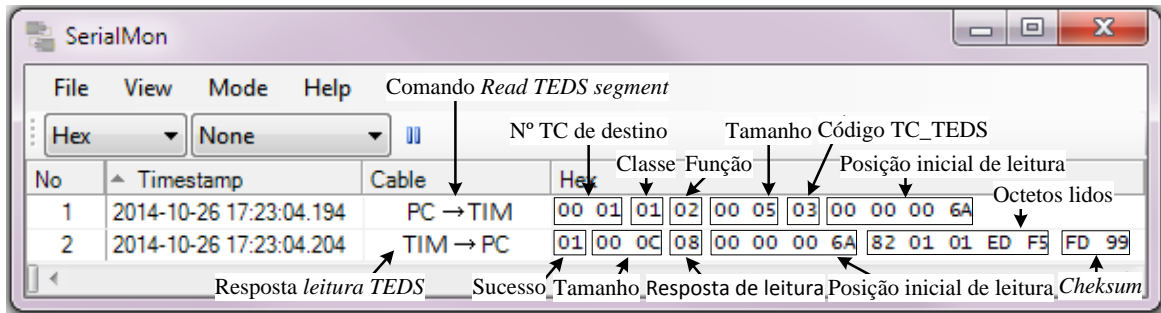


Figura 7.7: Fluxo de dados na porta série para a leitura da TC_TEDS a partir da posição 6A.

A 5ª acção define o modo de acoplamento do osciloscópio em CD. Conforme se pode observar na figura 7.8, esta acção traduz-se no envio do comando *Write TEDS segment*, responsável por escrever no campo *Acoplamento* (69) o valor definido para o acoplamento em CD (0). A este comando o TIM respondeu com a mensagem *escrita efectuada*, confirmando a escrita na TC_TEDS.

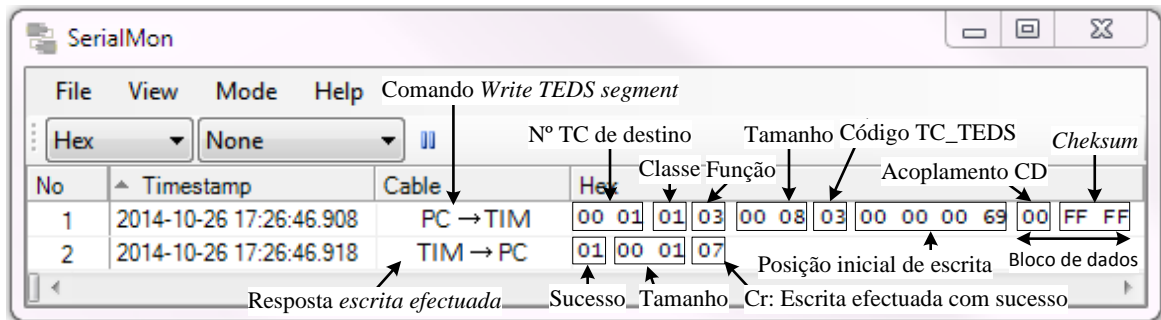


Figura 7.8: Fluxo de dados na porta série para definir o modo de acoplamento do osciloscópio.

Por fim, a 6ª acção define o estado de operação do osciloscópio como operacional. Esta acção, conforme se pode observar na figura 7.9, limita-se ao envio do comando *TC Operate* (classe: 4, função: 1). Após o envio deste comando, o osciloscópio entra no estado operacional, iniciando a aquisição de amostras. Assim, a partir deste momento, o TIM, por iniciativa própria, pode enviar a mensagem *DS osciloscópio*. Esta é, parcialmente apresentada na figura 7.9, onde o 1º octeto indica o carácter de sucesso da mensagem, os dois octetos seguintes o seu tamanho (10000 octetos) e os restantes octetos, as primeiras 3 amostras das 2500 que compõe o DS do osciloscópio.

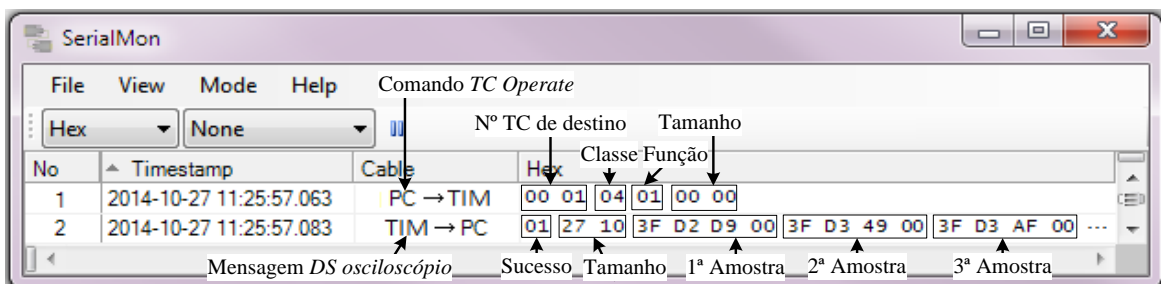


Figura 7.9: Fluxo de dados na porta série para definir o estado de operação do osciloscópio como operacional.

7.3. RESPOSTA DO OSCILOSCÓPIO AO DEGRAU

O sinal de degrau medido pelo osciloscópio foi gerado pelo gerador de funções AFG 3021B da Tektronix[®]. O degrau definiu-se com uma tensão de 1V a 2V, de modo a ajustar-se ao *intervalo de medição* do osciloscópio, e com o máximo tempo de subida suportado pelo gerador, i.e., 18ns. A resposta ao degrau do osciloscópio é apresentada na figura 7.10, e tal como se pode observar, foi obtida com o osciloscópio definido com a escala de 2μs, acoplamento em CD, nível de sincronismo de 1V e declive de sincronismo descendente.

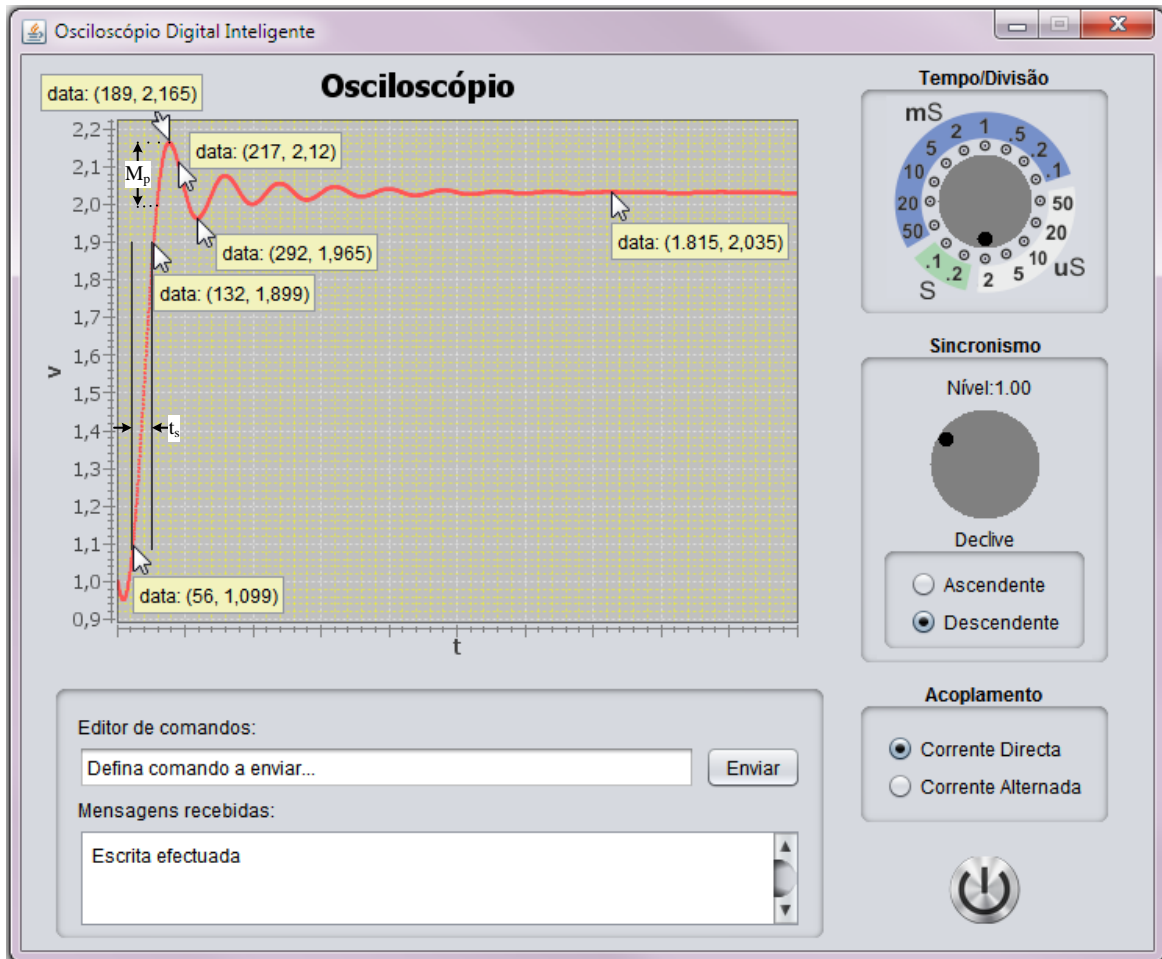


Figura 7.10: Resposta ao degrau do osciloscópio.

A resposta do osciloscópio atinge 10% do valor da amplitude na amostra 56 e 90% na amostra 132. Para a escala de 2μs, o osciloscópio define uma frequência de amostragem de 125MHz e, como tal, duas amostras consecutivas diferem no tempo de 8ns. Deste modo, o tempo de subida (t_s) do osciloscópio é de 0.608μs ((132-56)×8ns). Por sua vez, a sua largura de banda, calculada pela equação 7.1, é de 575kHz [18].

$$\text{Largura de banda} = \frac{0.35}{t_s} \quad (7.1)$$

Da análise da resposta ao degrau, pode-se verificar que o *overshoot* (M_p) do osciloscópio é de 165mV. A amostra 217 que corresponde aproximadamente à frequência da largura de banda do osciloscópio, i.e., 575kHz define-se com 2.12V apresentando, o osciloscópio, deste modo, para esta frequência um erro em amplitude de 120mV. De seguida, para frequências menores, o valor da amplitude diminui e, após oscilar em torno dos 2V estabiliza nos 2.035V. Assim, dentro da largura de banda do osciloscópio, para altas frequências obtém-se um erro no intervalo de -35mV a 120mV, que à medida que a frequência diminui estabiliza nos 35mV. Deste modo, pode-se afirmar, que o osciloscópio mede sinais na sua largura de banda com um intervalo de incerteza de -35mV a 120mV.

7.4. ALGUNS EXEMPLOS DE MEDIÇÕES

Para comprovar o correcto funcionamento do osciloscópio implementado, os sinais apresentados na tabela 7.2 foram medidos por este e pelo osciloscópio TDS 3114B. O osciloscópio TDS 3114B assume-se como o padrão de medição fornecendo o *valor convencional* do sinal medido. Assim, as medições do osciloscópio implementado comparam-se ao padrão, possibilitando o cálculo do seu *erro de medição* e, por conseguinte, a validação do seu correcto funcionamento.

Tabela 7.2: Definição dos sinais medidos pelo osciloscópio.

Forma de onda	Frequência	Amplitude (Vpp)	Componente contínua
Sinusoidal	500kHz	2V	1.65V
Sinusoidal	100kHz	1V	1V
Sinusoidal	1Hz	2.4V	1.65V

Os sinais apresentados foram gerados pelo gerador de funções AFG 3021B da Tektronix®. Como se pode observar, os sinais escolhidos são sinusoidais puras, cujas frequências distribuem-se dentro da largura de banda do osciloscópio, e definem-se em amplitude dentro do *intervalo de medição* do osciloscópio.

Os sinais medidos pelo osciloscópio TDS 3114B apresentam-se nas figuras 7.11, 7.12, 7.13 e 7.14. Nestas figuras são também indicados os valores medidos da amplitude e frequência de cada sinal para, mais à frente, serem comparados com os medidos pelo osciloscópio desenvolvido.

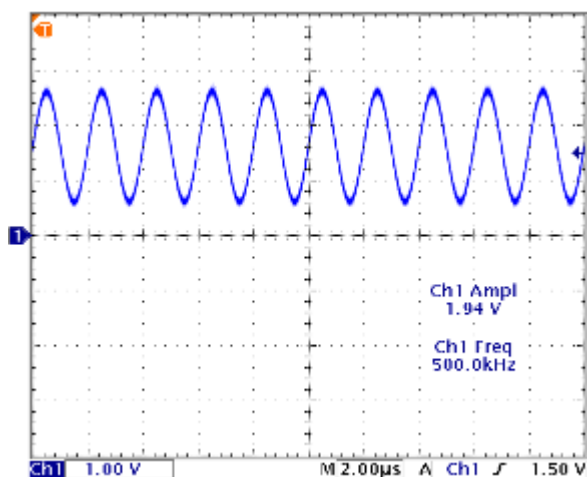


Figura 7.11: Sinal de 500kHz, 2V_{pp} e componente contínua de 1.65V medido pelo TDS 3114B.

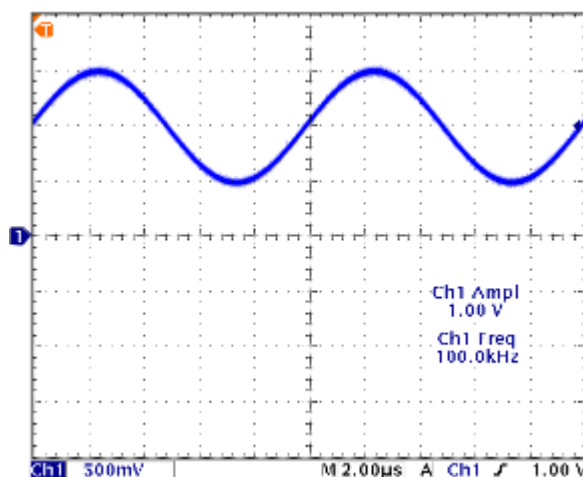


Figura 7.12: Sinal de 100kHz, 1V_{pp} e componente contínua de 1V medido pelo TDS 3114B.

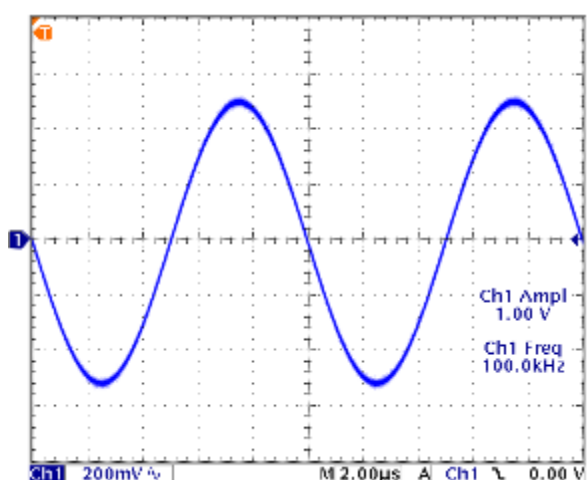


Figura 7.13: Sinal de 100kHz, 1V_{pp} e componente contínua de 1V medido pelo TDS 3114B com o modo de acoplamento em CA.

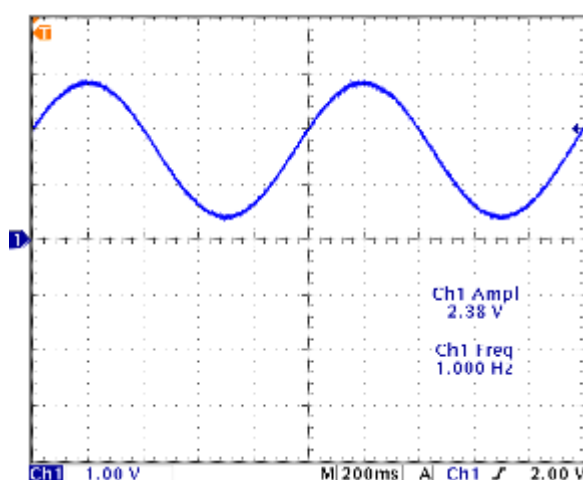


Figura 7.14: Sinal de 1Hz, 2.4V_{pp} e componente contínua de 1.65V medido pelo TDS 3114B.

Prossegue-se, agora, com a medição dos mesmos sinais pelo osciloscópio implementado, definindo-se os seus parâmetros, para cada medição, do mesmo modo que o TDS 3114B. O primeiro sinal medido é a sinusoidal pura de 500kHz, 2V_{pp} e componente contínua de 1.65V. O osciloscópio, conforme apresentado na figura 7.15, é configurado com 2µs por divisão, nível de sincronismo de 1.5V, declive ascendente e acoplamento em CD.

Tal como se pode observar, da amostra 141 à amostra 1641, ambas de 1.503V, distam 1500 amostras, as quais representam seis períodos do sinal. Assim, 250 representam apenas um período. Na escala de 2µs, onde cada amostra difere no tempo de 8ns, as 250 amostras representam, precisamente 2µs, que correspondem a uma frequência de 500kHz. Portanto, comparando com o sinal medido pelo osciloscópio padrão o osciloscópio implementado não apresenta erro no domínio dos tempos, tal como foi afirmado na 5.2.1

do capítulo de projecto. Por sua vez, a amplitude do sinal medido é de 1.877V, sendo a amplitude medida pelo TDS 3114B de 1.94V, resultando num erro de -63mV.

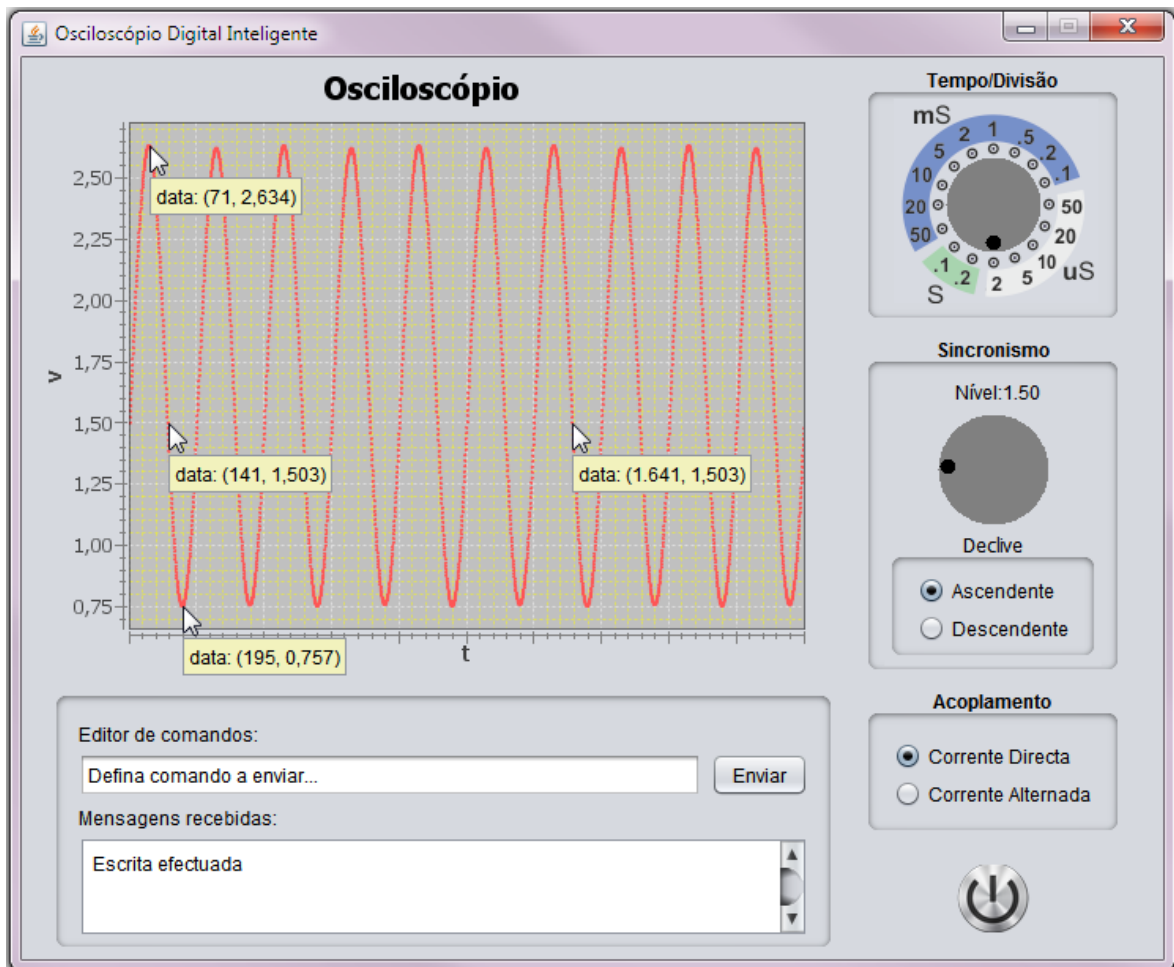


Figura 7.15: Medição da sinusoidal de 500kHz, 2V_{pp} e uma componente contínua de 1.65V.

O próximo sinal medido é uma sinusoidal de 100kHz, 1V_{pp} e componente contínua de 1V. Este sinal é medido com o osciloscópio configurado de acordo com o apresentado na figura 7.16, i.e., 2μs por divisão, nível de sincronismo de 1V, declive descendente e acoplamento em CD. Tal como se pode observar, o osciloscópio representa 2 períodos do sinal com uma frequência precisa de 100kHz. A amplitude medida é de 1V, e como é igual à medida pelo TDS 3114B, conclui-se que o erro de medição é nulo.

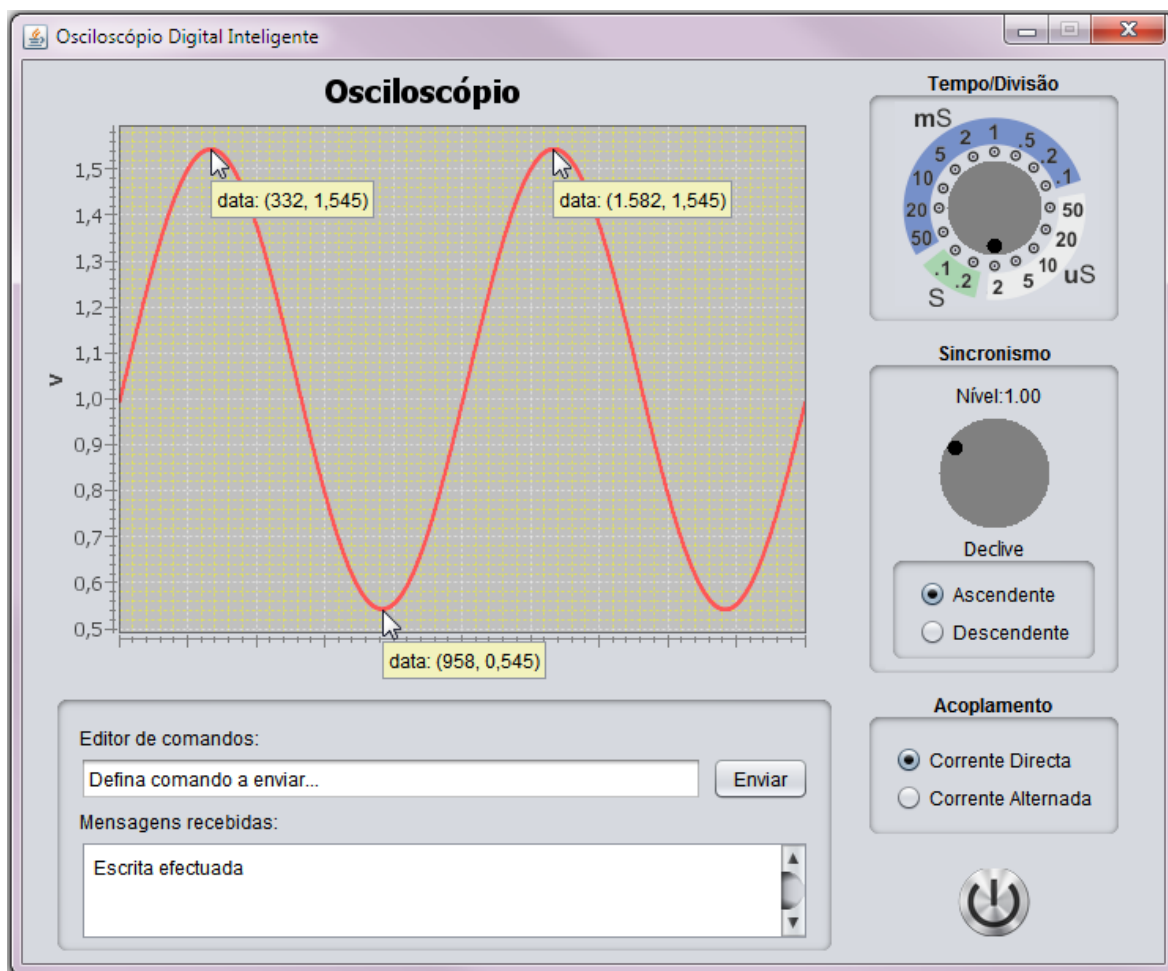


Figura 7.16: Medição da sinusoidal de 100kHz, 1V_{pp} e uma componente contínua de 1V.

De seguida, efectuou-se de novo a medição do sinal de 100kHz, com o modo de acoplamento do osciloscópio em CA, de forma a provar-se o correcto funcionamento do osciloscópio para este modo de acoplamento. Assim, o osciloscópio é configurado, conforme apresentado na figura 7.17, com 2μs por divisão, nível de sincronismo de 0V, declive descendente e acoplamento em CA. Conforme se pode observar, a componente contínua do sinal foi filtrada, apresentando o sinal uma amplitude de 1V, com um máximo de 500mV e um mínimo de -500mV, tal como o sinal medido pelo TDS 3114B, concluindo-se assim que não houve erro de medição.

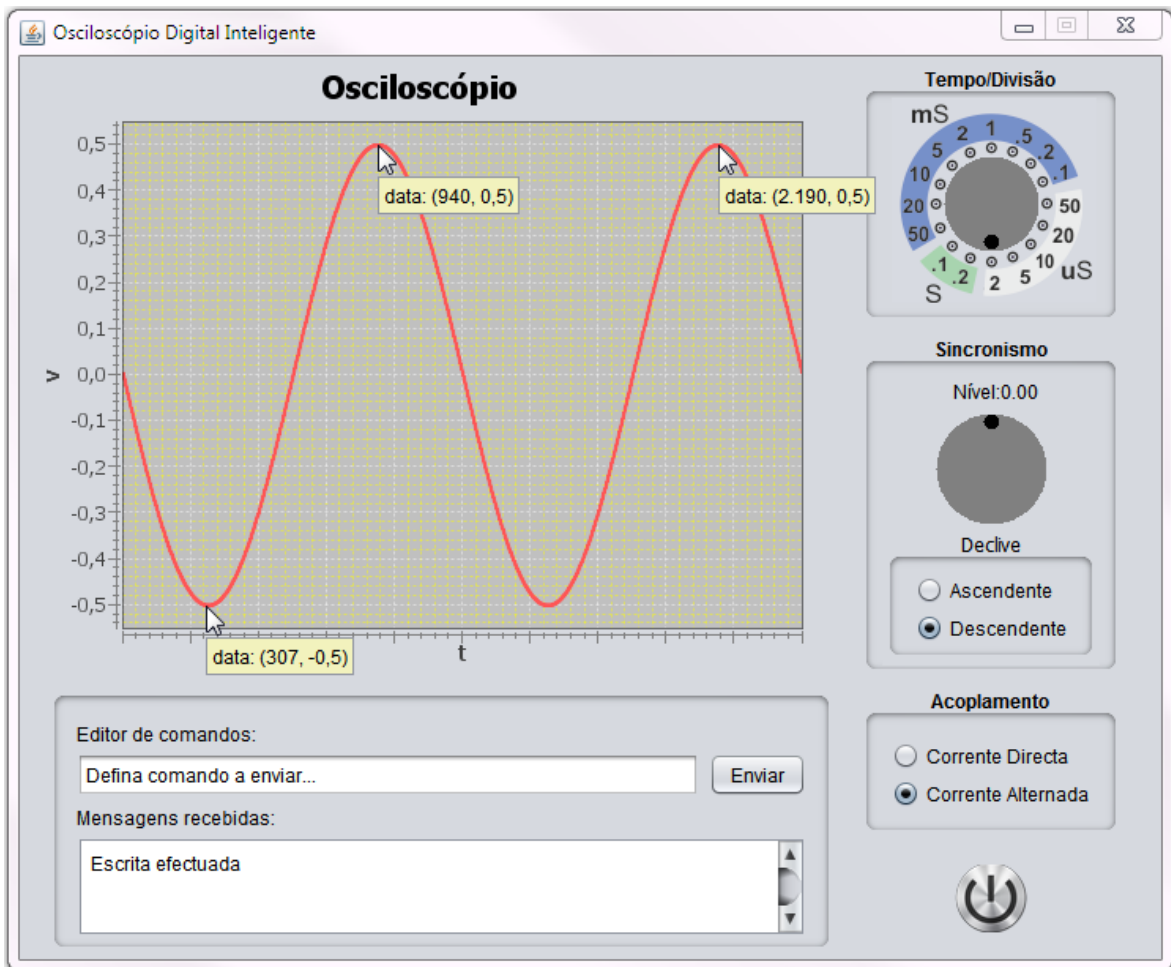


Figura 7.17: Medição da sinusoidal de 100kHz, 1V_{pp} e componente contínua de 1V com o acoplamento em CA.

Por último, mediu-se o sinal de 1Hz, 2.4V_{pp} e componente contínua de 1.65V, configurando-se o osciloscópio, conforme apresentado na figura 7.18, com 0.2s por divisão, nível de sincronismo de 1.65V, declive ascendente e acoplamento em CD. Como se pode observar, são representados 2 períodos do sinal com uma frequência de 1Hz e uma amplitude de 2.384V apresentando, deste modo, um erro de 4mV na amplitude, dado que o osciloscópio TDS 3114B mediu apenas 2.38V.

Com base nas medições efectuadas, pode-se afirmar que o osciloscópio funciona correctamente. Dado que este para sinais de frequências diversas, tendo como padrão o osciloscópio TDS 3114B, apresenta erros de medição na casa das dezenas de milivolts e, em certos casos, um erro nulo.

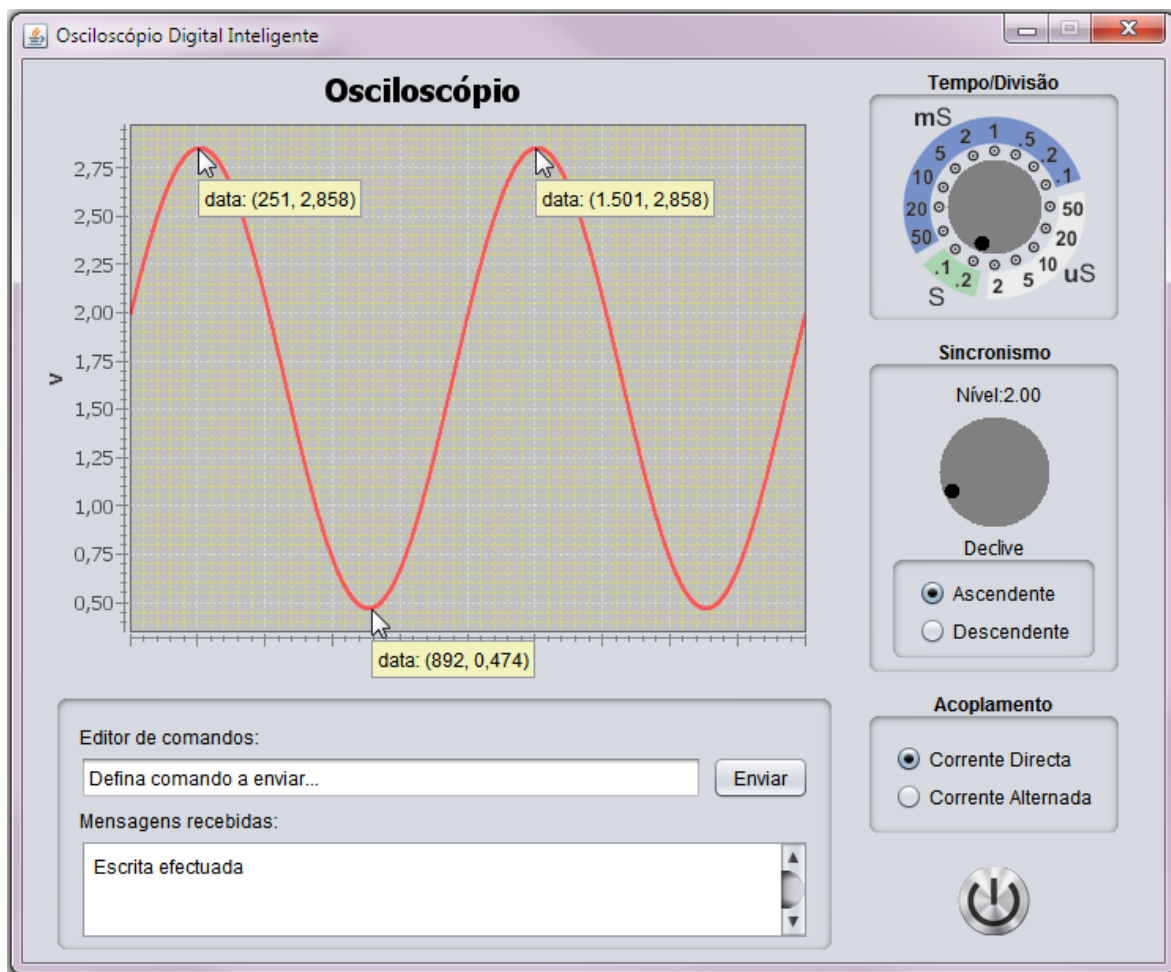


Figura 7.18: Medição da sinusoidal de 1Hz, 2.4V_{pp} e uma componente contínua de 1.65V.

7.5. SUMÁRIO

Neste capítulo verificou-se experimentalmente o funcionamento do osciloscópio. Monitorizou-se o fluxo de dados na porta série para um conjunto de acções na interface de informação e controlo, apresentou-se a resposta do osciloscópio a um sinal em degrau, determinando-se o seu tempo de subida e largura de banda. Por fim, apresentaram-se alguns exemplos de sinais medidos pelo osciloscópio, comparando-se as medições realizadas por este, com as de um osciloscópio padrão, comprovando-se o seu correcto funcionamento.

8. CONCLUSÕES

Após a implementação e verificação experimental do osciloscópio digital, neste capítulo realiza-se uma síntese das principais características e limitações do osciloscópio. Conclui-se o capítulo, apresentando algumas perspectivas de desenvolvimento e melhoramentos futuros.

8.1. PRINCIPAIS CARACTERÍSTICAS E LIMITAÇÕES

O osciloscópio desenvolvido define-se numa arquitectura baseada na norma IEEE 1451.0, sendo totalmente controlado e acedido por comandos normalizados. Este é descrito numa estrutura de dados proposta pela norma (TC_TEDS), onde se definem algumas das suas características e o seu modo de funcionamento, podendo, portanto, ser considerado um instrumento de medição inteligente.

Na tabela 8.1, apresenta-se a síntese das principais características do osciloscópio digital, as quais foram definidas e verificadas ao longo da tese.

Tabela 8.1: Principais características do osciloscópio digital.

Número de canais	1
Impedância de entrada	10k Ω
Acoplamento de entrada	CD e CA
Largura de banda	575kHz
Tempo de subida	0.608 μ s
Intervalo de medição	0.4V-2.9V
Resolução vertical	0.15mV
Escalas horizontais	2 μ s-0.2s/divisão
Comprimento de registo	2500
Tempo de espera	0.64s

O osciloscópio tem um canal de entrada, permitindo, deste modo, a medição de apenas um sinal de cada vez. A impedância de entrada do osciloscópio assume-se como sendo puramente resistiva e consiste na impedância de entrada do amplificador LTC[®] 6912-1, i.e., 10k Ω . Note-se que, este valor de impedância de entrada não obedece ao valor convencionado para os osciloscópios de 1M Ω ||7-30pF, que visa minimizar o efeito de carga da ligação do acoplamento ao circuito sob análise. No que se refere, ao modo de acoplamento do osciloscópio ao circuito sob análise, este permite a definição do acoplamento em CD e CA. A largura de banda do osciloscópio é de 575kHz e o seu tempo de subida é de 0.608 μ s. Ambos os valores limitam-se, em grande parte, pela frequência máxima de 1.25MHz do conversor LTC[®] 1407A-1. O *intervalo de medição* define-se de 0.4V a 2.9V com uma resolução de 0.15mV, limitando a medição de sinais a este intervalo de amplitudes. Esta característica provém do facto de não se ter definido um circuito específico para o condicionamento do sinal de entrada. Como tal, o osciloscópio adopta o condicionamento de sinal definido pelo circuito de aquisição analógica da placa Spartan-3AN Starter Kit, que define o referido intervalo de amplitudes. O osciloscópio define um conjunto de escalas horizontais no intervalo de 2 μ s a 0.2s por divisão. Note-se que, para a escala de 2 μ s o sinal é adquirido em tempo equivalente, e para as demais escalas em tempo

real. Para o sinal ser adquirido em tempo real na escala de $2\mu\text{s}$, seria necessário uma FPGA com um relógio de 125MHz. O comprimento de registo utilizado é de 2500 amostra garantindo o detalhe do sinal medido. Por fim, o *tempo de espera* é de 0.64s, muito aquém dos típicos 4ms dos DSOs. Um *tempo de espera* desta ordem diminui, consideravelmente, a probabilidade do osciloscópio capturar eventos esporádicos. Esta característica deve-se à baixa taxa de transmissão de dados (125kbps) que a interface RS-232 define para o envio do registo de memorização para o computador.

8.2. PERSPECTIVAS DE DESENVOLVIMENTO

As perspectivas de desenvolvimento apresentadas têm como objectivo colmatar as limitações e adicionar novas capacidades ao osciloscópio desenvolvido. Em primeiro lugar, para este ter utilidade prática, será necessário projectar e implementar um circuito de condicionamento de sinal para a sua entrada. Este circuito deverá atender às especificações apresentadas na subsecção 4.2.2 desta tese e, deste modo, capacitar o osciloscópio com um conjunto de escalas verticais, permitindo que este meça sinais numa larga gama de amplitudes. O circuito deverá ainda definir a impedância de entrada do osciloscópio de acordo com a convenção de $1M\Omega||7-30\text{pF}$.

Por forma a reduzir-se o *tempo de espera* do osciloscópio, a interface RS-232 que serve a comunicação do TIM com o computador, poderá ser substituída por uma interface que garanta uma taxa de transmissão de dados muito superior à utilizada. Considerando as interfaces disponíveis na placa Spartan-3AN Starter Kit, poder-se-á utilizar a interface Ethernet a uma taxa de transmissão de dados de 100Mbps, para a qual, o *tempo de espera* será de, aproximadamente, 0.8ms.

Ao nível do *hardware* poder-se-á desenvolver um módulo que calcule a transformada rápida de Fourier do sinal medido, de modo a representar-se o sinal no domínio das frequências. Poder-se-á, ainda, considerar a implementação de mais um canal para o osciloscópio. Dado que o circuito de aquisição analógica da placa Spartan-3AN Starter Kit é composto por dois canais, a implementação de um novo canal limita-se, de uma forma genérica, à replicação do *Modulo_Osciloscopio_Digital* para o novo canal.

Por fim, no que se refere à interface de informação e controlo, poder-se-á desenvolver aplicações que informem o utilizador das principais características dos sinais medidos, e.g., amplitude, valor máximo e mínimo, frequência, tempo de subida, entre outras. A interface

poderá, também, redefinir-se como uma interface Web, permitindo, deste modo, a utilização do osciloscópio num laboratório remoto.

Referências Documentais

- [1] Instituto Português da Qualidade, *Vocabulário Internacional de Metrologia - Termos Fundamentais e Gerais*, 1.^a Edição, 2012.
- [2] Campilho, Aurelio, *Instrumentação electrónica. Métodos e técnicas de medida*, 1.^a ed. Porto: Feup edições, 2000.
- [3] Coombs, Clyde F., *Electronic instrument handbook*, 3.^a ed. McGraw-Hill, 2000.
- [4] Dominique Placko, *Fundamentals of Instrumentation and Measurement*. Wiley-ISTE, 2007.
- [5] Alves, M., *ABC do Osciloscópio*, 2007, disponível em: http://ave.dee.isep.ipp.pt/~mjf/PubDid/ABC_Osc.PDF
- [6] Sumathi, S., P. Surekha, *Labview Based Advanced Instrumentation Systems*, Berlin: Springer, 2007, pp. 1-33.
- [7] Regtien, P., *Electronic Instrumentation*, 2.^a ed. VSSD, 2005.
- [8] Santori, M., “*An instrument that isn't really*”, IEEE Spectrum, vol. 27, pp. 36 -39, 1990.
- [9] Goldberg, H., “*What Is Virtual Instrumentation?*”, IEEE Instrumentation and Measurement Magazine, vol. 3, pp. 10-13, 2000.
- [10] Smiesko, V., K. Kovác, “*Virtual instrumentation and distributed measurement systems*”, J. Electrical Engineering, vol. 55, n.º 1-2, pp. 50-56, 2004.
- [11] Skliarova, I., A. Ferrari, “*Introdução à computação reconfigurável*”, Revista do DETUA, vol. 2, n.º 6, 2003.
- [12] Seal R., J. Urbina, “*Reconfigurable Virtual Instrumentation Design for Radar using Object-Oriented Techniques and Open-Source Tools*”, Radar Technology, InTech, 2010.
- [13] Kang Lee, “*A Synopsis of the IEEE P1451-Standards for Smart Transducer Communication*”, Sensors Expo, Baltimore, EUA, 1999.
- [14] IEEE Std. 1451.0, “*IEEE Standard for a Smart Transducer Interface for Sensors and Actuators - Common Functions, Communication Protocols, and Transducer Electronic Data Sheet (TEDS) Formats*”, The Institute of Electrical and Electronics Engineers, 2007.
- [15] Tektronix, *Third-Generation Digital Phosphor Oscilloscopes Deliver Unprecedented Waveform Visualization*, 2000.
- [16] Hickman, Ian, *Digital Storage Oscilloscopes*, 1.^a ed, Elsevier Science, 1997.
- [17] Williams, Jim, *The Art and Science of Analog Circuit Design*, Newnes, 1998, pp. 66-86.

- [18] Tektronix, *XYZs of Oscilloscopes*, 2011, disponível em:
www.tek.com/dl/03W_8605_6.pdf.
- [19] Crochiere, Ronald, Lawrence Rabiner, *Multirate Digital Signal Processing*, 1.^a ed. Prentice Hall, 1983.
- [20] Sanjit, K. Mitra, *Digital Signal Processing – A computer based approach*, 2.^a ed. McGraw Hill, 1998, cap. 5 e 10.
- [21] Xilinx, *Spartan-3A/3AN FPGA Starter Kit Board UserGuide*, 2008 ,disponível em:
http://www.xilinx.com/support/documentation/boards_and_kits/ug334.pdf
- [22] Lyons, Richard G., *Understanding Digital Signal Processing*, 2.^a ed. Prentice Hall, 2001.
- [23] Neuvo, Y., Dong, C.-Y., Mitra S. K.,” *Interpolated finite impulse response filters*”, IEEE Transactions on Acoustics, Speech and Signal Processing, vol. 32, pp. 563-570, 1984.
- [24] Dolecek, Gordana J., *Multirate Systems: Design and Applications*, Idea Group Publishing, 2002.
- [25] Milić, Ljiljana, *Multirate Filtering for Digital Signal Processing:MATLAB Applications*, 1.^a ed. Information Science Reference, 2008.
- [26] Hogenauer, E., “*An economical class of digital filters for decimation and interpolation*”, IEEE Transactions on Acoustics, Speech and Signal Processing, vol. 29, pp. 155-162, 1981.

Anexo A. TransducerChannel TEDS

O bloco de dados das TC-TEDS fornece a informação detalhada de um TC. Na tabela a.1 a estrutura do bloco de dados da TC-TEDS é apresentada. Nesta descrevem-se todos os campos indicando o seu código de identificação (tipo de campo), bem como a denominação original da norma de cada campo. No entanto, informações complementares dos campos, i.e., o tipo de dados, o número de octetos e o carácter facultativo/obrigatório da sua implementação, não são mencionados. Deste modo, para uma análise aprofundada das TC-TEDS deve-se consultar a secção 8.5 da norma [14].

Tabela a.1: Estrutura do bloco de dados da TransducerChannel TEDS.

Tipo de campo-Nome	Descrição
0-2	Reservados.
3-TEDSID	Cabeçalho de identificação da TEDS.
4-9	Reservados.

Informações relativas ao TransducerChannel	
10-CalKey	Disponibilidade de informações de calibração e, no caso de estar disponível, o seu modo de realização.
11-ChanType	Tipo de TC (sensor, actuador ou sensor de eventos).
12-PhyUnits	Campo formado pelos onze subcampos seguintes que definem a unidade física, segundo o SI, com a qual o TC opera.
50-UnitType	Modo de interpretação da unidade física.
51-Radians	Expoente Radianos.
52-SterRad	Expoente Esterradianos.
53-Meters	Expoente Metros.
54-Kilogram	Expoente Quilogramas.
55-Seconds	Expoente Segundos.
56-Amperes	Expoente Amperes.
57-Kelvins	Expoente Kelvins.
58-Moles	Expoente Moles.
59-Candelas	Expoente Candelas.
60-UnitsExt	Extensão textual para a descrição da unidade física.
13-LowLimit	Limite inferior do intervalo de operação do TC.
14-HiLimit	Limite superior do intervalo de operação do TC.
15-OError	Resolução do TC.
16-SelfTest	Define se o TC tem a capacidade de realizar autotestes.
17-MRange	Indica se o TC tem capacidade para operar com múltiplos intervalos.

Informações relativas aos dados do TC	
18-Sample	Campo constituída pelos três subcampos seguintes que define as amostras do TC.
40-DatModel	Define o tipo de dados das amostras.
41-ModLenth	Define o número de octetos que formam uma amostra.
42-SigBits	Define o número de bits, presentes nos octetos, que efectivamente constituem a amostra.

19-DataSet	Campo formado pelos cinco subcampos seguintes que definem o DS do TC
43-Repeats	Número de amostras que completam o DS.
44-SOrigin	Valor da primeira amostra do DS.
45-StepSize	Valor que representa o intervalo mínimo entre amostras consecutivas do DS.
46-SUnits	Define a unidade física dos campos SOrigin e StepSize.
47-PreTrigg	Número de amostras que podem ser armazenadas antes do TC receber o comando Trigger no modo de amostragem <i>free-running with pre-trigger</i> .

----- Informações temporais do TC expressas em segundos -----

20-UpdateT	Tempo máximo entre o evento de disparo e a aquisição da primeira amostra.
21-WSetupT	Exclusivo para actuadores.
22-RSetupT	Tempo máximo desde o evento de disparo até ao DS estar disponível para ser lido.
23-SPeriod	Mínimo período de amostragem que o TC suporta.
24-WarmUpT	Período de tempo que o TC demora a estabilizar o seu desempenho, em torno da incerteza definida no campo OError, após ser alimentado.
25-RDelayT	Tempo máximo entre a recepção de um comando <i>Read TransducerChannel data-set segment</i> e o início da transmissão do DS.
26-TestTime	Tempo máximo necessário para a realização de um autoteste.

----- Informações temporais das amostras -----

27-TimeSrc	Define a disponibilidade e o modo do TC obter informações temporais sobre as amostras. O TC pode não fornecer/medir nenhuma informação temporal sobre as amostras, pode definir tempos padrão do intervalo de tempo entre o evento de disparo e a aquisição de uma amostra, pode medir este intervalo recorrendo a um sensor ou pode fornecer o tempo do dia em que uma amostra foi adquirida.
28-InPropDI	Tempo padrão que define o tempo de atraso entre a recepção do evento de disparo na camada física do protocolo de comunicação e a aquisição/aplicação de uma amostra.
29-OutPropD	Tempo padrão que define o tempo de atraso entre a aquisição da última amostra do DS à transmissão do DS.
30-TSError	Incerteza, expressa em segundos, do valor definido no campo InPropDI.

----- Atributos -----

31-Sampling	Campo formado pelos dois subcampos seguintes que definem as características da amostragem.
48-SampMode	Define o modo(s) de amostragem suportado(s) pelo TC.
49-SDefault	Define o modo de amostragem utilizado por omissão no caso de o TC suportar mais que um modo de amostragem.

32-DataXmit	Define o modo de transmissão de dados utilizado pelo TC.
33-Buffered	Define se o TC possui mais que um <i>buffer</i> e, no caso de ter mais que um <i>buffer</i> , o modo de operação destes.
34-EndOfSet	Define o comportamento de um TC actuador depois de todo o DS ser aplicado.
35-EdgeRpt	Define o modo de operação de um TC sensor de eventos, i.e., se este reporta um evento no flanco ascendente, descendente ou em ambos.
36-ActHalt	Define o comportamento de um TC actuador quando se solicita que este transite para o estado inactivo.

----- Sensibilidade -----

37-Direction	Sensibilidade de direcção. Campo dedicado a TC sensores que medem fenómenos físicos com propriedades espaciais tridimensionais.
38-DAngles	Define dois ângulos medidos pelo fabricante em relação ao plano de referência e à direcção de referência do TC.

----- Opções -----

39-ESOption	Especifica as opções de mutabilidade para os TC sensores de eventos.
61 a 127	Reservados.
128 a 255	Livres.

Anexo B. Remoção digital da componente contínua

A remoção da componente contínua pode realizar-se digitalmente. Existem dois métodos utilizados para cumprir este propósito [22]: i) remoção de um bloco de dados e ii) remoção em tempo real.

Remoção de um bloco de dados

O método de remoção de um bloco de dados⁸⁷ é o mais simples e deve ser implementado quando não é exigido processamento em tempo real. Este método baseia-se na remoção do valor médio do bloco de dados. A sua implementação exige que se calcule o valor médio do bloco de dados (o que obriga o conhecimento prévio do número de amostra que o constituem) e que, de seguida, subtraia-se este valor a cada amostra do bloco de dados, removendo-se, assim, a componente contínua do sinal.

Remoção em tempo real

O método de remoção da componente contínua em tempo real implica a utilização de filtros, cujo objectivo é remover a componente contínua do sinal. Ou seja, considerando-se um sinal discreto, $x[n]$, que possui uma componente espectral em $X(0)$, i.e., um sinal com componente contínua, o propósito do filtro $H(e^{j\omega})$ é eliminar esta componente. Neste contexto, a resposta ideal do filtro $H(e^{j\omega})$ vem:

$$|H(e^{j\omega})| = \begin{cases} 1, & |\omega| > 0 \\ 0, & |\omega| = 0 \end{cases} \quad (\text{b.1})$$

⁸⁷ Um bloco de dados, neste caso, é um conjunto de amostras que representam o sinal discreto.

Anexo C. Sistemas de Interpolação

Um sistema de interpolação pode ser implementado recorrendo a diversos tipos de filtros e estruturas. Neste anexo apresentam-se algumas soluções utilizadas para este efeito. Neste contexto, inicialmente expõem-se algumas relações de equivalência úteis para o desenvolvimento de sistemas interpoladores. Seguindo-se a apresentação dos filtros FIR polifásicos, a introdução à interpolação multi-estágio, os filtros CIC interpoladores e, por fim, os filtros CIC interpoladores compensados.

No âmbito dos sistemas de interpolação, sugere-se ainda o estudo dos filtros FIR interpolados (IFIR, Interpolated FIR) propostos em [23], que embora amplamente utilizados em sistemas de interpolação não são aqui apresentados.

ESTRUTURAS EQUIVALENTES

O projecto de um sistema de interpolação de modo a ser o mais eficiente possível deve realizar as operações aritméticas à menor taxa de amostragem possível, de forma a reduzir o número de cálculos. Conforme mencionado anteriormente, num sistema de interpolação o objectivo da filtragem consiste em remover as imagens produzidas pelo processo de expansão, ou seja, a filtragem precede a expansão e, como tal, as operações aritméticas do filtro são efectuadas para a maior taxa de amostragem. No entanto, é possível manter a resposta global do interpolador e modificar a sua estrutura tendo em vista uma solução mais eficiente. Neste sentido, antes de mais, apresentam-se, de seguida, relações de equivalência úteis entre estruturas de sistemas de interpolação (a demonstração matemática das equivalências, doravante apresentadas, pode ser consultada em [24]), que permitem o projecto de sistemas mais eficientes.

A figura c.1 representa a equivalência entre as estruturas (a) e (b), conhecida no domínio dos sistemas multicâdencia como a quarta equivalência⁸⁸. Na estrutura (a) o sinal, $x(n)$, é expandido, ramificado e multiplica-lo por um factor, por outro lado, em (b) a multiplicação

⁸⁸ As primeiras três equivalências dos sistemas multicâdencia referem-se ao processo de decimação (diminuição da frequência de amostragem) que não é abordado nesta tese.

do sinal precede a sua expansão. Note-se que em (b) o número de multiplicações é L vezes menor que em (a).

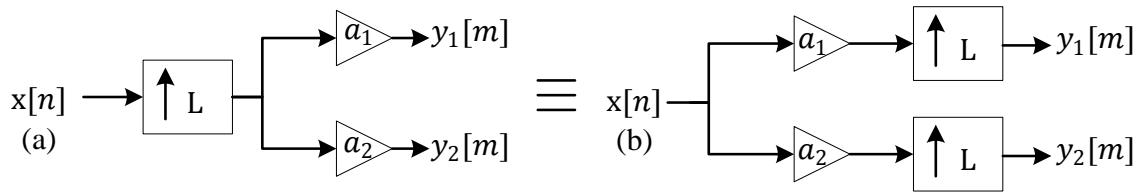


Figura c.1: Quarta equivalência.

Na figura c.2 representa-se a quinta equivalência. Esta define que atrasar o sinal, $x(n)$, de um e expandi-lo ou, expandi-lo e, de seguida, atrasa-lo de L é equivalente.

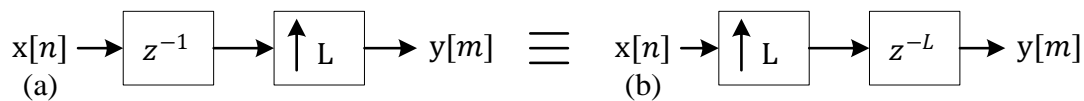


Figura c.2: Quinta equivalência.

Por fim, na figura c.3 representa-se a sexta equivalência que afirma a igualdade entre filtrar o sinal, $x(n)$, por $H(z)$ prosseguindo-se a sua expansão e expandir $x(n)$ seguindo-se a sua filtragem por $H(z^L)$.

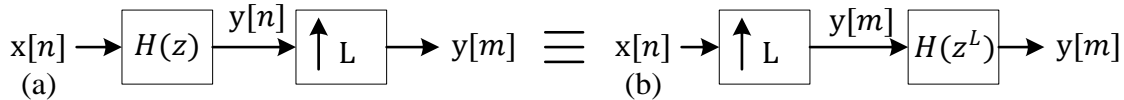


Figura c.3: Sexta equivalência.

FILTROS FIR POLIFÁSICOS

Considerando novamente a estrutura “típica” de um interpolador (figura 4.12) constata-se que a filtragem do sinal precede à sua expansão. Deste modo, $L - 1$ das amostras utilizadas pelo filtro são nulas e, conseqüentemente, no processo de convolução existem várias multiplicações desnecessárias. No entanto, para um filtro FIR através da sua decomposição polifásica é possível ignorar as amostras nulas, dispensando-se o processo de expansão.

Por forma, a perceber-se melhor este processo considere-se o exemplo de um filtro FIR, $h(k)$, com doze coeficientes, $N = 12$, responsável por filtrar o sinal $x_{zt}(n)$ proveniente da expansão do sinal $x(n)$ com factor de interpolação $L = 4$ [21]. Assim, através da convulsão de $h(k)$ por $x_{zt}(n)$ obtém-se o sinal interpolado $y(n)$. Neste contexto, as cinco primeiras amostras de $y(n)$ são:

$$\begin{aligned}
y(0) &= h(0)x_{zt}(0) + h(4)x_{zt}(4) + h(8)x_{zt}(8) \\
y(1) &= h(3)x_{zt}(4) + h(7)x_{zt}(8) + h(11)x_{zt}(12) \\
y(2) &= h(2)x_{zt}(4) + h(6)x_{zt}(8) + h(10)x_{zt}(12) \\
y(3) &= h(1)x_{zt}(4) + h(5)x_{zt}(8) + h(9)x_{zt}(12) \\
y(4) &= h(0)x_{zt}(4) + h(4)x_{zt}(8) + h(8)x_{zt}(12)
\end{aligned}$$

Note-se que das doze multiplicações realizadas, para calcular as amostras de $y(n)$, apenas três ($\frac{N}{L}$) não são nulas, note-se ainda, que os coeficientes de $h(k)$ que integram o cálculo das quatro primeiras amostras repetem-se a cada quatro amostras, i.e., $y(4)$ utiliza os mesmos coeficientes de $y(0)$, $y(5)$ os de $y(1)$, $y(6)$ os de $y(2)$ etc. Deste modo, conclui-se que a convulsão de $h(k)$ por $x_{zt}(n)$ pode ser substituída por quatro convoluções independentes de quatro subfiltros de $h(k)$ (cada um com os três coeficientes apresentados para o cálculo das quatro primeiras amostras) por $x(n)$. A análise matemática deste processo é de seguida apresentada. Mantendo o exemplo de $N = 12$ e $L = 4$, a transformada de Z do filtro $h(k)$ vem:

$$\begin{aligned}
H(z) = \sum_{n=0}^{N-1} h(n)z^{-n} &= h(0)z^0 + h(4)z^{-4} + h(8)z^{-8} \\
&\quad + h(1)z^{-1} + h(5)z^{-5} + h(9)z^{-9} \\
&\quad + h(2)z^{-2} + h(6)z^{-6} + h(10)z^{-10} \\
&\quad + h(3)z^{-3} + h(7)z^{-7} + h(11)z^{-11} \\
&= z^0[h(0)z^0 + h(4)z^{-4} + h(8)z^{-8}] \\
&\quad z^{-1}[h(1)z^0 + h(5)z^{-4} + h(9)z^{-8}] \\
&\quad z^{-2}[h(2)z^0 + h(6)z^{-4} + h(10)z^{-8}] \\
&\quad z^{-3}[h(3)z^0 + h(7)z^{-4} + h(11)z^{-8}]
\end{aligned} \tag{c.1}$$

Esta equação pode ser reescrita como [24]:

$$H(z) = \sum_{k=0}^3 z^{-k} H_k(z^4), \tag{c.2}$$

onde $H_k(z^4)$ expressa-se por:

$$H_k(z^4) = \sum_{n=0}^2 h(4n+k)(z^4)^{-n}; \quad k = 0,1,2,3. \tag{c.3}$$

Generalizando para qualquer valor de N e L , desde que, $\frac{N}{L}$ seja um número inteiro:

$$H(z) = \sum_{k=0}^{L-1} z^{-k} H_k(z^L), \tag{c.4}$$

onde $H_k(z)$ expressa-se por:

$$H_k(z) = \sum_{n=0}^{\frac{N}{L}-1} h(nL + k)z^{-n}; \quad k = 0, \dots, L - 1. \quad (c.5)$$

Substituindo o filtro $H(z)$, da figura 4.12, pela sua expressão polifásica obtém-se a estrutura da figura c.4 (a). Esta estrutura de acordo com as equivalências descritas anteriormente pode ser convertida na estrutura apresentada na figura c.4 (b) que comporta-se de acordo com o exemplo atrás referido [25]. Deste modo, cada amostra de entrada é simultaneamente filtrada pelos subfiltros de $H(z)$, a baixa frequência, produzindo as amostras $y_0(n) \dots y_{L-1}(n)$. Estas amostras são, de seguida, expandidas e, por fim, reorganizadas de forma a produzir $y(n)$. Neste contexto, o processo de filtragem é efectuado antes da expansão e, como tal, realizam-se menos multiplicações o que traduz-se numa maior eficiência do interpolador.

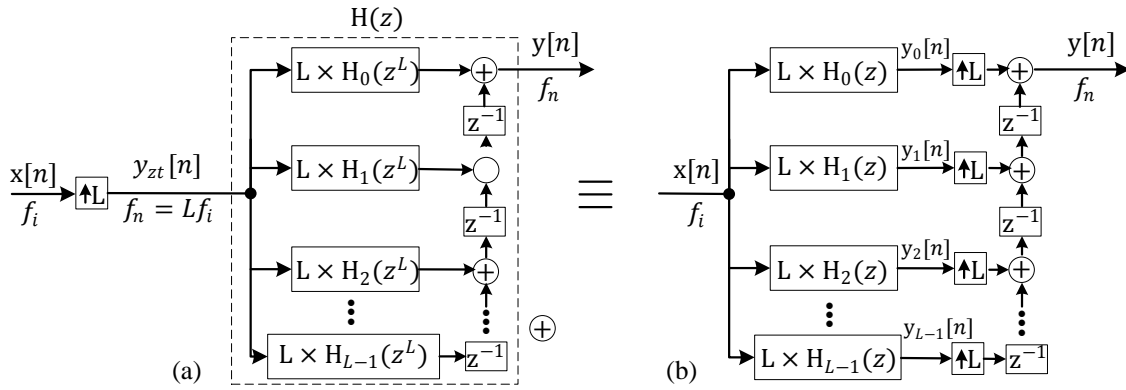


Figura c.4: Estrutura de um sistema de interpolação polifásico.

INTERPOLAÇÃO MULTI-ESTÁGIO

A interpolação multi-estágio presta-se a factores de interpolação L que podem exprimir-se por um produto de inteiros, i.e., $L = L_1 \times L_2 \times \dots \times L_k$. Neste caso, o sistema de interpolação em vez de consistir num estágio único de um interpolador pode ser projectado, conforme representado na figura c.5, através da associação em série de, k , interpoladores [25].

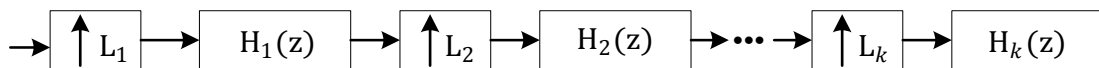


Figura c.5: Interpolação multi-estágio.

Onde a resposta equivalente de um filtro de estágio único, $H(z)$, obtém-se aplicando a sexta equivalência e expressa-se por:

$$H(z) = H_1(z)H_2(z^{L_1}) \dots H_k(z^{L_1 L_2 \dots L_{k-1}}) \quad (c.6)$$

Posto isto, importa justificar a escolha entre um interpolador multi-estágio, em detrimento, de um de estágio único. Antes de mais, para factores de interpolação elevados, a resposta do filtro, $H(z)$, carece de uma banda de passagem muito estreita, exigindo um filtro de ordem elevada, o que dificulta a sua implementação. Deste modo, percebe-se que através da interpolação multi-estágio partilhando as exigências do sistema por vários filtros, diminui-se a ordem destes, tornando-se mais fácil o seu projecto e implementação.

Do ponto de vista da eficiência computacional a interpolação multi-estágio reduz significativamente os custos computacionais. Estes avaliam-se, tipicamente, pelo número de multiplicações por segundo, i.e., a taxa de multiplicação (T_M) que o sistema exige [25]. Considerando-se um interpolador polifásico a T_M calcula-se por:

$$T_M = \frac{N}{L} \times f_n = N \times f_i, \quad (c.7)$$

onde $\frac{N}{L}$ é o número de multiplicações por cada nova amostra calculada, f_n a nova frequência de amostragem e f_i a frequência de amostragem inicial. Posto isto, de modo a avaliar-se a eficiência da interpolação multi-estágio, considere-se o exemplo de um interpolador com um factor de interpolação $L = 16$ que converte $f_i = 1kHz$ para $f_n = 16kHz$. Realizando o projecto deste sistema de interpolação, exigindo as mesmas especificações (no caso, uma atenuação de 60dB na banda de corte e desvio de 0.1dB na banda de passagem), para um filtro FIR polifásico de estágio único, e para uma interpolação multi-estágio de dois estágios (com filtros FIR polifásicos) para $L = 4 \times 4$, $L = 2 \times 8$ e $L = 8 \times 2$, apresentam-se na tabela c.1 os resultados obtidos tendo em consideração a taxa de multiplicação e o número total de coeficientes dos filtros.

Tabela c.1: Eficiência computacional de um interpolador.

Implementação	Estágio único	4 × 4	2 × 8	8 × 2
T_M	2174000	821000	411000	1640000
Número total de coeficientes	2173	544 + 68	272 + 68	1087 + 68

Analisando os resultados, conclui-se que qualquer um dos interpoladores multi-estágio é mais eficiente que a solução de estágio único. Entre os interpoladores multi-estágio destaca-se ainda a eficiência computacional da implementação com $L = 2 \times 8$, que possui uma taxa de multiplicação aproximadamente quatro e duas vezes menor que, respectivamente, $L = 8 \times 2$ e $L = 4 \times 4$.

FILTROS CIC INTERPOLADORES

Os filtros Cascaded Integrator-Comb (CIC) assemelham-se aos filtros de média deslizando que estão na sua base. Os coeficientes dos filtros CIC são unitários e, conseqüentemente, dispensam o seu armazenamento, bem com multiplicações. Esta característica confere-lhes alta eficiência computacional permitindo que operem a altas frequências utilizando poucos recursos [21]. Como tal, os filtros CIC são amplamente utilizados em interpoladores, assumindo, ainda maior notoriedade em implementações em circuitos lógicos programáveis.

Estes filtros são compostos por uma secção diferencial (comb) e por uma secção integral. A estrutura de um filtro CIC de primeira ordem é apresentada na figura c.6, cuja equação às diferenças vem:

$$y(n) = x(n) - x(n - D) + y(n - 1), \quad (c.8)$$

e a sua função de transferência no domínio z é:

$$H_{CIC}(z) = \frac{1 - z^{-D}}{1 - z^{-1}} \quad (c.9)$$

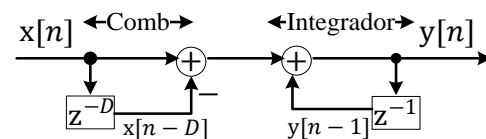


Figura c.6: Estrutura de um filtro CIC de primeira ordem.

Calculando a função de transferência no círculo unitário, através da mudança de variável $z = e^{j\omega}$, obtém-se a resposta em frequência do filtro CIC:

$$H_{cic}(e^{j\omega}) = \frac{1 - e^{-j\omega D}}{1 - e^{-j\omega}} = e^{-j\omega(\frac{D-1}{2})} \frac{\sin(\frac{\omega D}{2})}{\sin(\frac{\omega}{2})} \quad (c.10)$$

Assim, conforme apresentado na figura c.7, um filtro CIC é um filtro passa baixo que exibe uma característica de amplitude do tipo $\frac{\sin(Dx)}{\sin(x)}$ (facto pelo qual este filtro também é conhecido por filtro sinc) [21]. Estes filtros apresentam, D , zeros produzidos pela secção comb, de $-\pi \leq \omega \leq \pi$ localizados a múltiplos inteiros de $\frac{2\pi}{D}$ e um único polo, produzido pelo integrador, que cancela o zero na origem.

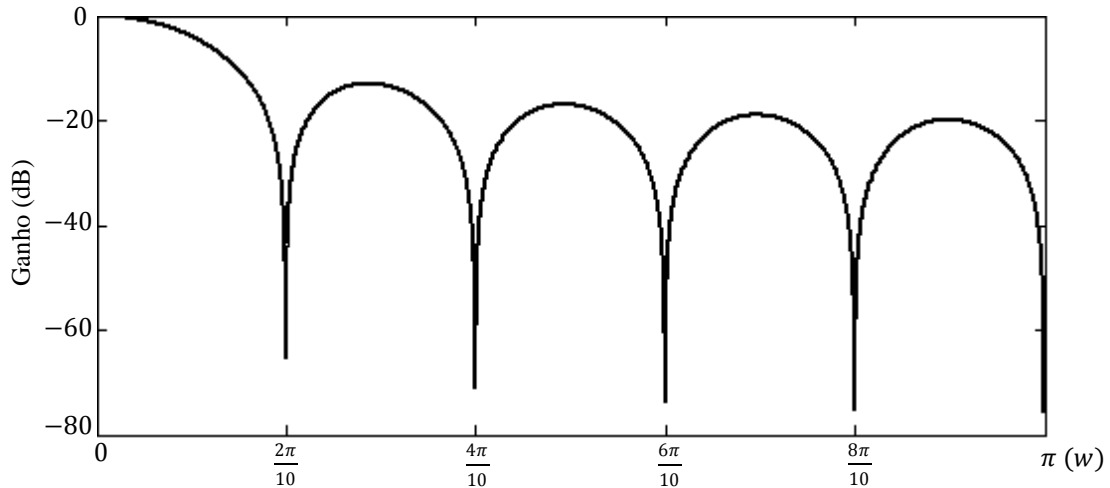


Figura c.7: Resposta em frequência de um filtro CIC de primeira ordem com $D=10$.

Neste ponto, percebe-se que projectando-se adequadamente um filtro CIC (i.e., com $D = L$) os seus zeros coincidem com as imagens produzidas na interpolação. Neste contexto, os filtros CIC são extremamente adequados para sistemas de interpolação. A aplicação destes filtros a sistemas multicaudência (decimação e interpolação) foi proposta por Eugene Hogenauer e encontra-se detalhada em [26]. A estrutura de um filtro CIC interpolador apresenta-se na figura c.8 (a), da qual aplicando-se a sexta equivalência obtém-se a estrutura (b).

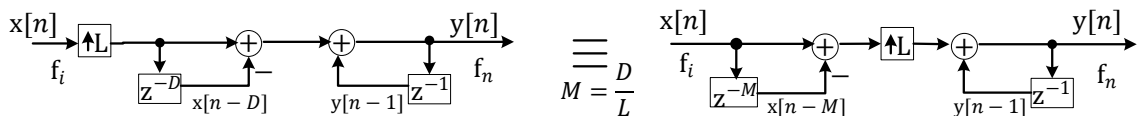


Figura c.8: Estrutura de um filtro CIC interpolador.

Com a configuração apresentada em (b) beneficia-se da redução do atraso na secção comb de D para $\frac{D}{L}$ (diminuindo-se o número de registos de memória necessários) e do facto de a secção comb operar, agora, a baixa frequência. Num filtro CIC interpolador o atraso imposto por M é tipicamente um, ou, excepcionalmente, no caso de factores de interpolação muito elevados dois. A sua função de transferência expressa-se por:

$$H_{CICi}(z) = \frac{1 - z^{-ML}}{1 - z^{-1}} = \sum_{k=0}^{ML-1} z^{-k} \quad (c.11)$$

Considerando-se um filtro CIC interpolador com $M = 1$ e $L = 10$, obtém-se a resposta apresentada na figura c.9, onde as imagens produzidas pela expansão do sinal de entrada,

$x(n)$, são representadas com uma banda de base B . Note-se, que as componentes espectrais das imagens em torno dos zeros do filtro sofrem uma baixa atenuação.

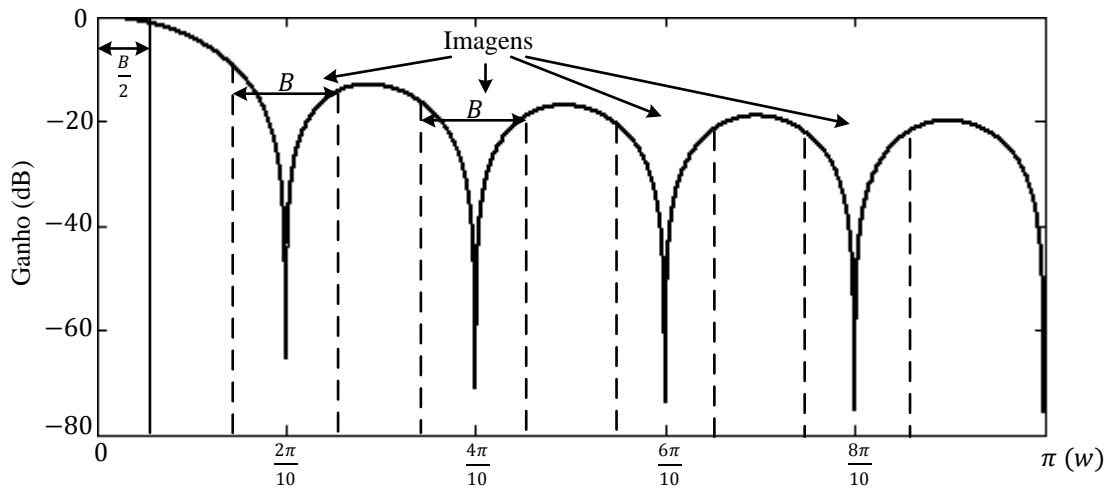


Figura c.9: Resposta em frequência de um filtro CIC interpolador com $M=1$ e $L=10$.

Neste contexto, de forma a melhorar a atenuação de um filtro CIC, em torno dos seus zeros, a sua ordem deve ser aumentada. Para tal, implementam-se filtros CIC interpoladores multi-estágio com várias secções em cascata, cuja função de transferência global corresponde ao produto das funções de transferência de cada estágio resultando:

$$H^N_{cici}(z) = \left[\frac{1 - z^{-ML}}{1 - z^{-1}} \right]^N \quad (c.12)$$

Na figura c.10 pode-se observar o aumento da atenuação de um filtro CIC interpolador multi-estágio com $M = 1$ e $L = 10$, para diferentes números de estágios.

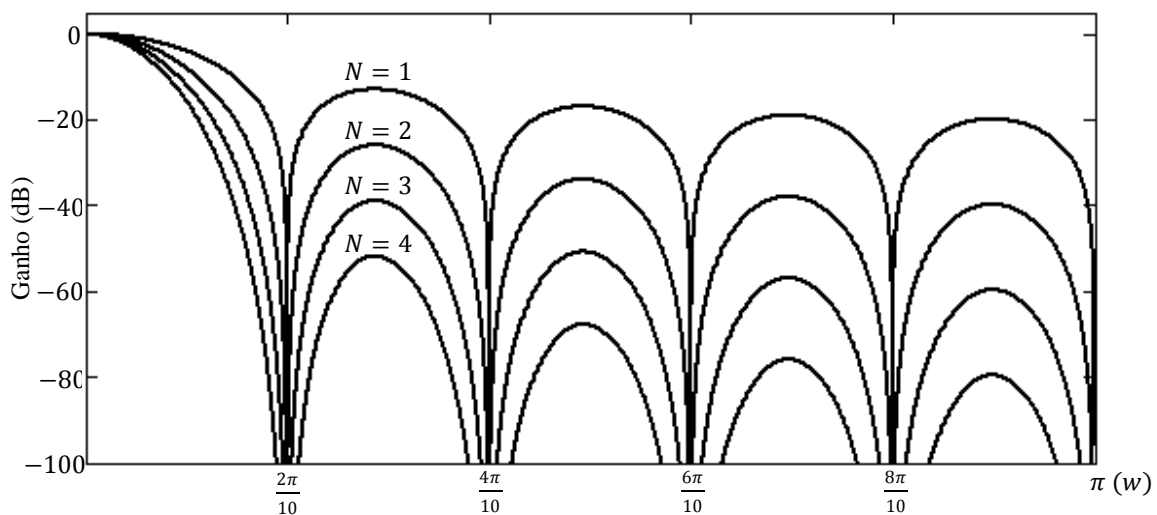


Figura c.10: Respostas em frequência de um filtro CIC interpolador com $M=1$ e $L=10$ para vários estágios.

Assim, conclui-se que o aumento do número de estágios aumenta a atenuação do filtro conferindo-lhe uma banda de passagem mais estreita com uma resposta abrupta na banda de transição, aumentando, deste modo, a sua selectividade. A estrutura de um filtro CIC interpolador multi-estágio é apresentada na figura c.11.

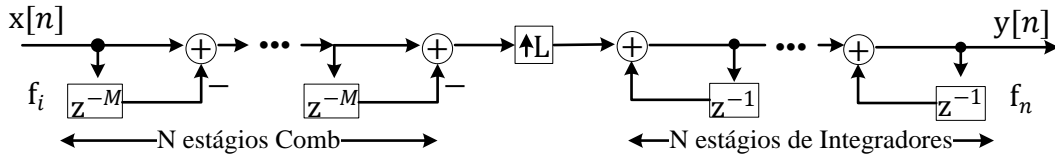


Figura c.11: Estrutura de um filtro CIC interpolador multi-estágio.

Por fim, considerando a implementação de um filtro CIC interpolador, importa referir o crescimento do registo interno que estes impõem. Neste contexto, antes de mais, note-se que o ganho de um filtro CIC interpolador para $w = 0$ é igual:

$$|H^N_{CICi}(e^{jw})|_{w=0} = \frac{(LM)^N}{L} \quad (c.13)$$

Deste modo, considerando que o sinal de entrada utiliza B bits, o tamanho máximo do registo à saída do filtro CIC resultado do seu crescimento é:

$$B_{max} = \log_2 \frac{(LM)^N}{L} + B \quad (c.14)$$

FILTROS CIC INTERPOLADORES COMPENSADOS

Conforme analisado anteriormente, os filtros CIC interpoladores apresentam uma atenuação elevada na banda de rejeição, bem como uma boa selectividade na banda de transição. Contudo, a resposta destes filtros na banda de passagem não se aproxima da característica ideal, que seria um ganho nulo ou em último caso constante. A representação desta lacuna dos filtros CIC apresenta-se na figura c.12, onde para os parâmetros utilizados no exemplo anterior, a banda de passagem do filtro, conforme enunciado em 4.13, define-se de 0 a $\frac{\pi}{10}$.

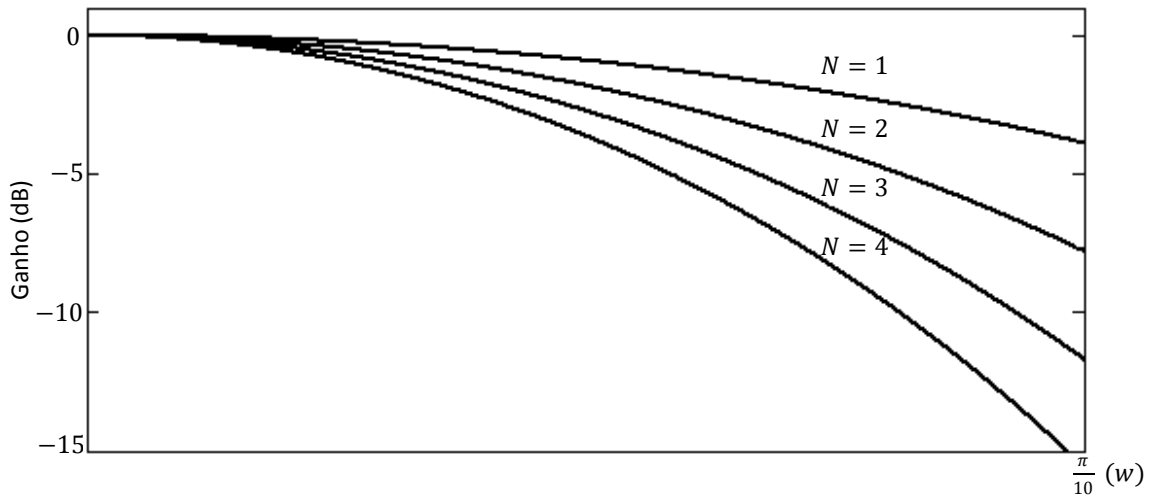


Figura c.12: Detalhe das bandas de passagem de filtros CIC interpoladores com diferentes números de estágios.

Neste contexto, de modo a melhorar a resposta dos filtros CIC na banda de passagem estes devem ser compensados. A compensação realiza-se com filtros convencionais, tipicamente, filtros FIR, com uma resposta na banda de passagem que é idealmente o inverso da resposta do filtro CIC [21]. De forma ao filtro FIR compensador realizar o mínimo de multiplicações, este constitui o primeiro estágio do interpolador precedendo, conforme representado na figura c.13, o filtro CIC. Deste modo, a função de transferência global do interpolador expressa-se por:

$$H_{total}(z) = H_{FIR}(z^L) \times H_{CICi}(z) \quad (c.15)$$

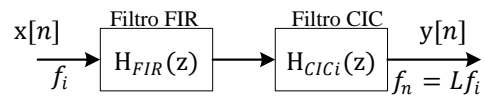


Figura c.13: Diagrama de um filtro CIC interpolador compensado por um filtro FIR.

Note-se que o filtro FIR, no caso de o factor de interpolação, L , exprimir-se por um produto de inteiros, pode ele mesmo assumir-se como um filtro interpolador. Em jeito de conclusão, atente-se ao exemplo de um sistema interpolador com factor de interpolação $L = 10$ composto por um filtro FIR interpolador com $L_{FIR} = 2$ responsável pela compensação do filtro CIC interpolador de quatro estágios $N = 4$, atraso unitário $M = 1$ e com um factor de interpolação $L_{CIC} = 5$. Na figura c.14 (a) representam-se as contribuições individuais de cada filtro. Note-se o efeito da interpolação de $L_{CIC} = 5$ na resposta do filtro FIR (responsável pela produção de duas imagens de $[0, \pi]$), bem como a contribuição inversa (em relação ao filtro CIC) da sua resposta na banda de passagem. Na figura c.14 (b) apresenta-se a resposta global do interpolador, observe-se que a banda de passagem do filtro apresenta aproximadamente um ganho nulo, e que os zeros do filtro CIC atenuaram as imagens indesejadas do filtro FIR.

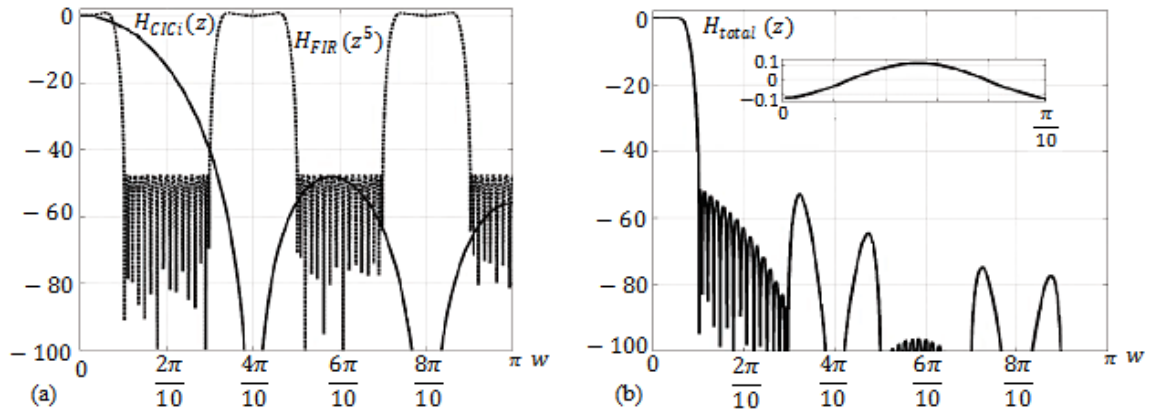


Figura c.14: Respostas em frequência das contribuições individuais de cada filtro de um sistema multi-estágio (a) e resposta total do sistema (b).

Anexo D. Hierarquia do projecto *Projecto_Osciloscopio_Digital*

A hierarquia dos módulos que integram o projecto *Projecto_Osciloscopio_Digital* é apresentada na figura d.1.

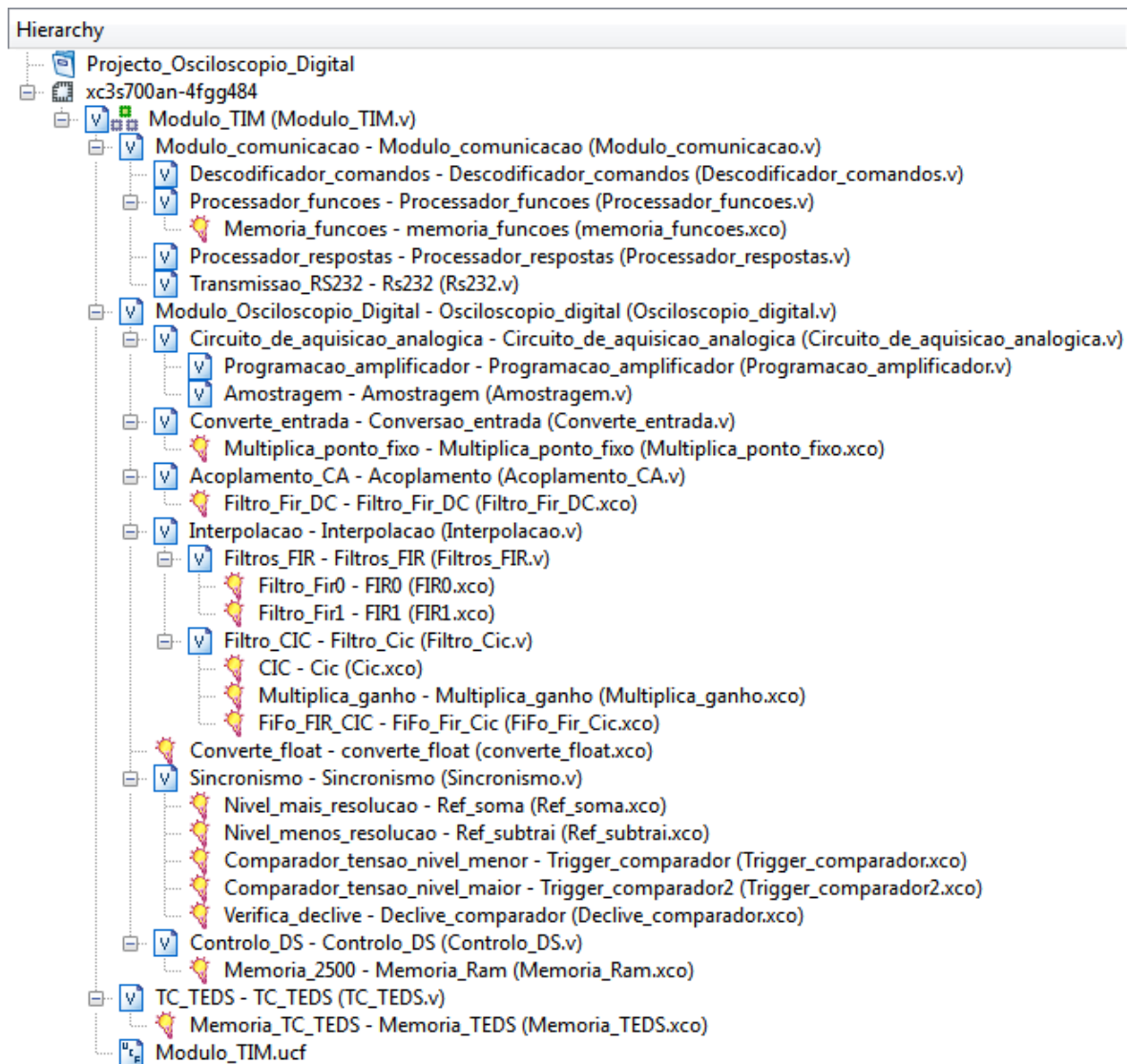


Figura d.1: Hierarquia do projecto *Projecto_Osciloscopio_Digital*.

O sumário do projecto *Projecto_Osciloscopio_Digital* gerado pelo software ISE é apresentado na figura d.2.

Modulo_TIM Project Status (11/06/2014 - 22:38:49)				
Project File:	Projecto_Osciloscopio_Digital.xise	Parser Errors:	No Errors	
Module Name:	Modulo_TIM	Implementation State:	Programming File Generated	
Target Device:	xc3s700an-4fgg484	• Errors:	No Errors	
Product Version:	ISE 14.2	• Warnings:	597 Warnings (0 new)	
Design Goal:	Balanced	• Routing Results:	All Signals Completely Routed	
Design Strategy:	Xilinx Default (unlocked)	• Timing Constraints:	All Constraints Met	
Environment:	System Settings	• Final Timing Score:	0 (Timing Report)	
Device Utilization Summary [-]				
Logic Utilization	Used	Available	Utilization	Note(s)
Number of Slice Flip Flops	4,706	11,776	39%	
Number of 4 input LUTs	5,171	11,776	43%	
Number of occupied Slices	4,215	5,888	71%	
Number of Slices containing only related logic	4,215	4,215	100%	
Number of Slices containing unrelated logic	0	4,215	0%	
Total Number of 4 input LUTs	5,834	11,776	49%	
Number used as logic	4,395			
Number used as a route-thru	663			
Number used as Shift registers	776			
Number of bonded IOBs	15	372	4%	
Number of BUFGMUXs	2	24	8%	
Number of MULT18X18SIOs	17	20	85%	
Number of RAMB16BWEs	13	20	65%	
Average Fanout of Non-Clock Nets	2.65			

Figura d.2: Sumário do projecto *Projecto_Osciloscopio_Digital*.