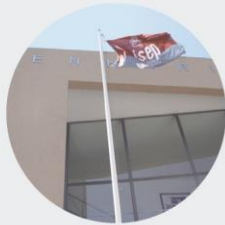




# Carregadores de Baterias off-Board de Veículos Eléctricos

**JOSÉ MIGUEL DA SILVA TORRES ANTUNES**

Setembro de 2023



# Carregadores de Baterias "off-board" de Veículos Eléctricos

JOSÉ MIGUEL ANTUNES

Setembro de 2023

# Carregadores de Baterias ““off-Board” de Veículos Elétricos

José Miguel da Silva Torres Antunes



Departamento de Engenharia Eletrotécnica

Mestrado em Engenharia Eletrotécnica – Sistemas Elétricos de Energia

**2023**

Relatório elaborado para satisfação parcial dos requisitos da Unidade Curricular de  
TEDSEE – Preparação para Dissertação/Estágio do Mestrado em Engenharia Eletrotécnica  
– Sistemas Elétricos de Energia

Candidato: José Miguel da Silva Torres Antunes, Nº 1180554, 1180554@isep.ipp.pt

Orientação científica: Abel António de Azevedo Ferreira, abe@isep.ipp.pt



Mestrado em Engenharia Eletrotécnica – Sistemas Elétricos de Energia

**2023**





## *Agradecimentos*

Antes de apresentar o trabalho que foi desenvolvido na Dissertação gostaria de agradecer a algumas pessoas que me apoiaram nesta jornada, e que, sem elas a elaboração da presente tese não teria sido possível.

Primeiramente, à minha família, Pais e avós, que sempre me acompanharam em todos os passos que dei e sempre me motivaram a dar o meu melhor, à minha namorada Sofia Vilar, que também sempre me apoiou e esteve presente nos momentos difíceis. Obrigado a todos pelo amor e carinho, obrigado por tudo!

Ao meu orientador Abel Ferreira, por todo o conhecimento transmitido, preocupação, paciência e que sempre fez questão que eu fosse para frente e também aprendesse com os meus próprios erros. As suas metodologias e pensamentos transmitidos foram extremamente importantes para a realização desta dissertação.

Ao professor Rui Brito, que também me ajudou bastante no laboratório. Pela disponibilização de diversos recursos, de conhecimentos e ideias, que revelaram ser de grande apoio para a realização desta Dissertação de Mestrado.

Aos meus amigos, Daniel Pinto, Pedro Vicente, Miguel Silva e Tiago Lino. Obrigado a todos pelos momentos espetaculares que passamos, um grande abraço para todos vós.

Quero deixar também um obrigado ao ISEP, por me ter proporcionado variadíssimos professores incríveis, que também me acompanharam ao longo desta jornada, desde a Licenciatura.

A todos vós, um grande obrigado!



## *Resumo*

As exigências regulamentares, em conjunto com as preocupações sociais com os aspetos e impactos ambientais, bem como o comprometimento da UE, para atingir a neutralidade carbónica até 2050 e redução da emissão de gases poluentes, tem motivado fortemente a proliferação dos Veículos Elétricos (VE). Apesar das inúmeras vantagens associadas aos VEs, é de notar que a estrutura das infraestruturas elétricas ainda não está suficientemente habilitada para fornecer energia a todos os veículos, com o constante crescimento dos VEs e substituição dos veículos a combustão. Por outro lado, os VEs ainda apresentam autonomias bastante baixas. Neste sentido torna-se essencial o desenvolvimento de novas infraestruturas de carregamento, para acompanhar o constante crescimento e que uma boa parte das infraestruturas permita carregamento rápido, de modo a contrabalançar, o problema da autonomia e dos tempos de espera e carregamento associados a estes veículos. Neste sentido a presente dissertação, visa primeiramente efetuar uma contextualização do tema, com a apresentação dos diferentes tipos de carregadores e modos de carregamento que a IEC 61851 estabelece, assim como, analisar diferentes soluções comerciais de diferentes fabricantes, as diferentes cadeias de conversão associadas aos carregadores, apresentação de algumas topologias de conversores DC/DC isolados utilizadas neste âmbito e seleção do conversor a ser utilizado na segunda parte do trabalho. Esta segunda parte encarregará o desenvolvimento do modelo matemático e elétrico do conversor, bem como a criação de um programa de controlo do mesmo no software *DAVE*, o estudo do controlo em malha aberta do conversor e desenvolvimento do modelo físico e real. Esta segunda parte também engloba o desenvolvimento e utilização de modelos de simulação para o controlo em malha fechada do conversor, bem como a implementação de alguns testes práticos face aos componentes utilizados.

### *Palavras-Chave*

Carregadores *Off-board*; Carregamento Rápido; Conversores DC/DC isolados; *Dual- Active Bridge*(DAB); *Phase- Shift*; Veículos Elétricos(VEs);

# *Abstract*

Regulatory requirements, together with social concerns about environmental aspects and impacts, as well as the EU's commitment to achieve carbon neutrality by 2050 and reduce the emission of polluting gases, has strongly motivated the proliferation of Electric Vehicles (EVs). Despite the numerous advantages associated with EVs, it should be noted that the electrical infrastructure is still not sufficiently capable to supply energy to all vehicles, with the constant growth of EVs and replacement of combustion vehicles. On the other hand, EVs still have very low ranges. In this sense, it becomes essential to develop new charging infrastructures, to keep up with the constant growth and that a good part of the infrastructures allow fast charging, to solve the electric range problem, as well as the charging and waiting times associated with these vehicles. In this sense, the present dissertation aims, firstly, to contextualize the theme, with the presentation of the different types of chargers and charging modes that IEC 61851 establishes, as well as, to analyze different commercial solutions from different manufacturers, the different conversion chains associated with the chargers, presentation of some topologies of isolated DC/DC converters used in this scope and selection of the converter to be used in the second part of the work. This second part will oversee the development of the mathematical and electrical model of the converter, as well as the creation of a control program for it in the DAVE software, the study of the open-loop control of the converter and the development of the physical and real model. This second part also includes the development of simulation models for the closed loop control of the converter, as well as the implementation of some practical tests, using the converter physical model components.

## ***Keywords***

*Dual-Active Bridge (DAB); Electric Vehicles (EVs); Fast Charging; Isolated DC/DC Converters; Phase-Shift; Off-board Chargers*

# Índice

<b>AGRADECIMENTOS</b> .....	<b>I</b>
<b>RESUMO</b> .....	<b>III</b>
<b>ÍNDICE</b> .....	<b>V</b>
<b>ÍNDICE DE FIGURAS</b> .....	<b>VII</b>
<b>ÍNDICE DE TABELAS</b> .....	<b>XVI</b>
<b>LISTA DE SÍMBOLOS</b> .....	<b>XIX</b>
<b>1. INTRODUÇÃO</b> .....	<b>1</b>
1.1.OBJETIVOS .....	2
1.2.ESQUEMA / PLANIFICAÇÃO DO TRABALHO REALIZADO .....	2
1.3.ORGANIZAÇÃO DO DOCUMENTO.....	3
<b>2. ESTADO DA ARTE</b> .....	<b>4</b>
2.1.CARREGADORES OFF-BOARD VS ON-BOARD.....	4
2.2.TIPOS DE CARREGAMENTO .....	5
2.3.SOLUÇÕES COMERCIAIS- CARREGADORES OFFBOARD DC .....	7
2.4.CONVERSORES DC/DC ISOLADOS .....	10
2.4.1 CADEIAS DE CONVERSÃO.....	10
2.4.2 CONVERSOR RESSONANTE LLC .....	11
2.4.3 MALHAS RESSONANTES.....	16
2.4.4 CONVERSOR PHASE-SHIFT FULL BRIDGE(PSFB).....	18
2.4.5 CONVERSOR CLLC.....	21
2.4.6 CONVERSOR DUAL- ACTIVE BRIDGE (DAB) .....	25
2.4.7 COMPARAÇÃO DOS CONVERSORES.....	29
2.5.CARACTERIZAÇÃO DO CONVERSOR E CURVA DE CARGA .....	30
<b>3. MODELIZAÇÃO E OPERAÇÃO DO DAB</b> .....	<b>33</b>
3.1.MODELIZAÇÃO ANALÍTICA DO CONVERSOR.....	33
3.1.1 EQUAÇÃO DO TRÂNSITO DE POTÊNCIAS DO CONVERSOR.....	35
3.1.2 CORRENTE EFICAZ E TENSÃO EFICAZ NA INDUTÂNCIA DE FUGAS.....	38
3.2.COMPONENTES E CONDIÇÕES DE OPERAÇÃO .....	41
3.2.1 FREQUÊNCIA DE COMUTAÇÃO .....	41
3.2.2 RAZÃO DE TRANSFORMAÇÃO .....	42
3.2.3 TENSÃO DE ENTRADA.....	42

3.2.4	<i>INDUTÂNCIA DE FUGAS</i> .....	42
3.2.5	<i>PARÂMETROS INICIAIS DO CONVERSOR</i> .....	43
3.2.6	<i>PONTOS DE OPERAÇÃO DO CONVERSOR</i> .....	43
<b>4.</b>	<b>PROJETO REALIZADO</b> .....	<b>45</b>
4.1	<i>APRESENTAÇÃO DO HARDWARE</i> .....	46
4.2	<i>CRIAÇÃO DO PHASE-SHIFT</i> .....	48
4.2.1	<i>PROGRAMAÇÃO DO PHASE-SHIFT NO DAVE</i> .....	49
4.2.2	<i>SIMULAÇÃO DO CONTROLO DE PHASE-SHIFT NO PLECS</i> .....	79
4.3	<i>TESTES PRÁTICOS DA PONTE-H</i> .....	82
4.3.1	<i>PERDAS DE CONDUÇÃO</i> .....	82
4.3.2	<i>PERDAS DE COMUTAÇÃO E RENDIMENTO</i> .....	85
4.3.3	<i>QUANTIFICAÇÃO DO DEADTIME DA PONTE-H</i> .....	88
4.4	<i>CONTROLO EM MALHA ABERTA</i> .....	91
4.4.1	<i>ADAPTAÇÃO DO CONVERSOR INICIAL</i> .....	91
4.4.2	<i>MODELO IDEAL</i> .....	93
4.4.3	<i>MODELO REAL</i> .....	96
4.5	<i>SIMULAÇÃO DO CONTROLO EM MALHA FECHADA</i> .....	108
4.6	<i>TESTES PRÁTICOS DO CONVERSOR, CARACTERIZAÇÃO TÉCNICA E CUSTO DO PROJETO</i> .....	114
4.6.1	<i>TESTE DE CARREGAMENTO/DESCARREGAMENTO DA BATERIA</i> .....	116
4.6.2	<i>TESTE DE EFICIÊNCIA DO CONVERSOR</i> .....	117
4.6.3	<i>CARACTERIZAÇÃO TÉCNICA DO CONVERSOR E CUSTO DO PROJETO</i> .....	119
<b>5.</b>	<b>CONSIDERAÇÕES FINAIS</b> .....	<b>121</b>
	<b>REFERÊNCIAS BIBLIOGRÁFICAS</b> .....	<b>123</b>
	<b>ANEXOS</b> .....	<b>1</b>
	<b>ANEXO A SOLUÇÕES COMERCIAIS E CURVAS DE CARGA</b> .....	<b>2</b>
	<b>ANEXO B MOTOR CONTROL SHIELD BTN8982TA E MICROCONTROLADOR XMC4700</b> .....	<b>4</b>
	<b>ANEXO C CÓDIGO DO PROGRAMA DE PHASE-SHIFT</b> .....	<b>12</b>
	<b>ANEXO D DATASHEET BOBINE 100UH</b> .....	<b>19</b>
	<b>ANEXO E OPTOACOPLADORES 6N137</b> .....	<b>20</b>
	<b>ANEXO F BS-BATTERY BTX12-BS</b> .....	<b>23</b>

## *Índice de Figuras*

Figura 1- Esquema de planeamento do projeto	3
Figura 2- Carregamento off-board vs on-board[3]	4
Figura 3- Resumo das estruturas de carregamento para os diferentes modos adaptado de [4]	5
Figura 4- a) Cadeia de Conversão de Baixa Frequência ; b) Cadeia de Conversão de Alta Frequência [13]	11
Figura 5- À esquerda: Conversor ressonante LLC meia- ponte [19]; à direita: Conversor ressonante LLC ponte completa [20]	12
Figura 6- LLC topologia de três níveis [21]	12
Figura 7- Ondas teóricas do conversor obtidas no PLECS para os diferentes modos de funcionamento	13
Figura 8- À esquerda: modo de funcionamento M1; à direita: modo de funcionamento M2	13
Figura 9- Modo de funcionamento M3	14
Figura 10- À esquerda: modo de funcionamento M4; à direita: modo de funcionamento M5	14
Figura 11- Modo de funcionamento M6	14
Figura 12- Formas de Onda do LLC a) Em ressonância b) Abaixo da Ressonância c)Acima da Ressonância [22]	15
Figura 13- Malha ressonante de 2ª ordem, à esquerda: SRC; à direita: PRC adaptado de[19]	17
Figura 14- Malha ressonante de 3ª ordem LLC adaptado de[19]	18
Figura 15- Topologia PSFB ponte completa com retificador a dois díodos [27]	19

Figura 16- Formas de onda do conversor PSFB [27]	19
Figura 17- À esquerda: modo de funcionamento M1; à direita: modo de funcionamento M2 adaptado de [27]	20
Figura 18- À esquerda: modo de funcionamento M3; à direita: modo de funcionamento M4 adaptado de [27]	20
Figura 19- Topologia do conversor CLLC [36]	22
Figura 20- Formas de Onda da Topologia CLLC [36]	23
Figura 21- À esquerda: modo de funcionamento 1; à direita: modo de funcionamento 2 adaptado de [36]	23
Figura 22- À esquerda: modo de funcionamento 3; à direita: modo de funcionamento 4 adaptado de [36]	24
Figura 23- À esquerda: modo de funcionamento 5; à direita: modo de funcionamento 6 adaptado de [36]	24
Figura 24- Topologia do Conversor DAB [44]	26
Figura 25- Formas de Onda do Conversor DAB [44]	26
Figura 26- Intervalo de funcionamento 1, à esquerda: primeiro momento; à direita: segundo momento adaptado de [44]	27
Figura 27- Intervalo de funcionamento 2 adaptado de [44]	27
Figura 28- Intervalo de funcionamento 3, à esquerda: primeiro momento; à direita: segundo momento adaptado de [44]	28
Figura 29- Intervalo de funcionamento 4 adaptado de [44]	28
Figura 30-Curva de carga do carregador off-board definido	31
Figura 31-Topologia de ponte completa do DAB	34

Figura 32- Ondas do conversor DAB	34
Figura 33- Esquema simplificado do trânsito de potências do conversor DAB	35
Figura 34- Em cima: sinal de corrente na bobine. Em baixo: sinal de corrente à saída	35
Figura 35- Fluxo de potência face à variação de D	38
Figura 36- Sinal de corrente na bobine num período completo	39
Figura 37- Tensão na bobine num período completo	40
Figura 38- Corrente eficaz na bobine em função da variação do <i>Phase-Shift</i>	44
Figura 39- Visão superior da ponte-H [48]	46
Figura 40- Esquema simplificado da ponte-H com os sinais aplicados semicondutores	47
Figura 41- Visão superior do microcontrolador [49]	48
Figura 42- Função do <i>DAVE</i> de alteração do <i>deadtime</i> para o PWM CCU8	50
Figura 43- Definições gerais da aplicação PWM CCU 8	51
Figura 44- Sinais obtidos no osciloscópio face à aplicação PWM CCU8	52
Figura 45- Sinais obtidos no osciloscópio face à aplicação CCU8 Slice config	52
Figura 46- Esquema das aplicações utilizadas na tentativa com um <i>Timer</i> e apps PWM CCU 8	53
Figura 47- Esquema das aplicações utilizadas na criação de um único PWM	55
Figura 48- Definições Gerais da aplicação <i>Timer</i>	55
Figura 49- Sinal pretendido do PWM criado por <i>Timer</i>	56
Figura 50- Código presente na interrupção do <i>Timer</i> de variação do <i>duty-cycle</i>	57
Figura 51- Aplicações do utilizadas no programa de controlo do <i>Phase-Shift</i>	58

Figura 52- Inicialização do <i>Timer</i> dos PWM's	60
Figura 53- Código de shut-down dos PWM's	61
Figura 54- Código de atualização das variáveis de desfasamento	61
Figura 55- Sinais face a tempos de magnitude igual("dt")	63
Figura 56- Sinais PWM pretendidos face à 1ª região de funcionamento	64
Figura 57- Sinais obtidos no osciloscópio para os sinais PWM_H1_1 e PWM_H2_1 na 1ª região de funcionamento	66
Figura 58- Sinais PWM pretendidos face à 2ª região de funcionamento	66
Figura 59- Sinais obtidos no osciloscópio para o PWM_H1_1 e PWM_H1_2 na 2ª região de funcionamento	68
Figura 60- Sinais PWM pretendidos para a 3ª região de funcionamento	69
Figura 61- Sinais obtidos no osciloscópio do desfasamento entre o PWM_H1_1 e PWM_H2_1	71
Figura 62- Sinais PWM pretendidos face à 4ª região de funcionamento	72
Figura 63- Desfasamento de sinais assimétrico	75
Figura 64- Código de transformação e correção dos tempos introduzidos no <i>Timer</i>	76
Figura 65- Gama de frequências operáveis no programa face à zona de insensibilidade	77
Figura 66- HMI do <i>Micrium</i>	77
Figura 67- Esquema do conversor com controlo do <i>Phase-Shift</i>	79
Figura 68- Esquema do bloco de configuração e controlo do <i>Phase-Shift</i> e criação dos PWM's	80
Figura 69- Código de transformação do ângulo de <i>Phase-Shift</i> em D(Valor de <i>Phase-Shift</i> percentual)	81

Figura 70- Desfasamento de 90° entre os sinais IN1 e IN2 de cada ponte. Em cima: primeira ponte. Em baixo: segunda ponte	82
Figura 71- Esquema do teste prático das perdas de condução	83
Figura 72- Corrente no circuito face à tensão no semiconductor	84
Figura 73- Corrente em função da tensão no semiconductor no intervalo de 10 us	85
Figura 74- Esquema do ensaio das perdas de comutação	86
Figura 75- Perdas de comutação e condução num semiconductor	87
Figura 76- À esquerda: Perdas de comutação da ponte-H face aos diferentes valores de resistência. À direita: Rendimento/Eficiência da ponte-H face aos diferentes valores de resistência.	88
Figura 77- Esquema do ensaio de <i>deadtime</i> da ponte-H	89
Figura 78- Quantificação do <i>deadtime</i> entre os semicondutores S1 e S3	89
Figura 79- Quantificação do <i>deadtime</i> através da tensão à saída da ponte-H	90
Figura 80- Quantificação do <i>deadtime</i> na tensão à saída da ponte-H (visão ampliada)	90
Figura 81- Proporção entre os valores iniciais e finais	92
Figura 82- Topologia do modelo ideal	93
Figura 83- Em cima: sinal da corrente na indutância. Em baixo: sinal da corrente de saída (Modelo Ideal)	94
Figura 84- Em cima: sinais de tensão entre as pontes. No meio: sinal de tensão na bobine. Em baixo: sinal de tensão à saída do conversor (Modelo Ideal)	95
Figura 85- Em cima: Corrente de saída mínimo obtido na simulação do modelo ideal. Em baixo: Corrente de saída máximo obtido na simulação do modelo ideal.	95
Figura 86- Setup inicial do conversor DAB	97

Figura 87- Tensão $V_p$ e $V_s$ inicial do modelo real	97
Figura 88- Tensão na bobine inicial do modelo real	97
Figura 89- Esquema simplificado do <i>setup</i> montado com defeito	98
Figura 90- Esquema simplificado do circuito do optoacoplador	99
Figura 91- Esquema simplificado do circuito montado com os optoacopladores	99
Figura 92- Esquema simplificado do circuito do optoacoplador 6N137	100
Figura 93-Setup dos optoacopladores com as pontes-H e o microcontrolador	101
Figura 94- Setup completo do modelo real	102
Figura 95- Tensão final na bobine do modelo real	102
Figura 96- Tensões $V_p$ e $V_s$ finais do modelo real	103
Figura 97- Corrente na bobine final do modelo real(sinal verde)/ tensão na bobine(sinal amarelo)	103
Figura 98- Topologia do conversor para a simulação do modelo real	104
Figura 99- Tensão de saída da simulação do modelo real( <i>Deadtime</i> =0)	105
Figura 100- Tensão de saída do modelo real( <i>Deadtime</i> =740 ns)	106
Figura 101- Em cima: Tensão $V_p$ e $V_s$ . Em baixo: Tensão na bobine da simulação (Modelo Real)	107
Figura 102- Corrente na bobine da simulação (Modelo Real)	107
Figura 103- Esquema simplificado do controlo em malha fechada do conversor	109
Figura 104- Interior do Bloco do controlador PI	110
Figura 105- Bloco do controlo do <i>Phase-Shift</i> em função da corrente de saída	110
Figura 106- Esquema no <i>PLECS</i> do controlo em malha fechada do conversor	111

Figura 107- Corrente de saída da simulação modelo em malha fechada	112
Figura 108- Em cima:Tensão $V_p$ , $V_s$ . Em baixo: Tensão na bobine na simulação (Modelo em Malha Fechada)	112
Figura 109- Corrente na bobine na simulação (Modelo em Malha Fechada)	112
Figura 110- Bateria BTX12-BS 12V [52]	114
Figura 111- Setup de montagem do conversor com a bateria	114
Figura 112- Processo de carga $\varphi > 0$	115
Figura 113- Processo de descarga $\varphi < 0$	115
Figura 114- Processo de carga/descarga da bateria Tensão em função do tempo	117
Figura 115- Esquema equivalente do ensaio de eficiência do conversor com as resistências	118
Figura 116- Eficiência do conversor face a diferentes valores de <i>Phase-Shift</i> e carga	119
Figura 117- Efacec HV350 G2 [7]	2
Figura 118- Terra 360 [8]	2
Figura 119- DirectPower 360 [10]	2
Figura 120- Sicharge-D [9]	2
Figura 121- HYC 300 [11]	2
Figura 122- PK350 [12]	2
Figura 123- Terra 360 curva de carga	3
Figura 124- HV350 curva de carga [7]	3
Figura 125- DirectPower 360	3
Figura 126- Sicharge D curva de carga	3

Figura 127- HYC 300 curva de carga	3
Figura 128- PK-350 curva de carga	3
Figura 129- Ficha técnica da ponte-H (pág. 5 de 20) [48]	4
Figura 130- Ficha técnica da ponte-H (pág. 6 de 20) [48]	5
Figura 131- Ficha técnica da ponte-H (pág. 7 de 20) [48]	5
Figura 132- Ficha técnica da ponte-H (pág. 11 de 20) [48]	6
Figura 133- Ficha técnica da ponte-H (pág. 12 de 20) [48]	7
Figura 134- Ficha técnica do microcontrolador (pág. 6 de 22) [49]	8
Figura 135- Ficha técnica do microcontrolador (pág. 7 de 22) [49]	9
Figura 136- Ficha técnica do microcontrolador (pág. 10 de 22) [49]	10
Figura 137- Ficha técnica do microcontrolador (pág. 11 de 22) [49]	11
Figura 138- Código do programa (pág. 1 de 7)	12
Figura 139- Código do programa (pág. 2 de 7)	13
Figura 140- Código do programa (pág. 3 de 7)	14
Figura 141- Código do programa (pág. 4 de 7)	15
Figura 142- Código do programa (pág. 5 de 7)	16
Figura 143- Código do programa (pág. 6 de 7)	17
Figura 144- Código do programa (pág. 7 de 7)	18
Figura 145- Ficha técnica da bobine 100 uH (pág.1 de 5) [50]	19
Figura 146- Ficha técnica dos optoacopladores 6N137(pág. 1 de 15) [51]	20
Figura 147- Ficha técnica dos optoacopladores 6N137(pág. 4 de 15) [51]	21

Figura 148- Ficha técnica dos optoacopladores 6N137(pág. 5 de 15) [51]	22
Figura 149- Ficha técnica da bateria BTX12-BS	23

## Índice de Tabelas

Tabela 1- Especificações técnicas de algumas soluções de mercado existentes	8
Tabela 2- Comparação das regiões de funcionamento com base na frequência adaptado de [19]	15
Tabela 3- Resumo das características de diferentes topologias LLC adaptado de [19]	16
Tabela 4- Comparação dos diferentes conversores apresentados	29
Tabela 5- Análise dos conversores estudados ( <i>Pugh Matrix</i> )	32
Tabela 6- Especificações técnicas do conversor	43
Tabela 7- Métodos de criação de <i>Phase- Shift</i> testados	50
Tabela 8- Estados do programa face às variáveis “edge”	63
Tabela 9- Simbologia do código do programa	64
Tabela 10- Resumo da secção de código associada à 1ª região de funcionamento	65
Tabela 11- Resumo da secção de código associada à 2ª região de funcionamento	67
Tabela 12- Resumo da secção de código associada à 3ª região de funcionamento	70
Tabela 13- Resumo da secção de código associada à 4ª região de funcionamento	73
Tabela 14- Caracterização do programa face aos seus pontos positivos e limitações	78
Tabela 15- Comparação dos valores de especificações técnicas do conversor face à proporção	92
Tabela 16- Resultados do teste de carga/descarga da bateria	116
Tabela 17- Caracterização da legenda da Figura 122 face às diferentes situações	118
Tabela 18- Especificações técnicas finais do conversor	120



## *Siglas e Acrónimos*

AC	–	<i>Alternating Current</i>
DC	–	<i>Direct Current</i>
DAB	–	<i>Dual- Active Bridge</i>
DAS	–	<i>Dual- Active Synchronization</i>
DPSM	–	<i>Dual Phase-Shift Modulation</i>
FHA	–	<i>First Harmonic Approximation</i>
G2V	–	<i>Grid to Vehicle</i>
HF	–	<i>High Frequency</i>
LF	–	<i>Low Frequency</i>
OBC	–	<i>On- Board Charger</i>
SAVE	–	Sistema de Alimentação do Veículo Elétrico
SPSM	–	<i>Single Phase-Shift Modulation</i>
TPSM	–	<i>Triple Phase-Shift Modulation</i>
V2G	–	<i>Vehicle to Grid</i>
VE	–	Veículo Elétrico
ZCS	–	<i>Zero Current Switching</i>
ZVS	–	<i>Zero Voltage Switching</i>

## *Lista de Símbolos*

D	–	<i>Phase-Shift</i> percentual
duty	–	<i>Duty-Cycle</i>
GND	–	<i>Ground</i> / Terra
Idc	–	Corrente de entrada do conversor DC/DC
ILk	–	Corrente na indutância de fugas
ILkrms	–	Corrente eficaz na indutância de fugas
IN(X)	–	Sinal PWM a ser aplicado ao braço de semicondutores X (X=1 ou X=2) da ponte-H
INH(X)	–	Sinal de enable/disable do braço de semicondutores X (X=1 ou X=2) da ponte-H
Io/Iout	–	Corrente de saída
Ki	–	Parâmetro de ação integral do controlador
Kp	–	Parâmetro de ação proporcional do controlador
Lk	–	Indutância de fugas
Pin	–	Potência de entrada do conversor
Pout	–	Potência de saída do conversor
Tb	–	Intervalo de tempo entre a magnitude máxima e zero da corrente ILk
Tr	–	Intervalo de tempo entre zero e a máxima magnitude de iLK

- $T_s$  – Período de um sinal
- $V_{dc}/V_{in}$  – Tensão de entrada
- $V_{Lk}$  – Tensão na indutância de fugas
- $V_{Lkrms}$  – Tensão eficaz na indutância de fugas
- $V_o/V_{out}$  – Tensão de saída
- $V_p$  – Tensão no primário/Tensão na parte AC do conversor do lado da primeira ponte-H
- $V_s$  – Tensão no secundário/Tensão na parte AC do conversor do lado da segunda ponte-H
- $\varphi$  – *Phase-Shift* na vertente temporal
- $\eta$  – Rendimento ou eficiência



# 1. INTRODUÇÃO

O Homem embora tenha contribuído em grande parte para a evolução geral da nossa civilização, também ele se tornou num dos principais agentes do aquecimento global, através da desflorestação, da queima de combustíveis, poluição, entre outras atividades. Desta forma, compete-nos a nós seres humanos fazer os possíveis para limitar o aquecimento global e minimizar a nossa pegada ecológica.

Com vista à redução do aquecimento global, a União Europeia comprometeu-se a atingir a neutralidade carbónica até 2050, definido também no Acordo de Paris, assinado por 195 países, entre os quais, Portugal. Neste sentido, a eletrificação da mobilidade tem sido um dos principais fatores preponderantes, para reduzir a emissão de gases poluentes, algo que tem incentivado bastante o crescimento dos Veículos Elétricos (VE), assim como, mais recentemente, a subida dos preços combustíveis, e as políticas de sustentabilidade associadas a um futuro mais “verde”, adotadas pela indústria automóvel, que também levam a que cada vez mais pessoas comecem a inclinar-se para o setor elétrico.

Apesar das inúmeras vantagens associadas aos veículos elétricos, como as performances estonteantes a nível de aceleração, a eficiência, os baixos consumos, pequena manutenção e grande durabilidade, entre outras, existe sempre o outro lado da moeda, os VEs têm como principais desvantagens, a sua autonomia e o seu investimento inicial elevado.

Ainda que, as marcas automóveis estejam a desenvolver baterias cada vez mais eficientes e que permitam armazenar uma maior quantidade de energia, de modo a melhorar a sua autonomia, ainda são poucos os modelos que se conseguem equiparar aos veículos a combustão, assim como a nível do preço, que embora também já existam modelos de veículos elétricos cada vez mais económicos, os preços destes veículos ainda são bastante elevados para o consumidor da classe média.

Para contrabalançar o forte crescimento dos VEs e combater, de certa forma, o problema associado à baixa autonomia destes veículos, torna-se importante, por um lado aumentar a frota de infraestruturas de carregamento e por outro lado, que o tempo de

carregamento seja rápido, de modo, a diminuir o tempo de espera do utilizador. Neste sentido e em função dos vários modos de carregamento que a norma IEC 61851 estabelece, torna-se essencial, para colmatar os problemas acima referidos, o desenvolvimento de carregadores *off-board* em corrente contínua, os quais serão o alvo de principal foco desta dissertação.

## 1.1 OBJETIVOS

O objetivo principal deste trabalho passa pelo desenvolvimento de um conversor DC-DC isolado, a ser utilizado no âmbito de um carregador *off-board* rápido de VE. Para execução deste projeto, tornou-se necessário subdividir este objetivo em tarefas mais simples como:

- Análise do estado de arte dos carregadores *off-board*;
- Estudo de conversores dc/dc isolados;
- Modelo matemático e elétrico do conversor escolhido;
- Desenvolvimento de modelos de simulação e controlo no *software PLECS* e no *DAVE*. O controlo deverá ser desenvolvido em malha aberta e fechada;
- Criação e desenvolvimento do modelo físico do conversor;
- Desenvolvimento de prova de conceito experimental para testes laboratoriais (carregamento de uma bateria, caracterização de eficiência, entre outros);

## 1.2 ESQUEMA / PLANIFICAÇÃO DO TRABALHO REALIZADO

Em função da definição dos objetivos delineados no subcapítulo anterior, torna-se importante esquematizar o trabalho na sua vertente temporal. Neste sentido, a Figura 1, pretende ilustrar todas as ações que foram implementadas na realização da presente Dissertação e o seu respetivo horizonte temporal.

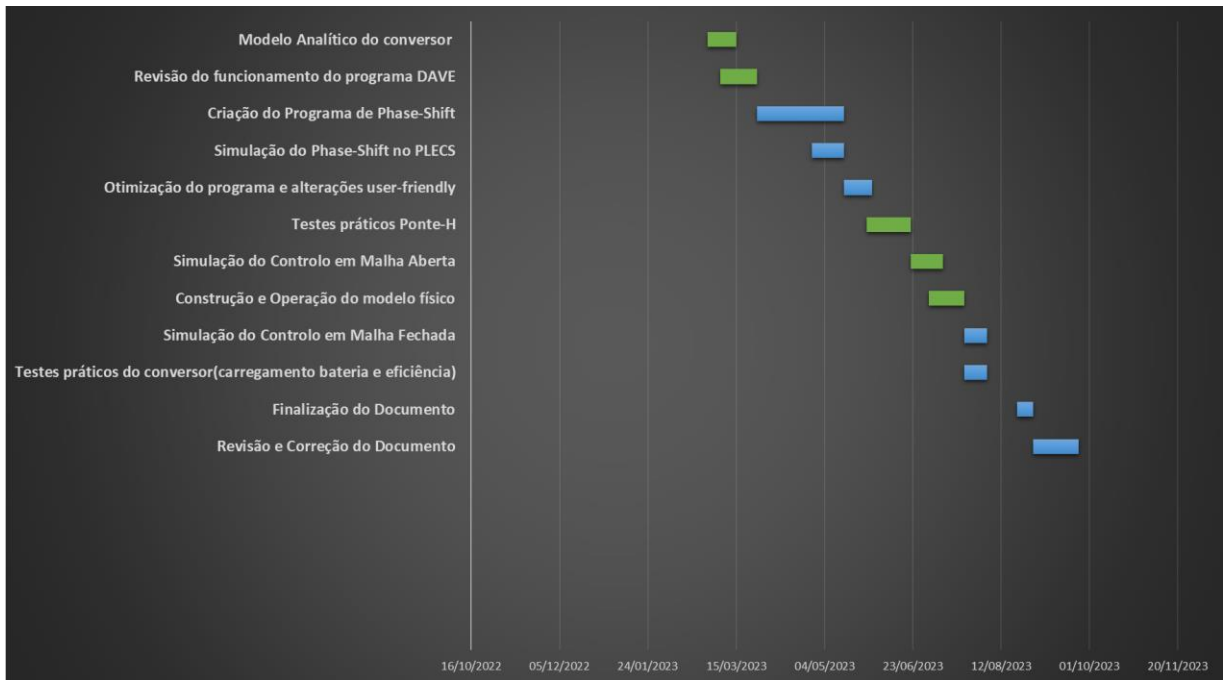


Figura 1- Esquema de planeamento do projeto

### 1.3 ORGANIZAÇÃO DO DOCUMENTO

O presente documento encontra-se organizado fundamentalmente em cinco capítulos. No primeiro capítulo é realizada uma introdução ao tema, com vista à contextualização do leitor face aos principais aspetos que motivaram a realização do trabalho, bem como a sua relevância atual e os principais objetivos da dissertação. Já o segundo capítulo diz respeito ao estado da arte, que visa descrever e apresentar os diferentes tipos de carregadores que existem, as diferentes soluções comerciais fornecidas pelos fabricantes e as topologias de conversores DC/DC mais adotadas no ramo da mobilidade elétrica. No terceiro capítulo, é realizada a modelização matemática do conversor, bem como a determinação dos componentes a serem utilizados e a discussão de alguns aspetos importantes das condições de operação. O quarto capítulo diz respeito, a todo o trabalho que foi realizado, que diz respeito ao desenvolvimento do programa associado ao conversor no *DAVE*, bem como o desenvolvimento de modelos de simulação de controlo em malha aberta no *PLECS*, a criação e operação do modelo físico e real do conversor, a simulação do controlo em malha fechada e a realização de testes práticos com os componentes utilizados no conversor. Finalmente no último capítulo, são dados alguns comentários gerais sobre o trabalho, bem como certos pontos a serem melhorados.

## 2. ESTADO DA ARTE

Com o sucessivo crescimento dos VEs, é importante que as infraestruturas de carregamento estejam preparadas para acompanhar a evolução destes veículos, de modo que também estas sejam capazes de entregar a energia ao veículo da forma mais eficiente. Este capítulo pretende abordar as diferentes opções de carregadores de VEs existentes no mercado, as diferentes cadeias de conversão e topologias de conversores associadas, e no final propor o conversor que mais se adequa ao projeto.

### 2.1 CARREGADORES OFF-BOARD VS ON-BOARD

Os carregadores de Veículos Elétricos podem, fundamentalmente, ser divididos em duas categorias, carregadores *off-board* e carregadores *on-board*(OBC). Os carregadores *off-board* são infraestruturas de carregamentos que se encontram fora do veículo, estes carregadores *off-board* permitem converter a energia AC da rede, em energia DC, para alimentar diretamente o sistema de baterias, ou em AC, sendo que agora o fluxo energético passa pelo OBC, antes de chegar às baterias. Os carregadores *on-board*, encontram-se dentro do veículo e permitem converter a energia AC, proveniente de uma fonte AC, seja ela, a própria rede, ou um carregador *off-board* AC como uma *wallbox*, em energia DC para carregar a bateria. Os carregadores podem ainda permitir o fluxo bidirecional de energia, ou seja, estes sistemas podem ser utilizados para transferir energia da rede para a bateria ou da bateria para a rede[1]–[3]. A partir da Figura 2 é possível visualizar com maior detalhe as diferenças entre o carregamento *off-board* e *on-board*.

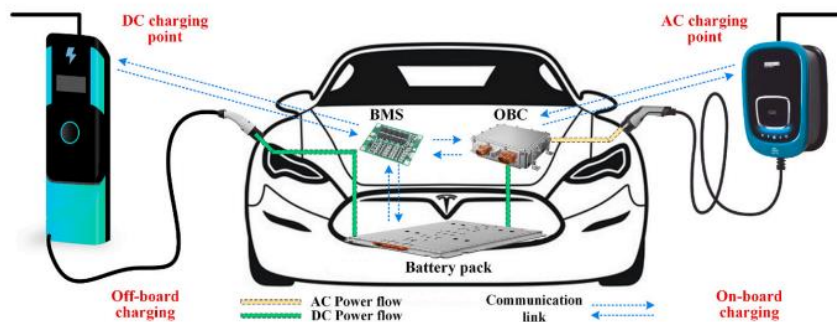


Figura 2- Carregamento off-board vs on-board[3]

Os carregadores *off-board* são maiores e têm uma maior potência associada quando comparados com os carregadores *on-board*. Isto acontece porque estes carregadores *off-*

*board* não estão sujeitos a restrições de espaço e peso, porém são mais caros e complexos. A restrição de espaço e peso existente nos carregadores *on-board* também explica o facto pelo qual, por definição o carregamento rápido e ultra-rápido é feito tipicamente em DC. Já que se o carregamento rápido e ultra- rápido fosse efetuado em AC, a potências elevadas, o carregador *on-board* do veículo teria de ter um volume e dimensão superior, o que contribuiria para o aumento do peso total do veículo. Deste modo, em corrente contínua, é possível fazer o “*bypass*” do carregador *on-board* do veículo, alimentando diretamente a bateria com potências elevadas, o que no final se traduz em tempos de carregamento mais reduzidos.

## 2.2 TIPOS DE CARREGAMENTO

Segundo [4]–[6], e a norma IEC 61851-1 existem fundamentalmente 4 modos de carregamento, cuja a estrutura e ligação do VE ao ponto de carregamento, em função destes pode ser vista com maior detalhe na Figura 3.

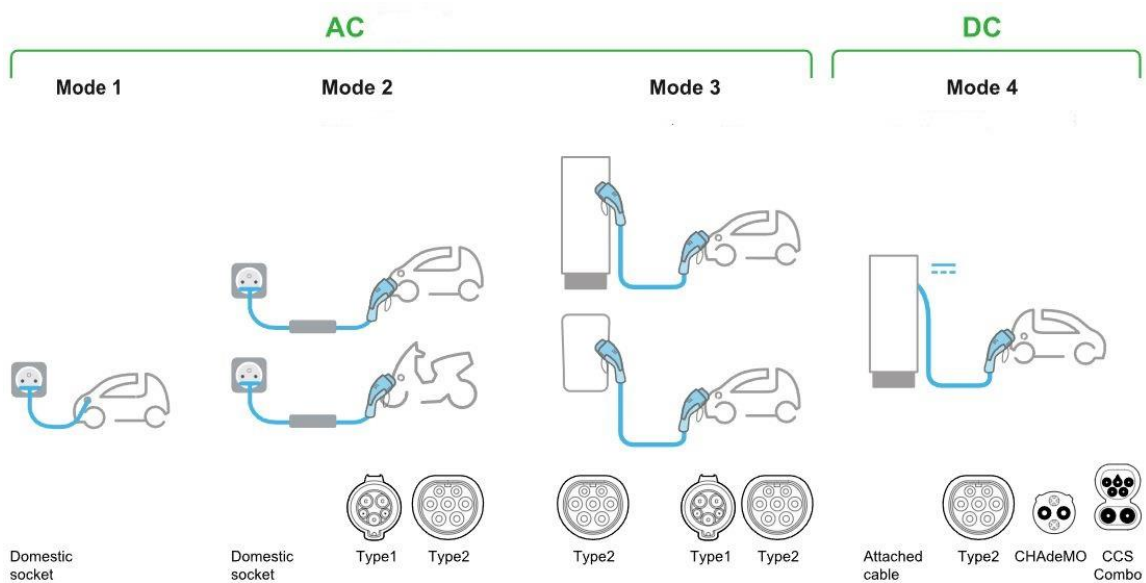


Figura 3- Resumo das estruturas de carregamento para os diferentes modos adaptado de [4]

Para além dos protocolos de comunicação mencionados na Figura anterior, existem também outros como o CCS2, Chademo 2.0, GB/T, CCP (tanto o GB/T como o CCP são utilizados na China), etc.

### Modo 1

Neste modo, o veículo elétrico é ligado à tomada da instalação através de um cabo normal, sem equipamento adicional de segurança. Os valores de corrente e tensão não devem exceder:

- 16 A e 250 V para instalações monofásicas;
- 16 A e 480 V para instalações trifásicas.

Este método é o mais simples e económico, mas também é um método em que o tempo de carregamento é bastante longo e mais perigoso já que a partir do momento em que o VE é ligado ao ponto de carregamento, a tensão fica no extremo, sendo mais utilizado em instalações do tipo residencial [4]–[6].

## **Modo 2**

Este método de carregamento é bastante semelhante ao anterior, o VE é ligado à rede, à tomada da instalação, mas desta vez, através de um cabo de carga com controlo piloto e proteção contra choques elétricos. Desta forma, só quando o VE comunica com o bloco de controlo é que existe energização do cabo, permitindo uma maior segurança na sua utilização.

Todo o conjunto de componentes que se encontram entre a fonte e o veículo, denomina-se como o sistema de alimentação de veículo elétrico ou SAVE. No geral este sistema comporta o protocolo de comunicações, software associado, o cabo de carga e possível equipamento externo ao VE.

Os valores de corrente e tensão para este modo não devem exceder [4]–[6]:

- 32 A e 250 V para instalações monofásicas;
- 32 A e 480 V para instalações trifásicas.

Tal como o modo 1, o modo 2 é fundamentalmente empregue em instalações elétricas do tipo residencial [4]. No entanto este modo ainda não permite carregamento rápido, já que a potência se encontra limitada até 26,6 kVA.

## **Modo 3**

Este tipo de carregamento permite carregamento semi- rápido, em AC, com carregador dedicado como, por exemplo, wallboxes. Neste modo o SAVE está ligado à fonte AC de forma permanente. A presença do cabo de carga permite, a comunicação entre o veículo e o carregador *off-board*, sendo possível implementar certas ações como:

- Verificar que o VE está corretamente ligado ao SAVE;
- Verificar o funcionamento do condutor de proteção;
- Providenciar informação sobre a máxima corrente permitida, estado de carga, entre outras informações.

Este tipo de carregamento pode ser aplicado não só a instalações de utilização, mas também todo o tipo de instalações coletivas, instalações recebendo público e via pública [4].

#### **Modo 4**

Este método é semelhante ao anterior, no sentido em que o VE é alimentado a partir de um carregador *off-board*, mas com a particularidade de que este carregador *off-board* é apenas em DC. O que significa que a corrente alimenta diretamente a bateria do veículo sem passar pelo carregador *on-board* do mesmo. Este modo de carregamento está tipicamente associado ao carregamento rápido e ultra- rápido DC. Neste método as potências podem ser bastante superiores, podendo chegar até aos 1,2 MW e com correntes máximas que podem chegar aos 500 A e tensões de entrada entre os 600 V e os 800 V, pelo que os tempos de carregamento são inferiores aos métodos anteriores, sendo possível atingir tempos de carregamento na ordem dos 10 a 20 min, dependendo da bateria do veículo. As correntes poderiam ainda ser vastamente superiores, do ponto de vista do conversor, no entanto devido à mangueira de carregamento, tal não é possível. Este tipo de carregamento apresenta um grau de segurança elevado, já que tal como no modo 2 e 3, o cabo é energizado, apenas quando o VE comunica com o posto de carregamento, no entanto é o que apresenta um maior custo, devido à quantidade de componentes intrínsecos e complexidade associada à infraestrutura de carregamento. Este modo de carregamento está fundamentalmente associado à utilização em via pública[4].

### **2.3 SOLUÇÕES COMERCIAIS- CARREGADORES OFFBOARD DC**

Com o crescimento do número de veículos elétricos na estrada e o aumento gradual da autonomia das baterias, cada vez mais têm sido colocados esforços às fabricantes de carregadores de VE no sentido de reforçar a frota de carregadores e também de melhorar o tempo de carregamento. Neste sentido o presente capítulo tem como principal objetivo apresentar diversas soluções de mercado dos carregadores *off-board* DC, fundamentalmente, os carregadores ultrarrápidos, por representarem as soluções mais modernas e avançadas no

mercado, e efetuar uma comparação entre as mesmas. Para o efeito serão consideradas as seguintes fabricantes de carregadores de VEs, e os seguintes modelos de carregadores:

- Efacec (HV350 G2);
- ABB (Terra 360);
- Siemens (Sicharge-D);
- Nidec (DirectPower360);
- Alpitronic (HYC300);
- Tritium (PK350).

A Tabela 1 visa apresentar as principais características técnicas destes carregadores a nível de características elétricas, como a tensão, corrente, rendimento, potência, entre outros e características estruturais, como o peso, dimensões, tomadas entre outros. As soluções apresentadas foram selecionadas em função das soluções mais avançadas e inovadoras no requisito do carregamento DC, propostas pelas diversas fabricantes.

Tabela 1- Especificações técnicas de algumas soluções de mercado existentes

<i>Especificações Gerais</i>	<i>Efacec(HV350 G2)</i> [7]	<i>ABB(Terra 360)</i> [8]	<i>Siemens(Sicharge-D)</i> [9]	<i>Nidec(DirectPower360)</i> [10]	<i>Alpitronic(HYC400)</i> [11]	<i>Tritium(PK350)</i> [12]
<b>Tensão Entrada</b>	400 V ± 10%	400 V ± 10%	400 V ± 10%	400 V ± 10%	400 V ± 10%	400 V ± 10%
<b>Fator de Potência</b>	0,98	>0,96	>0,99	0,98	>0,99	0,99
<b>Rendimento</b>	>95%	>95%	>95%	>94 %	>94 %	>98 %
<b>Tensão saída</b>	150 - 920 V	150 - 920 V	150 - 1000 V	200 - 950 V	150 - 1000 V	<920 V
<b>Corrente máxima de saída</b>	500 A	500 A	500 A	500 A	500 A	500 A
<b>Potência máxima</b>	350 kW	360 kW	300 kW	320 kW	400 kW	350 kW
<b>Temperatura de Operação</b>	-35 °C to +50 °C	-35 °C to +55 °C	-25 °C to +55 °C	-25°C to 50°C	-30° C to +55° C	-35°C to 50°C
<b>Temperatura de Armazenamento</b>	-40 °C to +60 °C	-40 °C to +70 °C	-	-	-	-
<b>Tomadas</b>	CCS Combo-2 / CHAdeMO	AC-type 2/CCS / CHAdeMO	AC-type 2/CCS / CHAdeMO	CCS type 1/type 2 / CHAdeMO	AC-type 2/CCS / GB-T / CHAdeMO	CCS type 2 / CHAdeMO
<b>Comunicação</b>	2G/3G/4G   Ethernet   Wi-Fi	3G / 4G   Ethernet	2G/3G/4G   Ethernet	Bluetooth Low Energy   3G/4G   Ethernet	2G/3G/4G   Ethernet	3G / 4G   Ethernet
<b>Peso (Posto+ Armário)</b>	2x1356 kg+304 kg	700 kg	820 kg	1200+ 2x650 kg	774 kg	813 kg
<b>Dimensões (Posto)(W x D x H)</b>	736 x 450 x 2500 mm	720 x 710 x 2200 mm	845 x 820 x 2,300 mm	820 x 552 x 2153 mm	732 x 2235 x 663 mm	610 x 1060 x 2310 mm
<b>Dimensões (Armário)(W x D x H)</b>	2x(1149 x 868 x 2047 mm)	-	-	-	-	-
<b>Densidade de Potência(kW/kg)</b>	0,12	0,51	0,37	0,13	0,52	0,43

Analisando a tabela, verifica-se que todas as soluções são alimentadas do lado AC por tensões de 400 V ± 10%, 50 Hz seguindo o referencial da UE (União Europeia). Já do lado DC, as tensões ascendem a valores máximos de 920V, para a maior parte das soluções, excetuando o *Sicharge-D* e o *HYC300*, com 1000V. As tensões mínimas oscilam entre os

150 e os 200V. A nível de potência de saída, a solução da *Alpitronic* com o *HYC* é a que oferece a maior potência com 400 kW, seguida das soluções da *ABB* com 360 kW, *Efacec* e *Tritium*, com 350 kW, *Nidec* com 320 kW e *Siemens* com 300kW. No que toca ao rendimento, todas as opções apresentadas são bastante eficientes, com rendimentos, no mínimo superiores a 94 %.

Mencionando agora as características mais estruturais e operacionais destes equipamentos, a nível de temperatura de operação, a solução da *ABB* é a que permite uma gama de temperatura de funcionamento mais ampla, entre -35 °C a 55 °C. Em relação ao carregamento, o *HYC 300*, o *Sicharge-D* e o *Terra 360*, têm uma tomada AC *type-2*, o que permite para além do carregamento em DC, carregamento AC a 22 kW. A nível de peso, o *Terra 360* é a solução mais leve com 700kg, tendo incorporada a unidade de potência e controlo, no posto. Este tipo de solução mais compacta também está presente no *Sicharge-D*, *HYC 300* e no *PK350*. A solução da *Efacec*, com 2 armários (unidades de potência de 175 kW, 2 HV175 G2, ligados em paralelo) de 1356kg, cada, com o posto (304 kg), perfaz um peso total de 3016 kg e é a solução mais pesada das apresentadas, vindo logo de seguida, a *Nidec* com um peso total de 2500 kg.

Tendo em conta os aspetos e características mencionados anteriormente e , fundamentalmente, as grandezas peso e potência, pode-se afirmar que, de um modo geral e pondo de parte, o fator económico, a solução da *Alpitronic*, é a melhor solução no mercado, dado que apresenta a maior densidade de potência, relativamente às outras soluções, seguida da solução da *ABB*, com uma densidade de potência de 0,51, da *Tritium*, com 0,39 e da *Siemens* com 0,37. A *Efacec* e a *Nidec*, são soluções que embora ofereçam uma potência de saída elevada 350 e 320 kW, respetivamente, apresentam um peso bastante elevado. No entanto, para aplicações em que o fator peso não seja importante, estas soluções são passíveis de serem utilizadas, especialmente em aplicações, em que a potência elevada seja o fator mais relevante.

É importante ainda referir que as soluções presentes são modulares, permitindo diferentes configurações de potência e com atribuição dinâmica de potência, ou seja, é possível repartir a potência total disponível da infraestrutura de carregamento, pelos veículos que estejam a ser carregados no momento, em função da necessidade.

As infraestruturas de carregamento destas fabricantes bem como as respetivas curvas de carga, podem ser visualizadas com maior detalhe no Anexo A. As curvas de carga dos

carregadores foram obtidas pelo valor máximo de corrente de saída e pelo valor máximo de tensão DC na saída, em função da potência máxima do carregador.

## 2.4 CONVERSORES DC/DC ISOLADOS

Nesta secção, pretende-se demonstrar as principais cadeias de conversão potencialmente utilizadas nas infraestruturas de carregamento *off-board* DC e as principais topologias de conversores utilizadas no estágio de conversão DC-DC.

### 2.4.1 CADEIAS DE CONVERSÃO

Segundo [13] existem fundamentalmente duas cadeias de conversão associadas aos carregadores off-board, conforme Figura 4. Ambas as cadeias, são isoladas, têm isolamento galvânico, que é assegurado através de um transformador, que pode ser de baixa ou alta frequência, sendo esta a principal característica que distingue as duas cadeias de conversão. O isolamento existe, primeiramente, por questões de segurança e normativas, pois permite separar eletricamente a entrada e a saída, isto é, a rede e a bateria, não existindo nenhum nó elétrico em comum, prevenindo choques elétricos, por outro lado e dado que o isolamento é efetuado através de um transformador, pode-se aumentar ou diminuir a tensão à saída do conversor, em função do número de espiras, conforme seja necessário.

Na Figura 4 é possível visualizar com maior detalhe as duas cadeias de conversão. A cadeia conversão a) é a cadeia de conversão que apresenta um transformador de isolamento a baixa frequência (LF), 50 Hz que se encontra entre a rede e o conversor AC-DC, já a cadeia b), apresenta um transformador de alta frequência (HF), entre 10 a 20kHz, que se encontra no estágio de conversão DC-DC. Esta cadeia apresenta algumas vantagens relativamente à anterior, como uma maior densidade de potência, derivado de uma redução do peso, volume e custo do transformador, face ao de baixa frequência, bem como a redução das dimensões dos componentes de filtragem, conseguido através do aumento da frequência de comutação[14]–[17]. No entanto, esta cadeia apresenta um controlo mais complexo, e, como apresenta, mais estágios de conversão, existem mais perdas de condução e comutação, deste modo, o transformador deverá ser de maior qualidade para minimizar o mais possível as perdas totais do conversor[13], [14], [17]. Tipicamente, esta cadeia de conversão, em HF, está mais presente em soluções compactas, com as unidades de potência e controlo inseridas

no posto, como o *Terra 360* da *ABB*, o *HYC300* da *Alpitronic*, o *Sicharge-D* da *Siemens*, e o *PK350* da *Tritium*.

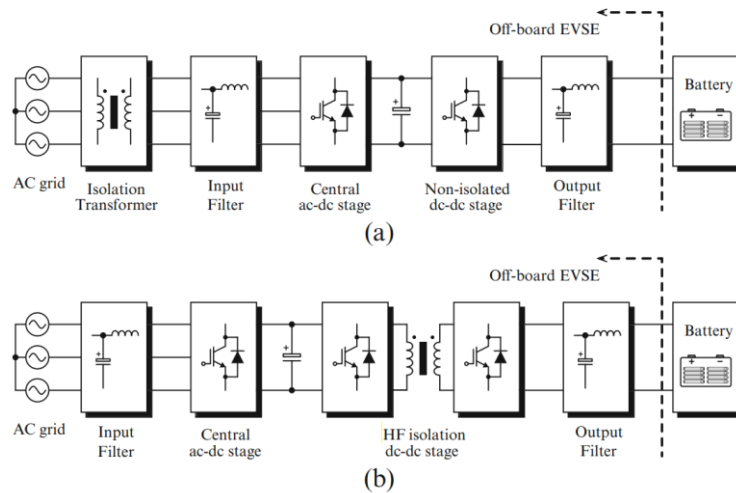


Figura 4- a) Cadeia de Conversão de Baixa Frequência ; b) Cadeia de Conversão de Alta Frequência [13]

## 2.4.2 CONVERSOR RESSONANTE LLC

A cadeia de conversão caracterizada com transformador de isolamento de alta frequência, apesar de todos os benefícios que traz, como a menor dimensão do transformador e dos componentes de filtragem, também traz alguns problemas como maiores perdas de comutação, derivados de um aumento da frequência. Uma forma de minimizar este efeito pode ser através do uso de conversores ressonantes. Estes conversores são constituídos por uma ponte de interruptores a funcionar como inversor, sendo que esta ponte pode ser constituída por apenas dois interruptores, para aplicações de potência mais baixa, ou uma ponte completa de quatro interruptores, para aplicações de alta potência, uma malha ressonante, e um retificador que pode ser uma ponte completa de quatro díodos, ou um retificador de onda completa com dois díodos. Tipicamente, para aplicações com tensões mais elevadas, a ponte completa é mais utilizada, pois permite utilizar díodos cuja tensão é metade da que seria para a solução a dois díodos, já para aplicações com tensões mais baixas, a topologia de meia ponte é mais comum, pois apresenta menos componentes e como tal, menor custo [18]. A Figura 5 caracteriza um conversor ressonante de meia ponte com um retificador de dois díodos e um conversor de ponte completa com retificador de quatro díodos.

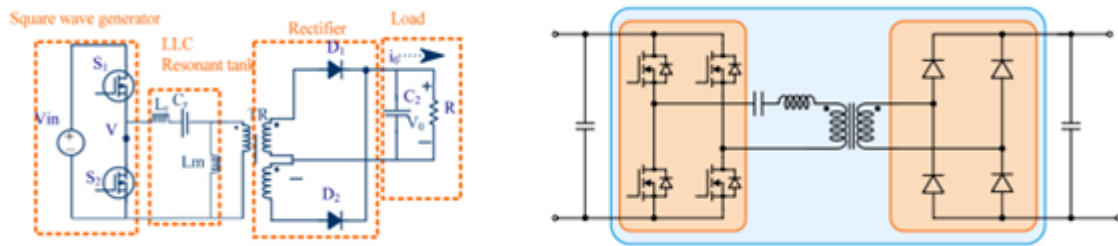


Figura 5- À esquerda: Conversor ressonante LLC meia- ponte [19]; à direita: Conversor ressonante LLC ponte completa [20]

Existe também a topologia com estrutura multinível, como demonstrado na Figura 6, que representa uma topologia de meia- ponte com três níveis, constituída por quatro interruptores, quatro díodos e três condensadores. Esta topologia é denominada por TL-LLC[21]. Este tipo de estrutura apresenta um conteúdo harmônico bastante pequeno, apresentando esforços de tensão reduzidos, no entanto devido ao maior número de componentes no circuito, é uma topologia mais dispendiosa e com um controlo significativamente mais complexo [19].

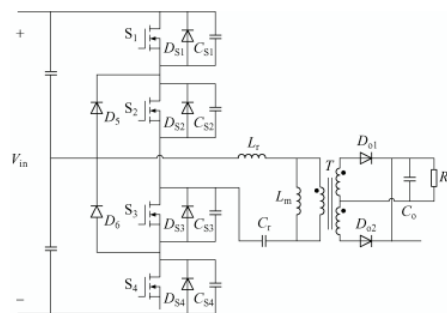


Figura 6- LLC topologia de três níveis [21]

### Princípio de Funcionamento

Para a explicação do modo de funcionamento ter-se-á em conta o conversor de meia de ponte, da Figura 5 e das ondas teóricas do conversor, Figura 7, obtidas por simulação no software *PLECS*, sendo que o processo é bastante semelhante para a topologia de ponte completa.  $V_{s1}$  e  $V_{s2}$  correspondem à tensão entre o coletor e o emissor para o primeiro e segundo semicondutor ( $S_1$  e  $S_2$ ), respetivamente.  $S_1$  e  $S_2$  na Figura 5 das ondas corresponde ao sinal a ser transmitido à *gate* dos semicondutores.



Figura 7- Ondas teóricas do conversor obtidas no PLECS para os diferentes modos de funcionamento

Este tipo de conversor apresenta fundamentalmente, seis modos de funcionamento. No primeiro e segundo instante M1 e M2, Figura 8, o interruptor S1 está ligado, o que permite a passagem de corrente pelo circuito ressonante, sendo a corrente na indutância de fugas ( $I_r$ ) negativa em M1 e positiva em M2. Existe também corrente a passar pelo enrolamento do primário do transformador ( $I_{tr}$ ), que por sua vez permite que haja transferência de energia entre o primário e o secundário, possibilitando a condução do diodo D1.

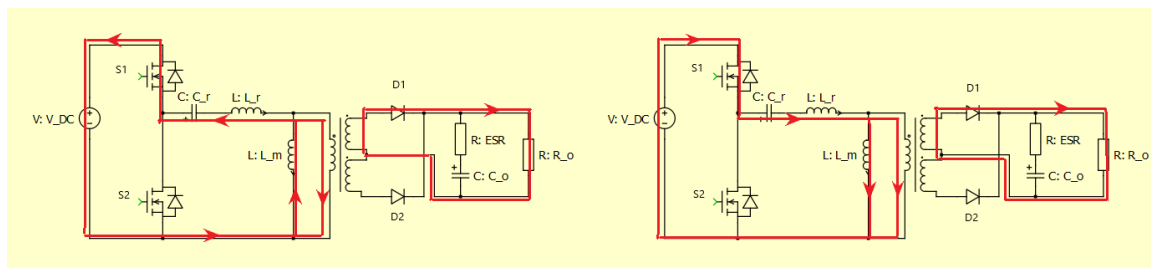


Figura 8- À esquerda: modo de funcionamento M1; à direita: modo de funcionamento M2

No terceiro instante M3, Figura 9, existe um *deadtime* em que nenhum dos interruptores se encontra em funcionamento, não existe transferência de energia entre o primário e o secundário do transformador, já que a corrente na indutância de magnetização ( $I_m$ ) iguala a corrente  $I_r$ . Como a diferença de potencial que existe em S2 é

zero, a saída de condução do interruptor S1 e entrada de condução de S2 é efetuada em comutação suave.

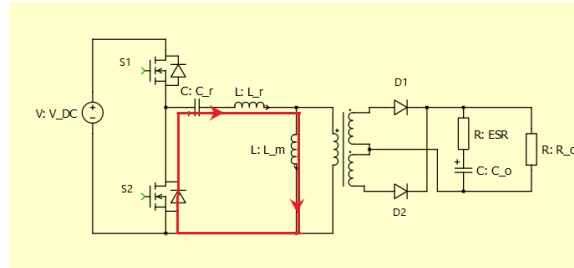


Figura 9- Modo de funcionamento M3

No quarto instante e quinto instante M4 e M5, Figura 10, o interruptor S2 encontra-se ligado, no entanto, a corrente que passa pela indutância de fugas é positiva ainda em M4, tornando-se negativa em M5, onde a energia armazenada no condensador, durante o primeiro modo de funcionamento, será libertada para o circuito fazendo com que uma corrente negativa passe pela indutância de fugas. Em ambos os intervalos a corrente que passa pelo enrolamento primário do transformador é negativa, permitindo que o díodo D2 conduza.

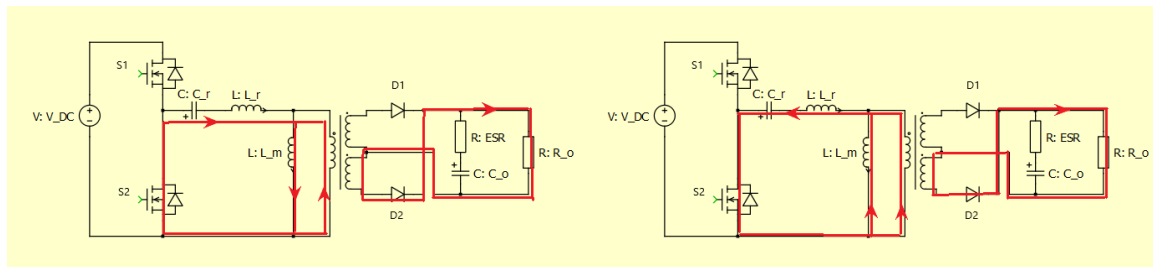


Figura 10- À esquerda: modo de funcionamento M4; à direita: modo de funcionamento M5

O sexto e último instante M6, Figura 11, é em tudo semelhante a M3, no entanto a corrente que passa pela indutância de fugas apresenta uma polaridade oposta, relativamente a este, permitindo que o díodo associado a S1 conduza.

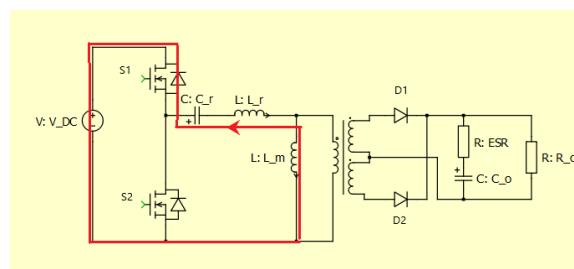


Figura 11- Modo de funcionamento M6

Para além destes modos de funcionamento, o conversor ressonante LLC pode ainda operar em três regiões distintas, caracterizadas pela relação entre a frequência de comutação( $f_s$ ) e a frequência de ressonância( $f_r$ )[18], [22]–[24]. As regiões de operação são as seguintes:

- Operação à frequência de ressonância,  $f_s = f_r$ ;
- Operação acima da frequência de ressonância  $f_s > f_r$ ;
- Operação abaixo da frequência de ressonância  $f_s < f_r$ .

A Tabela 2, visa demonstrar as características e comportamento do conversor face às diferentes regiões de conversão mencionadas anteriormente.

Tabela 2- Comparação das regiões de funcionamento com base na frequência adaptado de [19]

<i>Critério</i>	<i>Região 1 (<math>f_s &lt; f_r</math>)</i>	<i>Região 2 (<math>f_s &gt; f_r</math>)</i>	<i>Região 3 (<math>f_s = f_r</math>)</i>
<b>Ripple de corrente no transformador</b>	Elevada	Moderada	Baixa
<b>Perdas por condução</b>	Elevada	Moderada	Baixa
<b>Perdas por comutação</b>	Baixa	Elevada	Baixa
<b>Percentagem de Harmónicos</b>	Baixa	Elevada	Baixa
<b>Eficiência</b>	Moderada	Moderada	Elevada

Percebe-se claramente pela tabela que, analisando o conversor puramente a nível de desempenho a região de ressonância ( $f_s = f_r$ ) é a que permite que o conversor obtenha a máxima eficiência, o que não discrimina a operação do conversor, nas restantes regiões, dependendo da aplicação que se pretende.

Na Figura 12 é possível visualizar com maior detalhe as diferenças entre as formas de ondas teóricas deste conversor em função das diferentes regiões de operação.

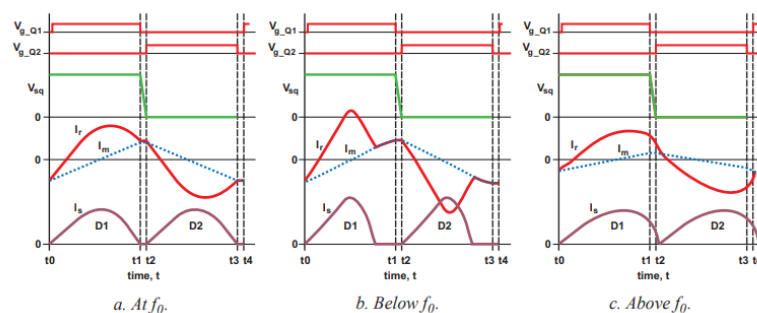


Figura 12- Formas de Onda do LLC a) Em ressonância b) Abaixo da Ressonância c)Acima da Ressonância [22]

Como principais vantagens, no geral, este conversor apresenta uma alta eficiência, fruto em grande parte da possibilidade de comutação suave(*soft-switching*), pequena interferência eletromagnética e baixa poluição harmônica. No entanto, este conversor apresenta ripples de corrente no secundário elevadas, que podem causar picos de tensão e oscilações e existe um certo grau de complexidade associado a nível de dimensionamento dos componentes e de controlo. Na Tabela 3, é possível visualizar de forma resumida as características das topologias destes conversores, bem como algumas vantagens e desvantagens associadas. Na tabela são também apresentados os diferentes componentes do circuito por letras: L(nº de indutâncias), C(nº de capacitâncias), D(nº de díodos), I(nº de interruptores/semicondutores (Mosfet's/IGBT's), T(nº de transformadores).

Tabela 3- Resumo das características de diferentes topologias LLC adaptado de [19]

<i>Topologia</i>	<i>L</i>	<i>C</i>	<i>D</i>	<i>I</i>	<i>T</i>	<i>Nº Componentes</i>	<i>Vantagens</i>	<i>Desvantagens</i>
<b>LLC Half-Bridge</b>	2	2	2	2	1	9	Esforço de tensão baixo no primário do transformador Estrutura simples e baixo custo	Maiores esforços de corrente nos interruptores e no primário do transformador Ripple de corrente elevado que pode causar picos e oscilações de tensão Para uma gama elevada de tensões de entrada, as perdas por condução poderão aumentar
<b>LLC Full-Bridge</b>	2	2	2	4	1	11	Ripple baixo Baixa Interferência Eletromagnética Elevada Fiabilidade Esforços de tensão e corrente reduzidos	Design complexo Custo mais elevado Ripple de corrente elevado que pode causar picos e oscilações de tensão
<b>Three-Level LLC</b>	2	3	4	4	1	14	Esforços de tensão e corrente reduzidos Conteúdo harmónico baixo à saída	Eficiência reduzida com tensões de entrada baixas Design ainda mais complexo Custo ainda mais elevado

### 2.4.3 MALHAS RESSONANTES

As malhas ressonantes, tratam-se de um circuito com indutâncias e capacitâncias, que podem estar em série e paralelo e podem ser de segunda ordem, como por exemplo uma indutância e uma capacitância, terceira ordem, com certo número de indutâncias e capacitâncias, desde que a soma dos componentes não exceda o número da ordem, neste caso ordem três, poderia ser, por exemplo, duas indutâncias e uma capacitância(LLC), ou duas capacitâncias e uma indutância(CCL), ou ainda uma combinação múltipla de ordem superior, que permite um maior número de indutâncias e capacitâncias, como no conversor CLLC cujo modelo será discutido posteriormente neste documento com maior detalhe.

No que toca a malhas ressonantes de segunda ordem, eles podem ser fundamentalmente de dois tipos: series resonant converters(SRC) e parallel resonant converter(PRC). O circuito do SRC apresenta uma indutância e uma capacitância em série, conforme Figura 13, que na verdade atua como um divisor de tensão em que o ganho é menor que a unidade e , portanto, a tensão à saída será sempre inferior ou praticamente igual à tensão de entrada, como se pode perceber pela equação (1) . Uma das principais limitações associadas a esta malha ressonante, tem a ver com o facto de que a corrente total do circuito atravessa o condensador ligado em série. Assim, esta arquitetura é fundamentalmente mais utilizada em ambiente académico ou para potências reduzidas. A regulação de tensão para cargas de valor pequeno também é bastante difícil, já que é necessário uma ampla gama de valores de frequência para poder regular eficazmente a tensão de saída. Em relação ao PRC, a configuração é bastante parecida com um filtro passa- baixo (LC) ou passa- alto (CL), no sentido em que agora a indutância e capacitância do circuito encontram-se agora em paralelo, conforme Figura 13. Esta malha ao contrário do anterior já permite regular a tensão de saída mesmo com cargas de valores baixos, no entanto, a corrente presente no circuito depende inerentemente da tensão de entrada, pelo que para tensões elevadas, a magnitude da corrente também será elevada, conforme equação (2), especialmente quando comparada com a malha ressonante anterior SRC[25].



Figura 13- Malha ressonante de 2ª ordem, à esquerda: SRC; à direita: PRC adaptado de[19]

$$V_{out} = V_{in} - \sqrt{(X_L - X_C)^2} \cdot I \quad (1)$$

$$V_{out} = \frac{X_C}{\sqrt{(X_L - X_C)^2}} \cdot V_{in} \quad (2)$$

Em relação a malhas ressonantes de terceira ordem, este tipo de malha resulta da implementação de um terceiro elemento numa malha de segunda de ordem e permite uma infinidade de configurações possíveis, no entanto será dado especial destaque ao LLC,

Figura 14, por ser uma topologia bastante conhecida e utilizada no mercado. Esta malha apresenta uma relação custo- benefício bastante interessante, já que a indutância de magnetização e a indutância de fugas associadas ao transformador podem ser utilizadas como indutâncias de ressonância, reduzindo substancialmente o custo, por outro lado, esta malha surge como uma combinação do SRC e PRC e, como tal, permite assegurar uma curva de ganho em função da frequência que permite que o conversor opere para uma gama variada de valores de carga e se consiga ter uma vasta gama de valores de tensão à saída do conversor, conforme equação (3). Para além disso, a presença desta malha permite assegurar uma maior facilidade em atingir comutação suave dos interruptores e as formas de ondas de tensão e corrente à saída do retificador contêm poucos ou até mesmo nenhuns picos, como tal a presença de harmónicos é bastante diminuta e a interferência eletromagnética também é baixa[19].

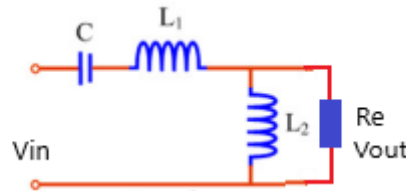


Figura 14- Malha ressonante de 3ª ordem LLC adaptado de[19]

$$V_{out} = \frac{V_{in}}{\sqrt{\left(1 + \frac{L1}{L2} - \frac{1}{\omega^2 \cdot C \cdot L2}\right)^2 + \left(\frac{\omega \cdot L1}{L2} - \frac{1}{\omega^2 \cdot C \cdot Re}\right)^2}} \quad (3)$$

#### 2.4.4 CONVERSOR PHASE-SHIFT FULL BRIDGE(PSFB)

O conversor Phase-Shift Full Bridge, ou PSFB, a nível de estrutura, é bastante semelhante à topologia LLC full-bridge, mas sem a presença da malha ressonante. Este conversor é constituído por uma ponte completa de quatro interruptores, do lado do primário e um retificador de quatro ou dois díodos, do lado do secundário do transformador[26]–[28]. Na Figura 15 encontra-se um esquema simplificado de um conversor PSFB, com uma ponte de quatro interruptores (QA a QD), uma indutância de fugas (Lr), um transformador de alta frequência, com um terceiro enrolamento, um retificador de onda completa de dois díodos e um filtro LC à saída (Lo, Co). No fundo esta nova indutância Lo surge como uma forma de limitar a corrente à saída e reduzir o ripple.

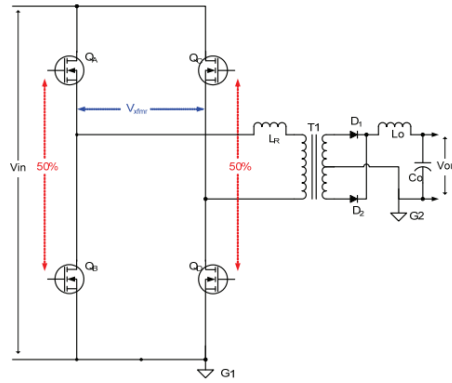


Figura 15- Topologia PSFB ponte completa com retificador a dois díodos [27]

### Princípio de Funcionamento

Para explicação da operação deste conversor, é considerado um duty cycle de 50%, e que os interruptores QA e QB, e QC e QD, representados na Figura 15 encontram-se desfasados entre si 180°, o que significa que, quando QA conduz, QB não conduz, da mesma forma que, quando QC conduz, QD não conduz e vice-versa. Para além disso a tensão aplicada aos terminais do primário do transformador varia entre + Vin, quando QA e QD conduzem e -Vin, quando QB e QC conduzem. Na Figura 16 encontra-se representado as formas de ondas associados ao conversor e a tensão e corrente aplicada ao primário do transformador, bem como a correta perceção dos diferentes modos de funcionamento do conversor (M1 a M4)[27], [29].

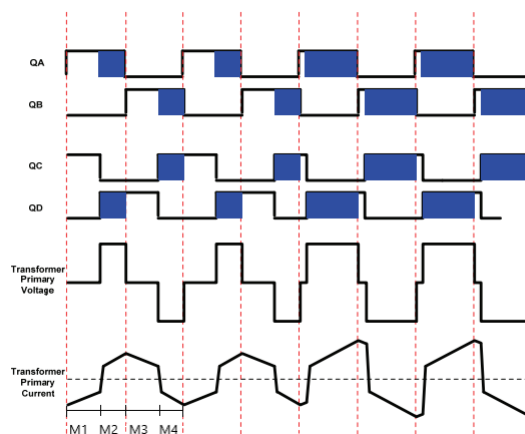


Figura 16- Formas de onda do conversor PSFB [27]

Este tipo de conversor funciona através de *Phase- Shift*, isto significa que o sinal aplicado aos interruptores QC e QD, está desfasado de um ângulo,  $\phi$ , em relação aos

interruptores análogos QA e QB, e que os interruptores que se encontram na diagonal (QA,QD e QB,QC) nem sempre conduzem ao mesmo tempo, existindo instantes em que os interruptores (QA, QC) e (QB,QD) conduzem.

Num primeiro momento(M1), QA e QC estão em funcionamento e, devido ao desfasamento,  $\phi$ , QD ainda não entrou em condução, pelo que o transformador se encontra curto-circuitado, e existe uma corrente negativa aplicada aos terminais do transformador, permitindo a condução do díodo D2. No segundo momento(M2), QD entra em funcionamento, QC sai de serviço, e é aplicada uma tensão positiva aos terminais do transformador, possibilitando a entrada de condução do díodo D1. Esta informação pode ser visualizada com maior detalhe na Figura 17.

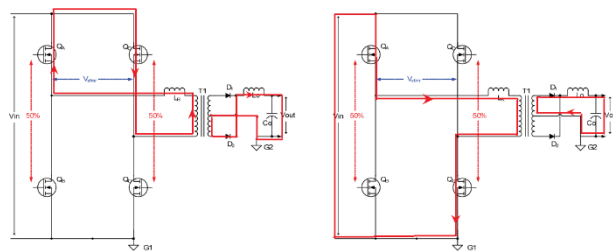


Figura 17- À esquerda: modo de funcionamento M1; à direita: modo de funcionamento M2 adaptado de [27]

No terceiro momento(M3), QB entra em funcionamento e QD ainda se encontra a conduzir, o que faz com a tensão aplicada ao transformador seja nula, no entanto a indutância de fugas força a que exista uma corrente ainda positiva no circuito, pelo que D1 ainda conduz. Por sua vez no quarto momento(M4), QD deixa de conduzir, e o interruptor QC entra em funcionamento, permitindo a aplicação de uma tensão negativa  $-V_{in}$  ao transformador, fazendo circular uma corrente que possibilita a entrada de funcionamento do díodo D2. Esta informação pode ser visualizada com maior detalhe na Figura 18.

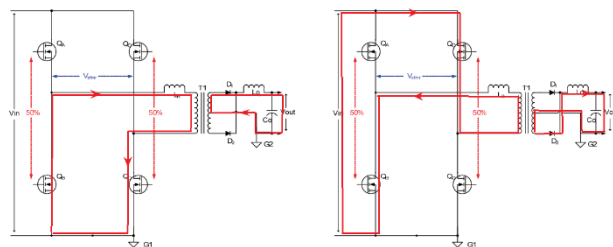


Figura 18- À esquerda: modo de funcionamento M3; à direita: modo de funcionamento M4 adaptado de [27]

Considerando que o tempo desde que QD entra em funcionamento até QB entrar em funcionamento(M2), é no fundo o ângulo de defasamento,  $\phi$ . Percebe-se, por observação da Figura 16, que quanto maior for o defasamento  $\phi$ , maior será o tempo em que se aplica uma tensão positiva ou negativa ao primário do transformador, logo, maior será a tensão à saída do conversor. Isto significa que por variação do *phase-shift*, pode-se aumentar ou diminuir a tensão à saída do conversor, conforme seja necessário[30].

Com o objetivo de atingir comutação suave, este tipo de conversor pode fazer uso de capacitâncias associadas aos *Mosfets*, de modo a assegurar uma diferença de potencial nula nos semicondutores antes de os colocarem em condução. No entanto, para que isto resulte é necessário que a indutância de fugas seja adequada para a operação em ressonância com as capacitâncias, de modo a facilitar a suave comutação dos interruptores[27]. Esta técnica é denominada por *ZVS (Zero Voltage Switching)*, quando a entrada de condução é efetuada a tensão zero, e é bastante atrativa em aplicações de média potência em que a utilização de *Mosfets* é mais adotada. Para aplicações de alta potência, com *IGBT's*, a técnica de *ZCS (Zero Current Switching)*, comutação a corrente nula, quando a tensão que é aplicada ao coletor apresenta um valor elevado[31], [32].

A nível de vantagens e desvantagens o conversor PSFB apresenta um controlo relativamente simples, e uma ampla gama de tensões à saída, no entanto apresenta perdas de comutação elevadas especialmente se a entrada e saída de condução ocorrer, em *hard switching*, perdas de *duty-cycle*, e implementação complexa da técnica *ZVS* em *light-load*. Para além disso e comparando com o LLC, o PSFB apresenta uma menor eficiência se o LLC operar em ressonância e uma interferência eletromagnética superior [20].

#### **2.4.5 CONVERSOR CLLC**

A possibilidade de transferência de energia do veículo para a rede(V2G), tem vindo a ganhar destaque, devido à flexibilidade que daí advém ao gerir os recursos e os trânsitos de potência. Neste sentido, conversores como o *Dual Active Bridge (DAB)* e o CLLC têm vindo a ser cada vez mais utilizados[33]. Neste subcapítulo será dado particular destaque ao conversor ressonante CLLC.

A topologia do CLLC é bastante semelhante à do LLC, com a principal particularidade de que, agora em vez de uma malha composta pela indutância de fugas,

indutância de magnetização e um condensador associados ao primário, considera-se também a presença de uma indutância de fugas e um condensador associados ao secundário do transformador. Para além disso, do lado do secundário onde anteriormente, tinha-se um retificador de quatro ou dois díodos, tem-se uma ponte de semicondutores igual ao primário. É importante ainda mencionar que tanto a topologia de ponte completa, ou meia- ponte são possíveis, com a principal diferença, que na meia-ponte a tensão aplicada aos terminais do transformador é de  $+V_{in}/2$  ou  $-V_{in}/2$ , como em [34]. No entanto existem outras topologias possíveis, em [35], por exemplo, onde uma estrutura de dois estágios é proposta usando semicondutores à base de SiC (Carboneto de Silício) e GaN (Nitreto de Gálio), permitindo uma vasta gama de tensões à saída e que o conversor opere sempre no seu ponto ótimo. Na Figura 19 é possível visualizar com maior detalhe a topologia do conversor CLLC.

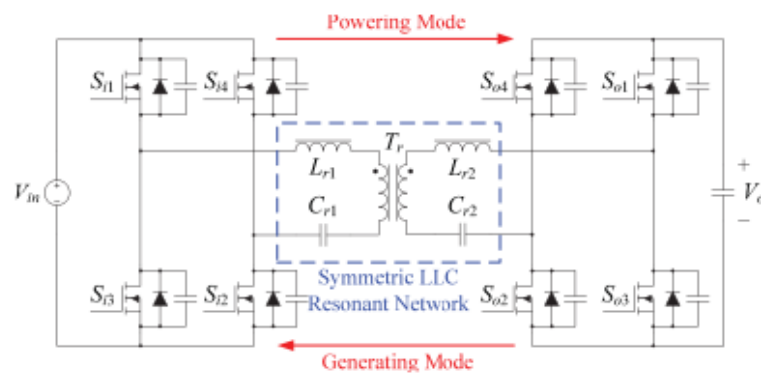


Figura 19- Topologia do conversor CLLC [36]

### Princípio de Funcionamento

Para explicação da operação deste conversor será tido em conta a Figura 19 de cima e a Figura 20, que representa as formas de onda do conversor CLLC, com os respetivos modos(1 a 6). Para além disso será considerado que o duty cycle é constante e igual a 50 %.

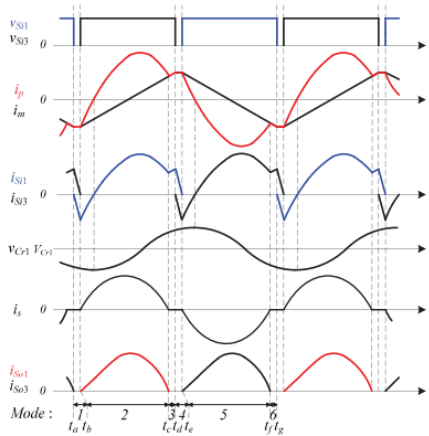


Figura 20- Formas de Onda da Topologia CLLC [36]

O modo 1, constitui um intervalo de tempo *deadtime*, em que nenhum dos interruptores se encontram em funcionamento, não existindo transferência de energia para o secundário do transformador, a corrente no primário descarrega a energia armazenada nos condensadores de saída associados aos interruptores Si1 e Si2, carregando as capacitâncias de saída de Si3 e Si4. Posteriormente, a corrente passa pelos díodos em antiparalelo correspondentes a Si1 e Si2, fazendo com que, os interruptores operem em comutação suave. No modo 2, os interruptores Si1 e Si2 encontram-se em funcionamento, permitindo a passagem de uma corrente positiva pela indutância de fugas,  $L_{r1}$ , e conseqüentemente para o enrolamento primário do transformador, sendo aplicada uma tensão de  $+V_{in}$  aos terminais do transformador, existindo transferência de energia do primário para o secundário do transformador. Esta informação pode ser visualizada com maior detalhe na Figura 21.

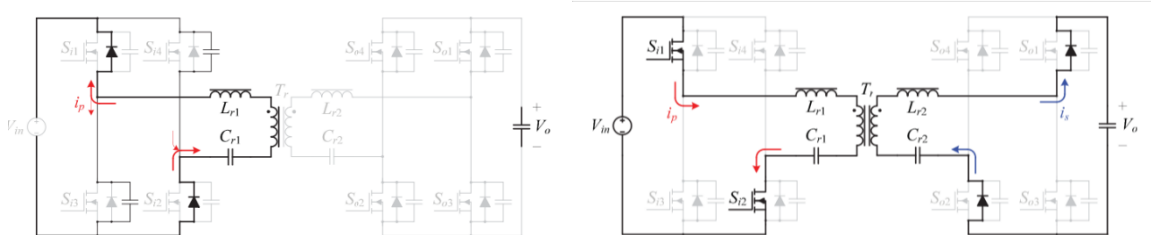


Figura 21- À esquerda: modo de funcionamento 1; à direita: modo de funcionamento 2 adaptado de [36]

No modo 3, os interruptores Si1 e Si2 ainda se encontram a conduzir, no entanto a corrente de magnetização do transformador, iguala a corrente que passa pela indutância  $L_{r1}$ , pelo que, a corrente que de facto vai para o enrolamento do primário é nula, como tal, não existe transferência do primário para o secundário. No 4º modo de funcionamento, de forma similar ao 1º modo, nenhum dos interruptores se encontra em condução, no entanto agora as

capacitâncias de saída associadas a Si1 e Si2 são carregadas e as capacitâncias de Si3 e Si4, são descarregadas, colocando posteriormente os díodos associados em condução, promovendo a comutação suave de Si3 e Si4. Esta informação pode ser visualizada com maior detalhe na Figura 22.

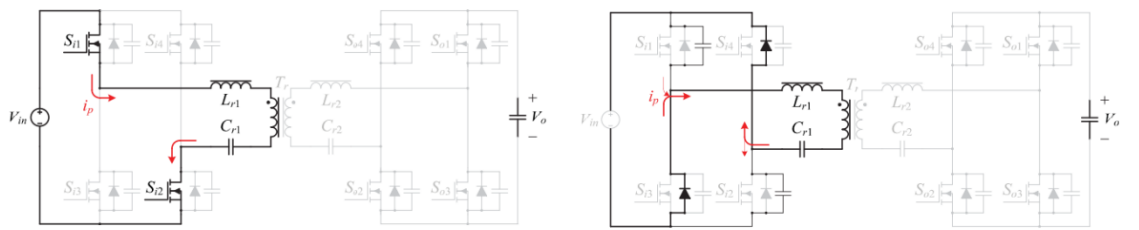


Figura 22- À esquerda: modo de funcionamento 3; à direita: modo de funcionamento 4 adaptado de [36]

No modo 5, Si3 e Si4, entram em funcionamento, permitindo a passagem de uma corrente de sentido contrário ao modo 2, pela indutância de fugas, sendo aplicado uma tensão de  $-V_{in}$  ao transformador, permitindo transferência de energia do primário para o secundário do transformador. Finalmente, no modo 6 e de forma semelhante ao modo 3, a corrente que flui pela indutância de fugas  $L_{r1}$  iguala a corrente de magnetização do transformador, logo não existe corrente a fluir pelo enrolamento primário e, conseqüentemente, não existe transferência de energia do primário para o secundário do transformador sendo a corrente do secundário nula[36]. Esta informação pode ser visualizada com maior detalhe na Figura 23.

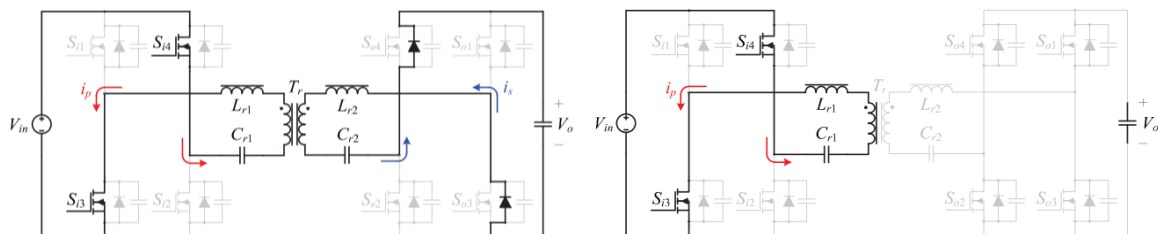


Figura 23- À esquerda: modo de funcionamento 5; à direita: modo de funcionamento 6 adaptado de [36]

O design e controlo típico do LLC, pode ser utilizado no CLLC, em que apenas a ponte primária está ativa. No entanto, existe um problema, é que no fundo, a bateria é caracterizada e modelizada como uma resistência, quando no fundo ela também se comporta como uma fonte de tensão, o que leva a que seja difícil que o conversor funcione de forma

bidirecional. Por outro lado, a tensão e corrente, de saída do conversor variam bastante com o valor desta resistência e para situações de carga baixa, a tensão e corrente variam de forma não linear tornando o controlo bastante complexo. Neste sentido, existe outro tipo de controlo, denominado por *DAS (Dual Active Synchronization)*, o qual permite aplicar os sinais de controlo a ambas as pontes e no qual o controlo bidirecional surge de forma natural [37]. No entanto, e contrariamente ao controlo tradicional no LLC, o processo para atingir a comutação suave dos interruptores é mais complexo. Em [37], este tipo de modulação é utilizado no âmbito de um conversor CLLC e a comutação suave é atingida através de uma estratégia, que permite reduzir o *deadtime* e as respetivas perdas de condução e em que o ganho de tensão varia de forma independente da carga.

De um modo geral este tipo de conversores apresenta eficiências bastante elevadas a nível de comutação, com pequena percentagem de harmónicos, as interferências eletromagnéticas são também baixas, assim como as correntes de circulação, e permite atingir *ZVS* para uma vasta gama de valores de carga.

#### **2.4.6 CONVERSOR DUAL- ACTIVE BRIDGE (DAB)**

Tal como o conversor mencionado anteriormente, o CLLC, o DAB é também um conversor bidirecional, que permite que o trânsito de potências se efetue tanto no sentido Rede- Bateria(*G2V*) ou Bateria- Rede(*V2G*). Inicialmente este conversor foi introduzido nos anos 90, contudo, como a eficiência era bastante baixa, as perdas eram bastante elevadas, o que levou a que por um determinado período, este conversor não fosse tão popular[38], [39]. No entanto, com a introdução de novos e mais eficientes semicondutores, a eficiência do DAB subiu significativamente. É importante ainda mencionar que este conversor tem capacidade de efetuar *soft-switching* de todos os interruptores, no entanto a gama de operação diminui para condições carga mais baixas[38], [40]. Para além disso, estudos como [41], revelaram-se bastante importantes, no sentido de minimizar as perdas neste tipo de conversores. Neste caso, uma estratégia de controlo de comutação foi proposta de modo a alterar o trânsito de potências e minimizar as perdas totais. Esta estratégia de controlo baseia-se num algoritmo que permite determinar o valor ótimo do ângulo de *Phase- Shift*, de modo a minimizar as perdas totais. A topologia deste conversor pode ser visualizada com maior detalhe na Figura 24.

Tipicamente este conversor é controlado por *Phase-Shift*, isto é, no fundo a segunda ponte está desfasada de um certo ângulo  $\phi$ , em relação à primeira ponte de semicondutores.

A partir deste ângulo  $\varphi$ , é possível controlar o sentido e a magnitude do trânsito de potências no conversor. Para além do *Single Phase-Shift*, existe também o *Dual Phase-Shift*, onde para além do desfasamento entre as duas pontes, existe também um desfasamento nos interruptores diagonais da primeira ponte, isto é S1 está desfasado de S4 e S2 está desfasado de S3 e ainda o *Triple Phase-Shift*, onde para além do desfasamento entre as pontes e nos semicondutores diagonais da primeira ponte, existe também um desfasamento entre os semicondutores diagonais da segunda ponte, onde S5 e S8 se encontram desfasados, assim como S6 e S7. Em [42] e [43], dois conversores DAB controlados por *Dual Phase-Shift* e *Triple Phase-Shift Control*, respetivamente, são propostos.

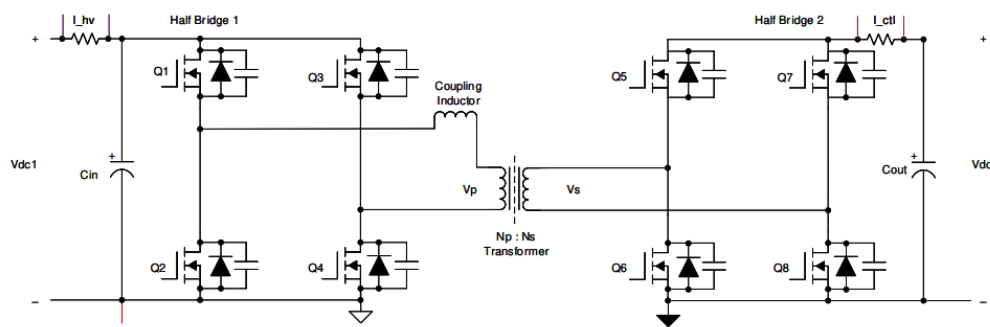


Figura 24- Topologia do Conversor DAB [44]

### Princípio de Funcionamento

Para explicação da operação deste conversor será tido em conta a Figura 24 de cima e a Figura 25, que representam as formas de onda do conversor CLLC, mas agora em vez da designação S1 a S8, tem-se a designação Q1 a Q8, conforme[44]. Para além disso será considerado que o duty cycle é constante e igual a 50 % e um certo desfasamento  $\varphi$  entre a primeira e a segunda ponte.

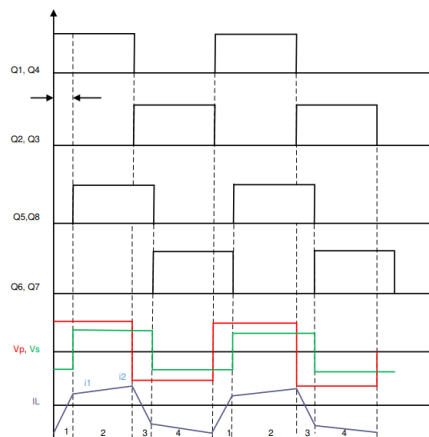


Figura 25- Formas de Onda do Conversor DAB [44]

No primeiro intervalo de funcionamento, os interruptores Q1 e Q4 e Q6 e Q7 encontram-se em funcionamento, no entanto como a indutância de fugas se opõe a variações de corrente, num primeiro momento a corrente na indutância de fugas é negativa, e no outro a corrente é positiva. A tensão aplicada ao primário do transformador é positiva e igual à da tensão de entrada  $V_{in}$ , a partir do segundo momento. Esta informação pode ser visualizada com maior detalhe na Figura 26.

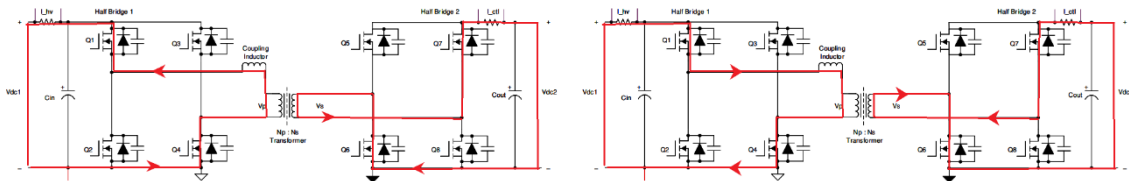


Figura 26- Intervalo de funcionamento 1, à esquerda: primeiro momento; à direita: segundo momento adaptado de [44]

No segundo intervalo os interruptores Q1 e Q4 permanecem ligados, os interruptores Q6 e Q7 saem de serviço e os interruptores Q5 e Q8 entram em condução, existindo uma tensão positiva tanto no primário quanto no secundário do transformador ( $+V_{in}$  e  $+V_{out}$ ). Esta informação pode ser visualizada com maior detalhe na Figura 27.

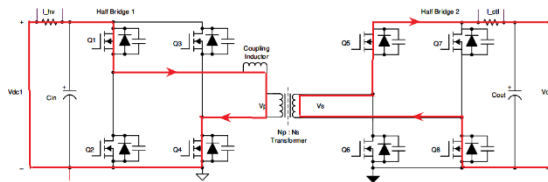


Figura 27- Intervalo de funcionamento 2 adaptado de [44]

No terceiro intervalo, existem dois momentos, tal como no primeiro intervalo, com a diferença de que agora, a corrente na indutância de fugas começa positiva, no primeiro momento e depois torna-se negativa no segundo momento. Neste intervalo os interruptores Q1 e Q4 saem de condução e os interruptores Q2 e Q3 entram em funcionamento, no entanto os interruptores Q5 e Q8 continuam em serviço, pelo que a tensão aplicada ao primário do transformador torna-se negativa  $-V_{in}$ , no segundo momento, bem como a tensão no secundário. Esta informação pode ser visualizada com maior detalhe na Figura 28.

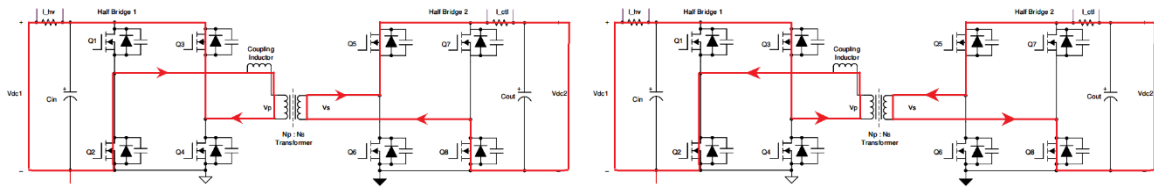


Figura 28- Intervalo de funcionamento 3, à esquerda: primeiro momento; à direita: segundo momento adaptado de [44]

No quarto e último intervalo os interruptores Q5 e Q8 saem de funcionamento e entram em condução os interruptores Q6 e Q7, sendo aplicada uma tensão de entrada negativa ao primário do transformador-  $V_{in}$  e uma tensão negativa ao secundário do transformador igual em valor absoluto à tensão de saída  $V_{out}$ . Esta informação pode ser visualizada com maior detalhe na Figura 29.

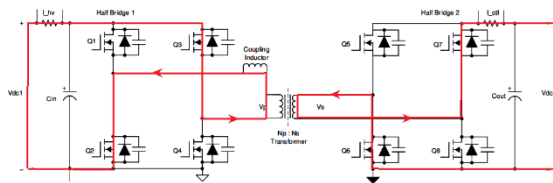


Figura 29- Intervalo de funcionamento 4 adaptado de [44]

Para que haja comutação suave dos interruptores, é necessário que exista um período, um *deadtime* em que nenhum dos interruptores se encontre em funcionamento e que se tenha em conta as capacitâncias de saída associadas a cada um dos interruptores. Para o conjunto de intervalos mencionados anteriormente, é necessário que exista um *deadtime* entre o intervalo 1 e 2 e no intervalo 2 e 3. Entre o intervalo 1 e 2, na segunda ponte, a corrente irá permitir que as capacitâncias associadas aos interruptores Q5, Q8 descarreguem e que as capacitâncias Q6, Q7 carreguem, posteriormente a corrente circula pelo conjunto de díodos associados aos interruptores em que as capacitâncias descarregaram(Q5,Q8). No *deadtime* do intervalo 2,3 o processo é idêntico, só que agora para a primeira ponte, ou seja, as capacitâncias associadas a Q2, Q3 descarregam e as capacitâncias associadas a Q1, Q4 descarregam, posteriormente a corrente circula pelo conjunto de díodos associados aos interruptores em que as capacitâncias descarregaram, (Q2, Q3).

Atualmente, e, no geral, estes conversores apresentam elevadas eficiências, assim como elevadas densidades de energia e potência. Apesar dos primeiros contratempos associados ao conversor DAB, este conversor tornou-se bastante popular, sendo cada vez mais utilizado em várias aplicações, não só na área da Mobilidade Elétrica, mas também em

sistemas fotovoltaicos, sistemas de armazenamento de energia, aviação, UPS[41], [45] , mas também em microrredes DC, devido à sua possibilidade de trânsito de potências bidirecional que permite uma grande flexibilidade na gestão de redes[39], [46].

## 2.4.7 COMPARAÇÃO DOS CONVERSORES

Este capítulo tem como principal objetivo, efetuar uma comparação entre todos os conversores estudados até ao momento. Neste sentido a Tabela 4, visa demonstrar de forma resumida algumas das mais importantes características associadas a estes conversores e as suas respetivas vantagens e desvantagens.

Tabela 4- Comparação dos diferentes conversores apresentados

<i>Topologia</i>	<i>Estrutura Interruptores/Diodos</i>	<i>Circuito Ressonante</i>	<i>Bidireccionalidade</i>	<i>Vantagens</i>	<i>Desvantagens</i>
<b>LLC</b>	(4)/(2) / (4)/(2)	Sim	Não	Alta eficiência para diferenças baixas entre a tensão de saída e entrada Potência reativa baixa Esforços de tensão reduzidos Perdas de comutação e no transformador reduzidas	Controlo complexo Capacidade de regulação difícil para perfis de carga baixos A condição de ZVS pode ser mais problemática para gamas de operação amplas Ripple de corrente elevado que pode causar picos e oscilações de tensão
<b>PSFB</b>	(4) / (4)	Não	Não	Controlo mais simples Permite operar para uma vasta gama de valores de tensão à saída Eficiência Elevada	Perdas de saída de condução elevadas no primário Perdas elevadas nos diodos Para condições de carga baixas, a comutação ZVS torna-se complexa
<b>CLLC</b>	(8)/(6) / 0	Sim	Sim	Esforços de tensão reduzidos Potência reativa baixa trânsito de potências bidireccional(maior flexibilidade) Condição de ZVS para uma ampla gama de operação Perdas de comutação e no transformador reduzidas	Capacidade de regulação difícil para perfis de carga baixos Design complexo Eficiência reduzida para uma ampla gama de tensões de saída Custo elevado
<b>DAB</b>	(8)/(6) / 0	Não	Sim	Alta densidade de potência Maior facilidade de controlo Eficiência Elevada trânsito de potências bidireccional( maior flexibilidade) Comutação suave por ZVS para uma vasta gama de valores de operação	Eficiência reduzida com tensões de entrada baixas Potência Reativa pode aumentar significativamente, em função da indutância de fugas O alcance de operação da condição ZVS pode diminuir, em função também da indutância de fugas Custo elevado

Como se pode verificar pela Tabela 4 tanto o conversor LLC como o PSFB, são boas soluções passíveis de serem utilizadas, quando a bidireccionalidade não é um fator preponderante, no entanto e, dependendo da aplicação, uma determinada solução pode ser preferida à outra. Tipicamente o PSFB apresenta um design e controlo menos complexo que

o LLC, no entanto, a eficiência do LLC acaba por ser superior quando este opera em ressonância. Por outro lado, o PSFB, permite uma vasta gama de tensões à saída, enquanto para o conversor LLC, a gama de tensões é bastante mais limitada devido à função entre o ganho e frequência. Para além disso, em aplicações de alta potência, como o carregamento rápido de VEs, ambas as soluções são bem aplicadas, mas é preciso ter atenção que a versatilidade presente no PSFB, a nível da gama de tensões, permite, para a mesma potência, correntes de valor mais baixo, quando comparado com o LLC. Contudo e, algo não referido na tabela, o desempenho na presença de interferências eletromagnéticas é superior no LLC, segundo [47].

Para aplicações com trânsito de potência bidireccional, as soluções mais utilizadas no mercado são o conversor CLLC e DAB. O conversor CLLC apresenta características muito semelhantes ao LLC e, como tal, algumas das vantagens e desvantagens desta topologia são também partilhadas pelo CLLC. Neste sentido e agora, comparando a topologia DAB com a topologia CLLC, verifica-se que o design e controlo é mais simples no DAB. A nível de eficiência, ambas as topologias apresentam eficiências bastante elevadas, no entanto para uma ampla gama de valores de tensão a eficiência do CLLC diminui. A nível de comutação suave, ambas as topologias permitem atingir *ZVS* para diferentes valores de carga. Por outro lado e, de um modo geral, para valores de tensão de saída mais baixos, o conversor DAB permite uma potência mais elevada quando comparada com o CLLC, contudo a potência reativa circulante no circuito é inferior no CLLC, já que a indutância de fugas apresenta um valor mais baixo quando, comparado com o DAB, onde existe um “*trade-off*” entre a potência reativa e a condição *ZVS*, que para valores elevados de indutância de fugas, a potência reativa será superior e o alcance de operação em *ZVS* pode diminuir[20].

## **2.5 CARACTERIZAÇÃO DO CONVERSOR E CURVA DE CARGA**

Esta secção tem como principal objetivo definir, em função dos subcapítulos precedentes no Estado da Arte, a potência, o conversor mais adequado e o que se pretende estudar na parte seguinte da dissertação.

No subcapítulo 2.3 diversas soluções de mercado de diversas fabricantes foram apresentadas, estudadas e comparadas. Como tal, entendeu-se, de acordo com as diversas soluções comerciais promovidas pelos fabricantes, que uma cadeia de conversão modular de 100kW bidireccional em potência seria uma solução moderna e compatível com os requisitos

de execução deste trabalho. Para tal, em função da tensão mínima à saída (150 V) e da corrente máxima (250 A), foi possível estabelecer o regime de funcionamento à corrente constante e através desta corrente máxima e da tensão máxima à saída (1500 V) foi possível definir o regime de funcionamento do conversor à potência constante. Estes valores de corrente e tensão foram arbitrados, com respeito aos limites definidos na norma IEC 61851-1, sendo que embora tipicamente as diversas fabricantes proponham soluções em que a tensão máxima de saída não excede os 1000 V, a solução proposta apresenta um valor acima, 1500 V, que é no fundo o valor máximo admissível pela norma. A Figura 30 traduz de forma mais explícita a curva de carga do carregador em função dos dois regimes de funcionamento.

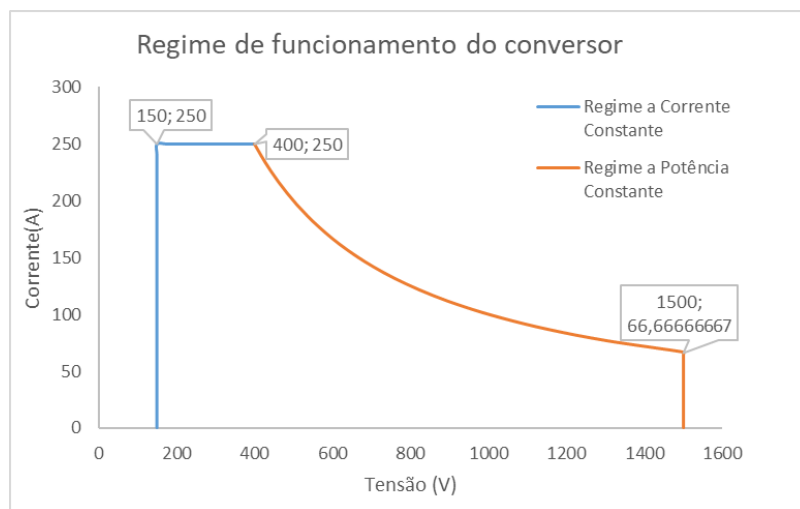


Figura 30-Curva de carga do carregador off-board definido

Em função dos diversos conversores isolados DC/DC apresentados no capítulo 2.4, torna-se importante definir qual será o mais apropriado para a aplicação em causa. Neste sentido, um conversor DC/DC passível de ser utilizado no estágio de conversão DC/DC de um carregador *off-board* de carga rápida, deverá ter uma elevada densidade de potência, elevada eficiência e uma ampla gama de valores de operação com comutação suave. Por outro lado, a possibilidade de o conversor operar no sentido rede- bateria ou bateria- rede, é algo importante, bem como a facilidade a nível de controlo. Neste sentido, a Tabela 5, foi criada de modo a aferir qual o conversor, que em função, dos critérios mencionados anteriormente e outros, mais se adequa à aplicação pretendida.

Tabela 5- Análise dos conversores estudados (*Pugh Matrix*)

<i>Crítério</i>	<i>LLC</i>	<i>PSFB</i>	<i>CLLC</i>	<i>DAB</i>
<b>Simplicidade de controlo</b>	1	3	1	3
<b>Bidireccionalidade</b>	0	0	3	3
<b>Benefício Económico</b>	3	3	1	1
<b>Eficiência</b>	3	3	3	3
<b>Resultado (Soma das Pontuações)</b>	7	9	8	10
<b>Ranking</b>	<b>4º</b>	<b>2º</b>	<b>3º</b>	<b>1º</b>

1- Baixo 2- Moderado 3- Bom

A partir da Tabela 5, consegue-se verificar que o conversor mais adequado para a aplicação é o DAB. Desta forma este conversor foi o escolhido para ser utilizado na segunda parte do trabalho. Esta segunda parte envolve a modelização analítica do conversor escolhido, bem como, o desenvolvimento de modelos de simulação e controlo no *software PLECS* e provas de conceito experimental para testes laboratoriais com programação dos componentes com recurso ao *software DAVE* da *Infineon*.

# 3. MODELIZAÇÃO E OPERAÇÃO DO DAB

Tal como referido anteriormente, o DAB é um conversor que permite trânsito de potência bidirecional, conferindo-lhe uma grande flexibilidade no seu controlo. Esta parte do trabalho destina-se à modelização do conversor, tanto na vertente da dedução analítica como dos componentes e condições de operação.

## 3.1 MODELIZAÇÃO ANALÍTICA DO CONVERSOR

Para a modelização do DAB ter-se-á em conta, a topologia de ponte completa do conversor como demonstrado na Figura 31, constituída por duas pontes de semicondutores H1 e H2, interligadas através de um transformador de alta frequência, em que a indutância de fugas funciona como o componente que limita o trânsito de potências, algo que se vai perceber mais facilmente, mais à frente neste documento. A principal metodologia adotada nesta dissertação, será a metodologia de SPSM (*Single Phase Shift Modulation*). Como referido anteriormente, no capítulo 2 do Estado da Arte, esta metodologia permite através de um ângulo  $\phi$ , criar um desfasamento entre as duas pontes de semicondutores, que por sua vez possibilita o controlo do trânsito de potências recorrendo unicamente a uma variável. Outras metodologias são também possíveis através da modulação em DPSM (*Dual Phase Shift Modulation*) e TPSM (*Triple Phase Shift Modulation*), explicadas anteriormente, no capítulo 2.

Para o modelo matemático deste conversor será considerado que o *duty cycle* é constante e igual a 50 %, a razão de transformação na parte AC do circuito é de 1:n, que o sistema é ideal, e, portanto as perdas de condução e comutação serão negligenciadas, assim como o efeito da indutância de magnetização e os condensadores do barramento DC. Na Figura 32 é possível visualizar com maior detalhe as formas de onda do conversor, com os sinais de controlo aplicados às pontes H. Os valores de tensão na parte AC do circuito, no primário e secundário estão representados por  $V_p$  e  $V_s$ , respetivamente. A corrente e tensão na indutância de fugas ( $L_k$ ), bem como a tensão à saída do conversor estão representadas por  $I_{Lk}$ ,  $V_{Lk}$  e  $V_o$ , respetivamente. É importante ainda mencionar que a magnitude da tensão  $V_p$  varia entre os valores simétricos de tensão à entrada,  $+V_{in}$  e  $-V_{in}$ , e a magnitude

da tensão do secundário em referência ao primário varia entre as tensões de saída,  $+V_o/n$  e  $-V_o/n$ .

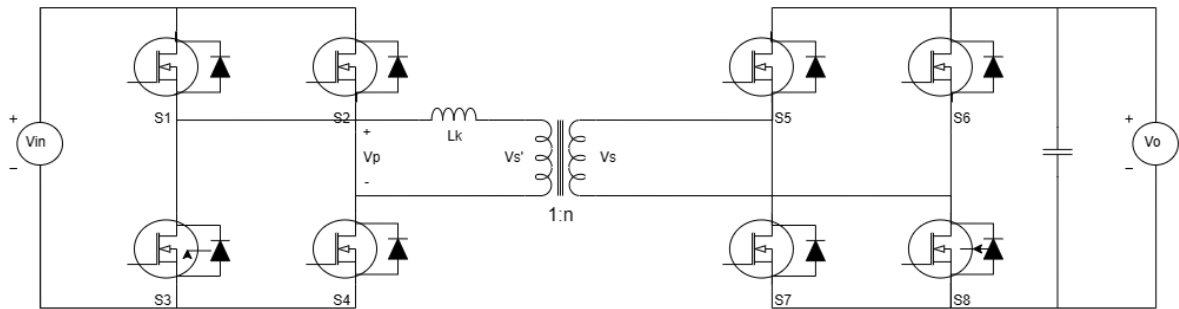


Figura 31- Topologia de ponte completa do DAB

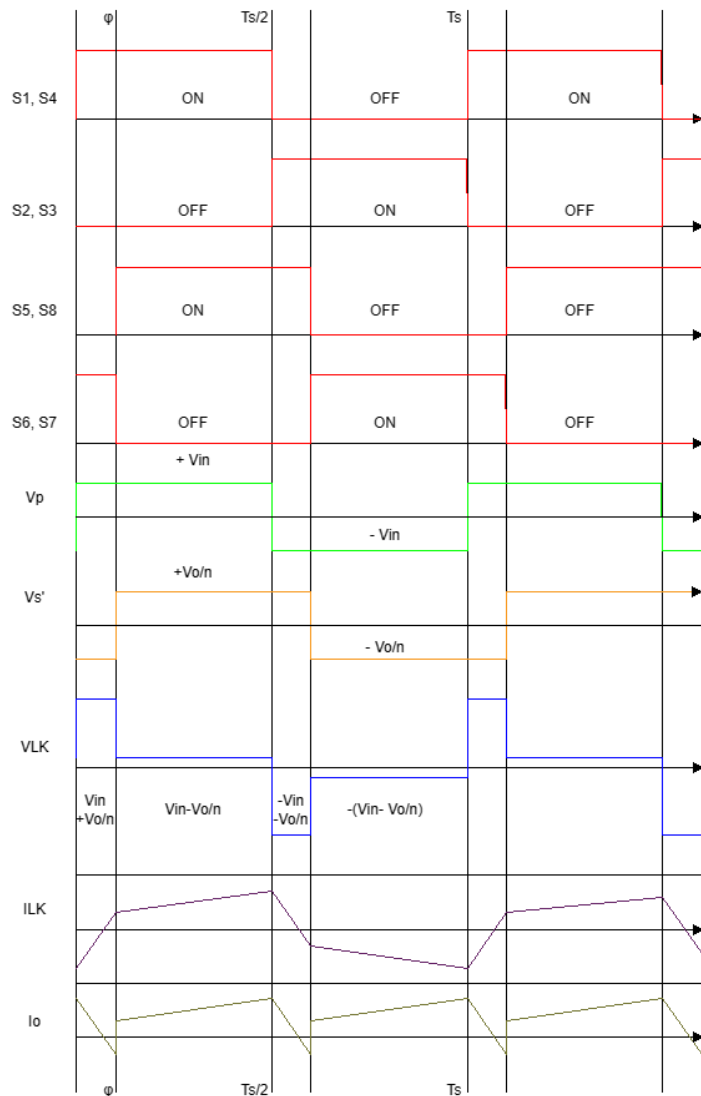


Figura 32- Ondas do conversor DAB

### 3.1.1 EQUAÇÃO DO TRÂNSITO DE POTÊNCIAS DO CONVERSOR

Considerando o sistema ideal e o circuito simplificado do trânsito de potência na bobine de fugas  $L_k$  representado na Figura 33, pode-se deduzir que a potência de entrada ( $P_{in}$ ) é igual à potência de saída ( $P_{out}$ )(sistema ideal). Por outro lado, é importante saber qual a equação que rege o trânsito de potência e que determina a potência do conversor. Uma forma de saber esta equação pode ser através do cálculo de  $P_{out}$ , sendo que para tal é necessário conhecer-se o valor da corrente de saída ( $I_o$ ). Tanto a corrente de saída média como a potência de saída podem ser calculadas a partir das expressões (4) e (5), respectivamente. A Figura 34 diz respeito à corrente de saída e na bobine/indutância de fugas para um período completo.

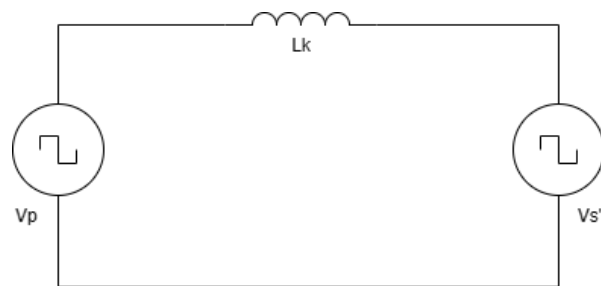


Figura 33- Esquema simplificado do trânsito de potências do conversor DAB

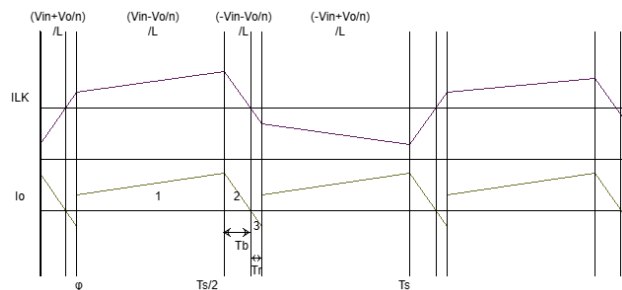


Figura 34- Em cima: sinal de corrente na bobine. Em baixo: sinal de corrente à saída

$$I_o = \frac{1}{T_s/2} \int_0^{T_s/2} I_o(t) dt = \frac{\Delta Q}{(T_s/2)}; \Delta Q = 1 + 2 + 3 \quad (4)$$

$$P_{out} = V_o \cdot I_o \quad (5)$$

Pela Figura 34 é possível determinar o seguinte conjunto de equações (6):

$$\begin{cases} I_o = \frac{Ilk}{n}, & \varphi < t \leq \frac{T_s}{2} + \varphi, \quad \varphi = T_b + T_r \\ I_o = -\frac{Ilk}{n}, & 0 < t \leq \varphi; \quad \frac{T_s}{2} + \varphi < t \leq T_s \end{cases} \quad (6)$$

Desta forma consegue-se calcular facilmente o valor da corrente de saída. O próximo estágio do estudo, passa pelo cálculo de  $\Delta Q$ , mencionado na equação (4), que trata-se no fundo da área correspondente ao intervalo de tempo  $\varphi < t \leq T_s/2 + \varphi$ , ou à soma geométrica das áreas 1, 2 e 3 da Figura 34.

A área em 1 é no fundo a soma do retângulo formado por  $I_o(\varphi)$  e pelo intervalo  $(\varphi - T_s/2)$  e do triângulo formado por  $I_o(T_s/2) - I_o(\varphi)$  e pelo intervalo  $(\varphi - T_s/2)$ . A área em 2 é o triângulo formado por  $I_o(T_s/2)$  e pelo intervalo  $T_b$ , ambas as áreas dos triângulos encontram-se representadas na equação (7).

$$\text{Área 1} = \frac{I_o\left(\frac{T_s}{2}\right) + I_o(\varphi)}{2} \cdot \left(\frac{T_s}{2} - \varphi\right) \quad \text{Área 2} = \frac{I_o\left(\frac{T_s}{2}\right) * T_b}{2} \quad (7)$$

A área em 3 é o triângulo formado por  $I_o(\varphi)$  e pelo intervalo  $T_r$ , representada pela equação (8).

$$\text{Área 3} = \frac{I_o(\varphi) * T_r}{2} \quad (8)$$

Outras deduções representadas no conjunto de expressões (9), podem ser assumidas através da Figura 34 como:

$$\left\{ \begin{array}{l} I_o(0) = I_o\left(\frac{T_s}{2}\right) = \frac{1}{n} \cdot \left(T_b \cdot \frac{V_{in} + \frac{V_o}{n}}{L}\right); \\ I_o(\varphi) = \frac{1}{n} \cdot \left(T_r \cdot \frac{V_{in} + \frac{V_o}{n}}{L}\right); \\ I_o\left(\frac{T_s}{2}\right) + I_o(\varphi) = \frac{1}{n} \cdot \left(\varphi \cdot \frac{V_{in} + \frac{V_o}{n}}{L}\right); \\ I_o\left(\frac{T_s}{2}\right) - I_o(\varphi) = \frac{1}{n} \cdot \left(\left(\frac{T_s}{2} - \varphi\right) \cdot \frac{V_{in} - \frac{V_o}{n}}{L}\right); \end{array} \right. \quad (9)$$

Desta forma, através das equações (7) a (8) e das deduções assumidas em (9),  $\Delta Q$ , que corresponde ao somatório de todas as áreas, pode ser calculado conforme a equação (10).

$$\Delta Q = \frac{I_o \left(\frac{T_s}{2}\right) + I_o(\varphi)}{2} \cdot \left(\frac{T_s}{2} - \varphi\right) + \frac{I_o \left(\frac{T_s}{2}\right) * T_b}{2} - \frac{I_o(\varphi) * T_r}{2} \quad (10)$$

$$= \frac{1}{n} \cdot \frac{\left(\left(\frac{T_s}{2} - \varphi\right) \cdot \varphi \cdot V_{in}\right)}{L}$$

Com  $\Delta Q$  calculado é possível calcular a corrente média de saída, conforme a equação (11).

$$I_o = \frac{\Delta Q}{(T_s/2)} = \frac{1}{n} \cdot \frac{\left(\left(\frac{T_s}{2} - \varphi\right) \cdot \varphi \cdot V_{in}\right)}{L \left(\frac{T_s}{2}\right)} = \left(\frac{V_{in}}{n \cdot L \cdot \left(\frac{T_s}{2}\right)}\right) * \left(\varphi \cdot \left(1 - \frac{\varphi}{\frac{T_s}{2}}\right)\right) \quad (11)$$

Substituindo a grandeza  $\varphi/(T_s/2)$  por D obtém-se a seguinte expressão da corrente média de saída, conforme a equação (12):

$$I_o = \frac{V_{in} \cdot D \cdot (1 - D) \cdot T_s}{2 \cdot n \cdot L}; \quad D = \frac{\varphi}{\frac{T_s}{2}} \quad (12)$$

Esta variável D, é o desfasamento angular, mas expressado percentualmente, em função de metade do período. Com a equação da corrente de saída deduzida, consegue-se finalmente calcular a expressão da potência de saída que no fundo trata-se da equação do trânsito de potências (13).

$$P_{out} = V_o \cdot I_o = \frac{V_o \cdot V_{in} \cdot D \cdot (1 - D) \cdot T_s}{2 \cdot n \cdot L} \quad (13)$$

Através da equação (13), percebe-se que a partir do controlo de uma única variável  $\varphi$  ou, neste caso D, consegue-se controlar eficazmente a potência do conversor e inclusive alterar o sentido do trânsito de potência. A Figura 35, representa a variação e o alcance de D em função da equação anteriormente mencionada (13). Pela figura é possível perceber que o trânsito de potência é máximo, quando  $D=0,5$  ou no fundo  $\varphi=90^\circ$ , isto porque a parcela  $D \cdot (1-D)$ , apresenta o maior valor possível, de acordo com a equação. Por outro lado, pela equação (14) também é possível compreender o porquê de a indutância de fugas ser o

elemento que limita o fluxo de potência, já que se esta não existisse ou apresentasse um valor nulo, teoricamente, a potência que se teria à saída seria infinita <sup>1</sup>.

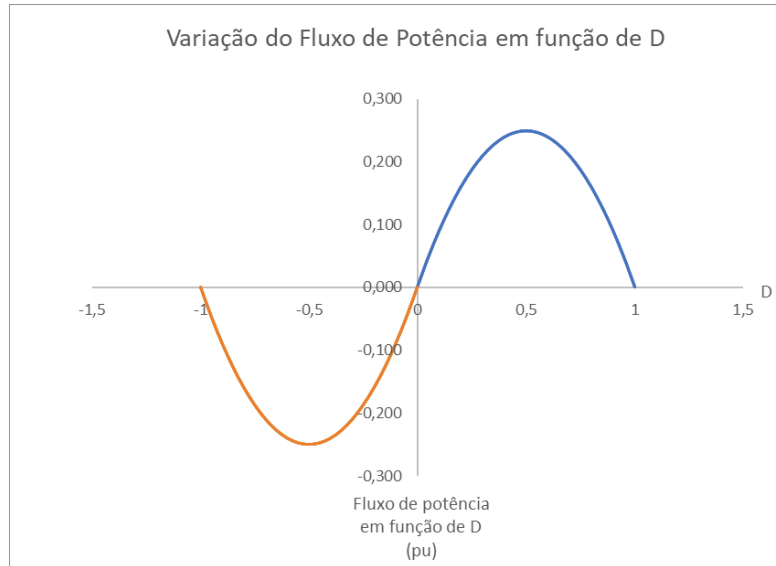


Figura 35- Fluxo de potência face à variação de D

### 3.1.2 CORRENTE EFICAZ E TENSÃO EFICAZ NA INDUTÂNCIA DE FUGAS

Para a modelização analítica da tensão e corrente eficaz na indutância de fugas será considerado que o sistema é ideal, o trânsito de potências é realizado no sentido rede-bateria, e que a corrente  $I_{Lk}$  e tensão ao longo do tempo variam de forma linear.

Antes do cálculo da corrente eficaz na bobina, é necessário definir a forma como a corrente varia ao longo do tempo, tendo em conta a Figura 36, que representa uma visão amplificada da corrente na bobine, com os diferentes valores de corrente e tempos relevantes num período.

---

<sup>1</sup> Assume-se que as tensões de entrada e saída do conversor são constantes nesta análise.

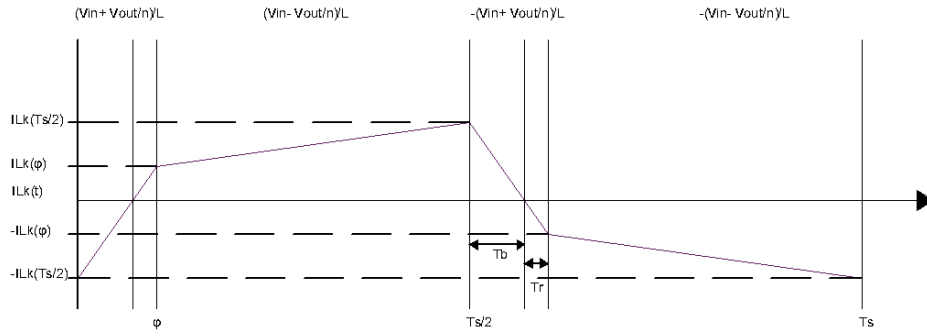


Figura 36- Sinal de corrente na bobine num período completo

A partir da Figura 36, e substituindo  $\varphi$  por  $D.(Ts/2)$  é possível definir a corrente  $ILk$  no conjunto de expressões (14):

$$ILk(t) = \begin{cases} \frac{Vin + \frac{Vout}{n}}{L} \cdot t - ILk\left(\frac{Ts}{2}\right), & 0 < t \leq D \cdot \frac{Ts}{2} \\ \frac{Vin - \frac{Vout}{n}}{L} \cdot \left(t - \frac{D \cdot Ts}{2}\right) + ILk\left(\frac{D \cdot Ts}{2}\right), & D \cdot \frac{Ts}{2} < t \leq \frac{Ts}{2} \\ -\left(\frac{Vin + \frac{Vout}{n}}{L}\right) \cdot \left(t - \frac{Ts}{2}\right) + ILk\left(\frac{Ts}{2}\right), & \frac{Ts}{2} < t \leq (1 + D) \frac{Ts}{2} \\ -\left(\frac{Vin - \frac{Vout}{n}}{L}\right) \cdot \left(t - (1 + D) \frac{Ts}{2}\right) - ILk\left(\frac{D \cdot Ts}{2}\right), & (1 + D) \frac{Ts}{2} < t \leq Ts \end{cases} \quad (14)$$

Substituindo  $Ts/2$  e  $DTs/2$  nas equações respectivas é possível determinar as expressões (15) e (16):

$$ILk\left(D \cdot \frac{Ts}{2}\right) = \frac{1}{4L} \cdot Ts \cdot \left((2D - 1) \cdot Vin + \frac{Vo}{n}\right) \quad (15)$$

$$ILk\left(\frac{Ts}{2}\right) = \frac{1}{4L} \cdot Ts \cdot \left(Vin + (2D - 1) \cdot \frac{Vo}{n}\right) \quad (16)$$

A corrente eficaz na bobina ( $ILk_{RMS}$ ), dada a simetria da forma de onda, pode ser expressa pela equação (17):

$$ILk_{RMS} = \sqrt{\frac{1}{T_S} \int_0^{T_S} ILk(t)^2 dt} = \sqrt{\frac{2}{T_S} \int_0^{T_S/2} ILk(t)^2 dt} \quad (17)$$

Substituindo as equações (15) e (16) na (17) consegue-se obter a expressão (18):

$$ILk_{RMS} = \sqrt{\frac{2}{T_S} \left[ \int_0^{D \cdot \frac{T_S}{2}} \left( \frac{Vin + \frac{Vout}{n}}{L} \cdot t - \frac{1}{4L} \cdot T_S \cdot \left( Vin + (2D - 1) \cdot \frac{Vo}{n} \right) \right) dt + \int_{D \cdot \frac{T_S}{2}}^{\frac{T_S}{2}} \left( \frac{Vin - \frac{Vout}{n}}{L} \cdot \left( t - D \cdot \frac{T_S}{2} \right) + \frac{1}{4L} \cdot T_S \cdot \left( Vin + (2D - 1) \cdot \frac{Vo}{n} \right) \right) dt \right]} \quad (18)$$

Simplificando a equação anterior, obtém-se a expressão (19):

$$ILk_{RMS} = \sqrt{\frac{T_S^2}{48 \cdot L^2} \left( -(8 \cdot D^3 - 12 \cdot D^2 + 2) \cdot Vin \cdot \frac{Vo}{n} + \left( \frac{Vo}{n} \right)^2 + Vin^2 \right)} \quad (19)$$

Calculado o valor eficaz da corrente na indutância, falta apenas determinar o valor eficaz da diferença de potencial na mesma. Para a tal a Figura 37 representa detalhadamente a forma de onda da tensão na indutância para um período completo.

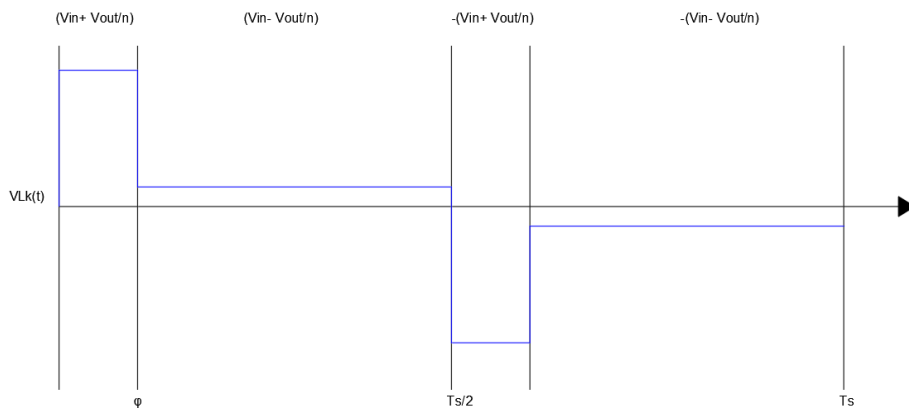


Figura 37- Tensão na bobine num período completo

Através da Figura 37 é possível definir a tensão na indutância em função dos diferentes intervalos no conjunto de expressões (20):

$$VLk(t) = \begin{cases} \left( Vin + \frac{Vout}{n} \right), & 0 < t \leq D \cdot \frac{Ts}{2} \\ \left( Vin - \frac{Vout}{n} \right), & D \cdot \frac{Ts}{2} < t \leq \frac{Ts}{2} \\ -\left( Vin + \frac{Vout}{n} \right), & \frac{Ts}{2} < t \leq (1 + D) \frac{Ts}{2} \\ -\left( Vin - \frac{Vout}{n} \right), & (1 + D) \frac{Ts}{2} < t \leq Ts \end{cases} \quad (20)$$

O Valor eficaz da tensão pode ser representado através da equação (21), dada a simetria da forma de onda:

$$VLk_{RMS} = \sqrt{\frac{1}{Ts} \int_0^{Ts} VLk(t)^2 dt} = \sqrt{\frac{2}{Ts} \int_0^{Ts/2} VLk(t)^2 dt} \quad (21)$$

Substituindo o conteúdo das expressões (20) na equação (21) obtém-se a expressão (22):

$$VLk_{RMS} = \sqrt{\frac{2}{Ts} \left[ \int_0^{D \cdot \frac{Ts}{2}} \left( Vin + \frac{Vout}{n} \right) dt + \int_{D \cdot \frac{Ts}{2}}^{\frac{Ts}{2}} \left( Vin - \frac{Vout}{n} \right) dt \right]} \quad (22)$$

Resolvendo a equação (22) obtém-se a expressão (23):

$$VLk_{RMS} = \sqrt{\left( Vin + \frac{Vout}{n} \right)^2 \cdot D + (1 - D) \cdot \left( Vin - \frac{Vout}{n} \right)^2} \quad (23)$$

## 3.2 COMPONENTES E CONDIÇÕES DE OPERAÇÃO

Com este subcapítulo pretende-se demonstrar todo o raciocínio que está por trás, da modelização dos componentes e condições de operação do conversor. As condições de operação do conversor prendem-se fundamentalmente com a frequência de comutação dos semicondutores, a magnitude da tensão à entrada. A modelização dos componentes tem a ver principalmente com o cálculo da indutância de fugas.

### 3.2.1 FREQUÊNCIA DE COMUTAÇÃO

A frequência de comutação é um parâmetro importante para o funcionamento do conversor. Neste sentido a frequência foi considerada sobretudo em função da cadeia de conversão utilizada, a cadeia de alta frequência (HF) e das soluções de carregadores providenciadas pelos diversos fabricantes, tendo-se determinado que uma frequência situada numa gama de intervalo de 1000 Hz a 10000 Hz, é suficientemente capaz e apta para o conversor utilizado. Para já ter-se-á como valor standard uma frequência de 5000 Hz, no

entanto, pretende-se que depois na fase experimental com o programa *DAVE*, se parametrize uma frequência variável nesta gama de 1000Hz e 10000Hz, e se determine mais concretamente qual a frequência que mais se adequa à operação real do conversor.

### 3.2.2 RAZÃO DE TRANSFORMAÇÃO

Dado que um dos principais objetivos desta dissertação está mais associado forma como o *Phase- Shift* afeta o funcionamento do conversor, e não tanto relacionado com a modelização do transformador, otimização e a forma como o mesmo a afeta a capacidade da operação do conversor, determinou-se que a relação do número de espiras entre o primário e o secundário é o único parâmetro a ser considerado e fosse de 1:1. Tecnicamente, quanto maior for a relação do número de espiras, maior é o ganho de correntes entre o primário e o secundário, e maior será a energia circulante no circuito, o que conseqüentemente se traduz em maiores perdas. Tudo isto não invalida que, em trabalhos futuros, o impacto do transformador no conversor seja mais detalhadamente estudado.

### 3.2.3 TENSÃO DE ENTRADA

Considerando o sistema trifásico de tensões (400V ou 480V), a tensão mínima DC para o índice de modulação 1 (no retificador AC/DC) é de 565V (para 400VLL) ou 679V (para 480VLL), pico da tensão composta. Para ter um retificador compatível com ambas as tensões normalizadas, a tensão DC mínima a considerar seria 679V (optou-se por um valor ligeiramente acima - 700V).

### 3.2.4 INDUTÂNCIA DE FUGAS

O valor da indutância de fugas deve ser calculado em função da situação mais desfavorável e exigente, que é, no fundo quando a corrente de saída no conversor é máxima e o fator D é máximo (D=0,5,  $\phi=90^\circ$ ). Neste sentido a indutância de fugas pode ser calculada em função da seguinte equação (24):

$$L = \frac{V_{in} \cdot D \cdot (1 - D) \cdot T_s}{2 \cdot n \cdot I_o} \quad (24)$$

Substituindo na equação os respetivos valores, é possível obter a equação (25):

$$L = \frac{700 \cdot 0,5 \cdot (1 - 0,5) \cdot \left(\frac{1}{5000}\right)}{2 \cdot 250} = 70 \mu H \quad (25)$$

### 3.2.5 PARÂMETROS INICIAIS DO CONVERSOR

Neste subcapítulo pretende-se representar um pequeno resumo de todos os parâmetros, variáveis e condições de operação iniciais do conversor. Deste modo, a Tabela 6 representa de forma resumida as especificações técnicas iniciais do conversor DAB a ser utilizado.

Tabela 6- Especificações técnicas do conversor

Especificações técnicas do conversor	
Tensão do Barramento de Entrada	700 V
Tensão mínima de saída	150 V
Tensão máxima de saída	1500 V
Corrente máxima de saída	250 A
Nº de espiras	1:1
Indutância de fugas	70 $\mu$ H
Frequência	5000 Hz
Potência do conversor	400 V DC / 250 A - 1500 V DC / 66,67 A $\rightarrow$ 100 kW $\rightarrow$ Pmax

### 3.2.6 PONTOS DE OPERAÇÃO DO CONVERSOR

Em função dos modelos matemáticos apresentados anteriormente e das condições elétricas estabelecidas anteriormente, foi desenvolvido um gráfico que relaciona a corrente eficaz da bobine do conversor com a variação do ângulo de *Phase-Shift* ( $\varphi$ ) entre  $+90^\circ$  e  $-90^\circ$ , para uma gama de operação de tensões de saída variadas que vão desde os 150 aos 1500 V, representado na Figura 38. Considerando que a relação do número de espiras entre o primário e o secundário apresenta um valor unitário, a corrente eficaz na indutância é igual à corrente eficaz de saída no secundário em magnitude.

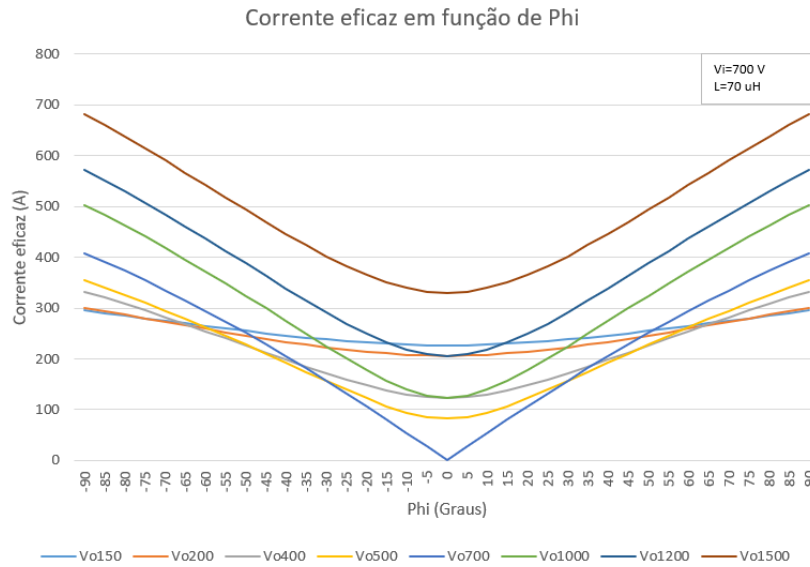


Figura 38- Corrente eficaz na bobine em função da variação do *Phase-Shift*

A visualização do gráfico permite perceber que, quando a tensão de entrada iguala a tensão de saída ( $V_{in}=V_{out}=700V$ ) e quando o desfasamento é nulo, a corrente eficaz do conversor é nula, já que a diferença de potencial na bobina é zero. Para qualquer valor de tensão à saída do conversor que seja diferente destes 700 V, a corrente eficaz nunca atinge valor nulo, existindo sempre corrente a fluir do primário para o secundário. Esta particularidade, permite aferir que, mesmo que teoricamente o valor de potência ativa do conversor conforme a equação (13) seja nulo, existe corrente eficaz no circuito, o que significa que existe potência reativa entre as pontes do conversor e como tal, aumento das perdas. Este efeito pode ser minimizado utilizando uma topologia multinível, ou utilizando técnicas de modulação mais avançadas como DPSM e TPSM, o que pode ser considerado em trabalhos futuros.

# 4. PROJETO REALIZADO

No decorrer do percurso académico do aluno, aprendeu-se a trabalhar com os softwares de desenvolvimento *PLECS* e *DAVE (Infineon)* e, por esta razão, o trabalho desenvolvido foi fundamentalmente realizado com o suporte destas ferramentas. O *DAVE* tem como linguagem de base, C e oferece uma vasta gama de ferramentas, bibliotecas, aplicações que facilitam a programação dos microcontroladores. Outro ponto importante, é que, em conjunto com o software Micrium uC/Probe, é possível criar uma espécie de HMI (*Human Machine Interface*), na qual o utilizador pode interagir e alterar em tempo real o valor de certas variáveis utilizadas no programa desenvolvido, o que confere uma grande flexibilidade e controlo na integração do hardware com o software. A grande vantagem da utilização do *DAVE*, face simplesmente a programação normal, em C, é que o *DAVE* tem embutido um conjunto de aplicações e bibliotecas, que permitem em meia-dúzia de linhas de código ou até por vezes nenhuma, criar projetos interessantes, com uma complexidade e dimensão muito inferiores quando comparado com a programação normal, em C, Python, JavaScript ou outras linguagens de programação. O *PLECS* ou *Piecewise Linear Electrical Circuit Simulator* é uma ferramenta desenvolvida pela Plexim GmbH, que permite analisar e simular diversos sistemas de eletrónica de potência, através de uma interface gráfica bastante acessível para o utilizador, na qual é possível modelizar e simular circuitos elétricos complexos, como conversores de potência, sistemas de energia renovável, sistemas motorizados entre outros.

O projeto desenvolvido passou pela adaptação de um conversor DAB de 100 kW, para um conversor de potência inferior para realizar a demonstração conceptual da solução proposta, em que os únicos fatores que foram alterados, estão relacionados apenas com a potência, as tensões de entrada e saída e as correntes, de resto o processo de desfasamento é igual e a forma como o conversor opera também.

O primeiro passo deste projeto passou pela criação do *Phase-Shift*, de que forma é possível criar o desfasamento entre as pontes H e controlar o trânsito de potências. O segundo passo do projeto pelo conhecimento da ponte-H, como é que ela opera, de que forma se aplicam os sinais PWM aos semicondutores, e execução de alguns testes práticos de modo a calcular as perdas de condução e comutação do conversor e a eficiência da ponte-H. O terceiro passo passou por escalar os parâmetros iniciais do conversor para a aplicação real num modelo mais compacto e de menor dimensão com vista o controlo em malha aberta e respetiva simulação. O quarto passo, passou pela realização da simulação do controlo em malha fechada. Finalmente o quinto passo, passou pela aplicação de todos estes conhecimentos, com o objetivo de carregar uma bateria de 12V, realizar ensaios de eficiência, carga/descarga entre outros e efetuar a caracterização final das especificações técnicas do conversor e quantificar o custo total do projeto. Estes passos e outros possíveis subpassos vão ser explicados com maior detalhe nos subcapítulos que se seguem.

#### 4.1 APRESENTAÇÃO DO *HARDWARE*

Antes de passar exatamente para a fase de criação do Phase-Shift, decidiu-se que seria importante introduzir o hardware utilizado de maior relevo. Neste sentido, este subcapítulo tem como principal objetivo apresentar a ponte-H utilizada, o seu modo de operação e algumas características do microcontrolador.

A ponte-H utilizada *DC Motor Control Shield* com MOSFETs BTN8982TA, apresenta diversas funcionalidades no seu controlo, sendo possível operar em meia-ponte ou ponte-completa, permitindo potências até 250 W e frequências que vão no máximo até 30 kHz. A tensão a ser aplicada à ponte-H deverá oscilar entre os 5 e os 40 V e o valor equivalente das capacitâncias associadas em paralelo da ponte é de 1475 uF [48]. Na Figura 39 é possível visualizar com maior detalhe a ponte-H, numa visão de topo.

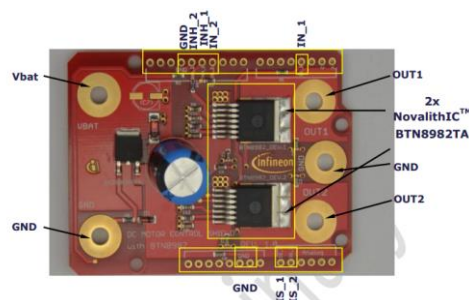


Figura 39- Visão superior da ponte-H [48]

Para além da alimentação da ponte H e das duas saídas (OUT1 e OUT2) da ponte associadas a cada braço de semicondutores BTN8982TA, existem, fundamentalmente quatro pinos de sinal que são utilizados para o controlo da ponte, sendo eles: IN1, IN2, INH1, INH2. Os pinos IN1 e IN2 estão associados a cada braço de semicondutores (braço 1-IN1, braço 2-IN2) e são os responsáveis por controlar o estado dos semicondutores associados a cada braço. Ou seja, quando IN1 ou IN2 está ligado, o semicondutor na parte superior do braço encontra-se ligado e o semicondutor na parte inferior encontra-se desligado e vice-versa. Os pinos INH1 e INH2 são os pinos responsáveis, por no fundo ligar ou desligar cada braço de semicondutores, independentemente dos sinais em IN1 e IN2 (*ENABLE*). No fundo, quando ambos os sinais, INH1 e INH2 se encontram a zero, a ponte-H no seu todo, encontra-se desligada. A Figura 40 representa um esquema simplificado da ponte H, e da forma como opera, aplicando sinais PWM a IN1 e IN2. O *GND* da placa é comum entre os circuitos de sinal e potência.

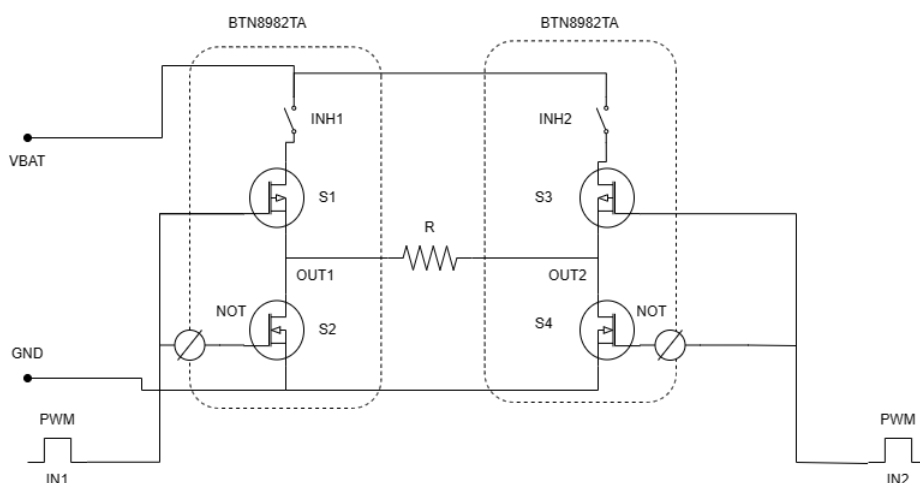


Figura 40- Esquema simplificado da ponte-H com os sinais aplicados semicondutores

Em relação ao microcontrolador utilizado, o XMC4700, ele tem 2 slots de 40 pinos utilizáveis (*Pin header X1/X2*), uma entrada micro-usb que pode ser ligada ao computador, uma *connection header* para o arduino, assim como dois pinos que permitem aplicar tensão, um de 3V e outro de 5V, quando a placa está ligada ao computador [49]. O microcontrolador é o elemento responsável pela transmissão de todo o programa desenvolvido no *DAVE*, para desempenhar uma determinada tarefa, no caso do projeto realizado, o objetivo é transmitir os sinais desenvolvidos em código no *DAVE* para a ponte-H, mais precisamente à *gate* dos

semicondutores da ponte-H. A Figura 41 representa uma visão superior do microcontrolador utilizado. Os detalhes mais importantes da ponte-H e do microcontrolador estão presentes no anexo B.

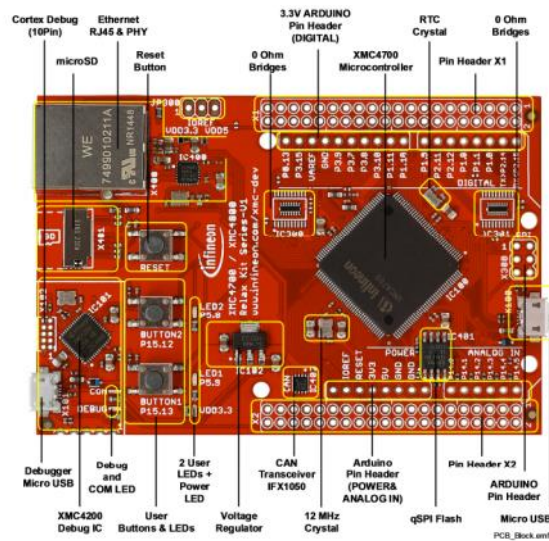


Figura 41- Visão superior do microcontrolador [49]

## 4.2 CRIAÇÃO DO *PHASE-SHIFT*

A criação do *Phase-Shift*, foi uma das etapas mais importantes e exigentes na realização deste projeto, por múltiplos fatores, que serão discutidos ao longo deste subcapítulo, mas sem dúvida o mais importante deles todos, é que sem *Phase-Shift*, nunca seria possível obter um conversor DAB, seja a modulação em SPSM, DPSM ou TPSM.

Dado que a tendência e o senso comum é sempre partir de situações mais simples e subir gradualmente o nível de complexidade, para situações mais complexas, o tipo de modulação que foi testada e implementada na execução deste trabalho e que será discutida ao longo deste subcapítulo trata-se da modulação *Single Phase-Shift*, na qual o objetivo como mencionado anteriormente ao longo deste relatório é gerar um desfasamento entre duas pontes-H, e desta forma, e de acordo com a expressão (13), presente no Capítulo 3, é possível controlar a potência transitada no conversor e o seu sentido. Não obstante, a modulação em DPSM e TPSM, não deixa de ser um tópico bastante interessante e relevante para a operação do conversor DAB, e que poderá ser alvo de uma futura análise, no entanto, o principal foco da realização deste projeto está intrinsecamente relacionado com a criação do SPS do conversor.

Este subcapítulo está fundamentalmente dividido em duas partes, a programação do *Phase-Shift* no software *DAVE* e a sua vertente, no contexto de simulação no *PLECS*. Ambas as atividades foram conduzidas em conjunto na realização da dissertação, no entanto, a vertente de programação do *Phase-Shift* no *DAVE* foi bastante mais dispendiosa a nível de tempo, dada a sua complexidade, associada a certos fatores que serão explicados mais à frente neste subcapítulo, pelo que a dimensão desta vertente será significativamente superior quando comparada com a vertente de simulação no *PLECS*.

#### **4.2.1 PROGRAMAÇÃO DO *PHASE-SHIFT* NO *DAVE***

Esta secção deste subcapítulo de criação de *Phase-Shift*, prende-se principalmente com a exposição de todo o trabalho desenvolvido na programação do desfasamento no *DAVE*, as dificuldades que foram encontradas e como foram ultrapassadas e as limitações do programa desenvolvido.

Nesta etapa de realização do projeto, foram definidas fundamentalmente, duas restrições de grande relevo:

- Na fase de teste do programa e fazendo recurso da ferramenta do *Micrium*, deverá ser possível que o utilizador consiga manipular o desfasamento entre sinais, através de um *slider*, em tempo real e de forma dinâmica, sem ter de ser necessário correr novamente o programa com o valor de *Phase-Shift* atualizado para verificar a alteração. A representação do controlo dessa variável associada ao *Phase-Shift* deve ser de facto visível, através de um osciloscópio;
- O sincronismo entre os sinais não deve ser perdido, ou seja, a alteração do *Phase-Shift* de forma dinâmica, não deve provocar um avanço ou um atraso incremental do sinal desfasado face ao sinal não desfasado, em função da última alteração. Deve existir uma espécie de sistema *master-slave* que permita, que a alteração do *Phase-Shift* se realize em sincronismo em relação ao sinal inalterado (que não sofre alterações em função do desfasamento);

A Tabela 7 representa todos os métodos com e sem sucesso que foram testados na criação do *Phase-Shift*. Estas estratégias serão explicadas em maior detalhe na subsecção seguinte 4.2.1.1.

Tabela 7- Métodos de criação de *Phase- Shift* testados

Designação do método	Implem. c/ sucesso
<i>PWM_CCU8</i> (Alteração de <i>deadtime</i> )	Não
<i>CCU8_Slide_Config</i>	Não
<i>Timer + PWM_CCU8</i>	Não
<i>Timer + Digital_IO</i>	Sim

#### 4.2.1.1 ESTRATÉGIAS TESTADAS

##### *PWM CCU8 (Alteração de deadtime)*

Os conhecimentos adquiridos na unidade curricular de Sistemas de Controlo e Potência (SICEP), que envolveram também a utilização do *software DAVE*, permitiram uma maior familiarização com as respetivas aplicações. Neste sentido, o primeiro passo da programação do desfasamento, passou por verificar as funcionalidades inerentes da aplicação *PWM CCU8* e perceber se existia alguma forma de criar o desfasamento, com recurso a esta aplicação. O *DAVE* tem outras aplicações de PWM inerentes, no entanto esta foi a escolhida dada a sua maior gama de funcionalidades e opções. Esta aplicação permite gerar até 4 sinais PWM, os quais é possível alterar tanto a sua frequência, como o seu *duty-cycle*. A aplicação ainda permite criar um *deadtime* entre os sinais, e criar diferentes tipos de eventos como começar e parar todos os sinais de forma síncrona, entre outros. Deste modo e visualizando todas as funções que a aplicação permite utilizar, houve logo uma função que chamou, de imediato atenção, a função *PWMCCU8\_SetDeadTime*, representada na Figura 42, que permitia como o nome indica criar um *deadtime*, tanto na transição de 0 para 1 (*rise value*), bem como na transição de 1 para 0 (*fall value*).

```
void PWM_CCU8_SetDeadTime ( PWM_CCU8_t *           handle_ptr,
                          XMC_CCU8_SLICE_COMPARE_CHANNEL_t channel,
                          uint8_t                 rise_value,
                          uint8_t                 fall_value
                          )
```

Figura 42- Função do *DAVE* de alteração do *deadtime* para o PWM CCU8

A ideia com esta função seria, no fundo alterar em código e em ciclo contínuo, o valor de *deadtime*, de modo que o sinal PWM tivesse um certo tempo associado para ir de 0 para 1, mas também de 1 para 0. Este tempo estaria associado a um *slider* presente no *Micrium*, que através da sua manipulação deveria ser possível criar um desfasamento, com

respeito a outra aplicação PWM sem *deadtime*, inalterada. No entanto, o que sucedeu na realidade demonstrou ser um pouco diferente, do que inicialmente se tinha pensado. Já que a alteração do *deadtime*, com o *slider* permitia de facto, que o sinal PWM supostamente desfasado, na transição de 0 para 1, tivesse uma diferença temporal positiva face ao sinal PWM inalterado, no entanto na transição de 1 para 0, essa diferença temporal era negativa, ou seja, o *deadtime* associado a esta transição servia não para atrasar o instante que o sinal ia de 1 para 0, mas sim para adiantar a sua transição, para efetuar a transição x segundos antes, o que faz sentido, dado que o objetivo do *deadtime* é impedir que sinais PWM inversos(desfasados 180°) comutem no mesmo instante, ou que o sinal oposto comute ainda no espaço de tempo em que o sinal normal ainda se encontre ligado. No fundo esta aplicação permitiu criar um desfasamento sim, mas apenas parcial, dado que a diferença temporal positiva e esperada apenas surgia num momento de transição (0 para 1).

O melhor que se conseguiu nesta tentativa de criação de *Phase-Shift* foi simplesmente, alterando o parâmetro “*counting mode*” presente nas definições gerais de uma das aplicações PWM da Figura 43, sendo ela a inalterada, ou a que deveria estar desfasada, para *Center Aligned*, sendo que a restante deverá estar no modo pré-definido de *Edge-Aligned*. Este parâmetro serve para alterar o formato da onda portadora associada para dente-serra (*Edge-Aligned*) ou triangular(*Center-Aligned*). Este tipo de configuração permitiu obter os sinais presentes na Figura 44.

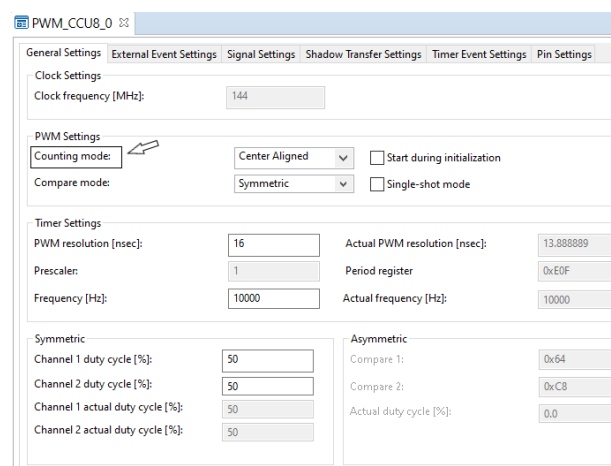


Figura 43- Definições gerais da aplicação PWM CCU 8

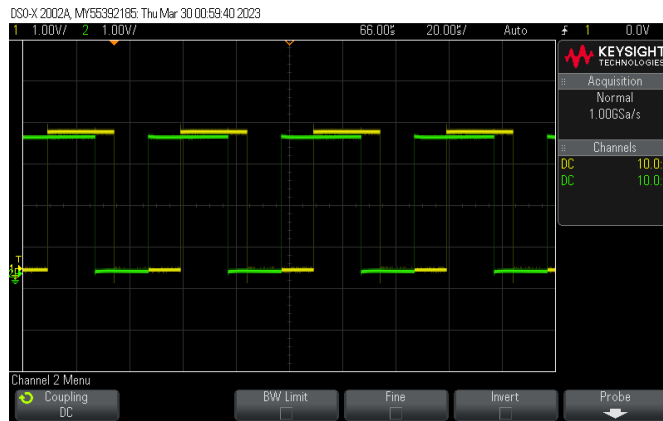


Figura 44- Sinais obtidos no osciloscópio face à aplicação PWM CCU8

Como é possível verificar na imagem, de facto foi possível criar um desfasamento, no entanto o desfasamento não é simétrico, não é controlável e o *duty-cycle* do sinal desfasado é alterado.

### CCU8 Slice Config

Em função dos aspetos não favoráveis da estratégia anterior, decidiu-se optar por outro caminho e tentar descobrir outra aplicação com a qual fosse possível criar o *Phase-Shift*. Deste modo, em função das aplicações presentes no *DAVE*, descobriu-se a aplicação *CCU8 Slice Config*, que permitia gerar até quatro sinais PWM e possibilitava a utilização de um temporizador para iniciar os sinais PWM da aplicação. Desta forma, com duas aplicações *Slice Config*, em que uma delas, tivesse este temporizador parametrizado para um certo valor e a restante tivesse o temporizador parametrizado para zero, era possível gerar um desfasamento simétrico, como demonstrado na Figura 45.

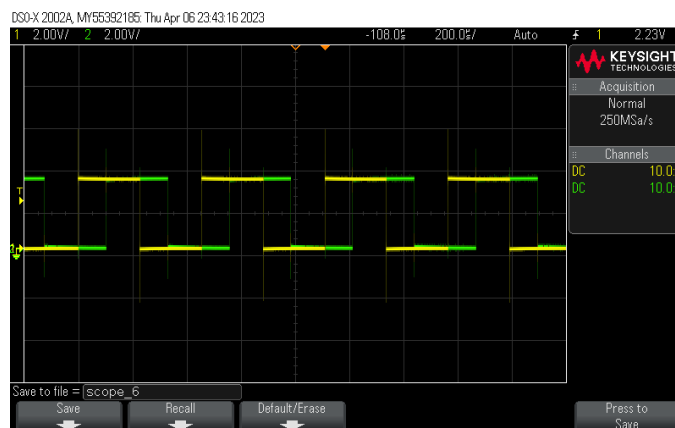


Figura 45- Sinais obtidos no osciloscópio face à aplicação CCU8 Slice config

Esta aplicação tinha apenas uma falha importante, que era impossível deixar de considerar, que era o facto de não ter nenhuma função que permitisse alterar o valor deste temporizador, em tempo real, pelo que seria necessário constantemente antes de correr o programa, ir à aplicação e alterar o valor deste *Timer*, para ser possível modificar o desfasamento entre os sinais, algo que não cumpre com o objetivo definido anteriormente de permitir que o utilizador regule em tempo real o desfasamento, sem ter de estar constantemente a parar o programa para alterar a variável de controlo e voltar a correr.

### **Timer + PWM CCU8**

Apesar da tentativa anterior de criação de *Phase-Shift* não ter sido completamente bem-sucedida, ela permitiu perceber, que através de uma espécie de *delay*, ou um *Timer*, é possível gerar o desfasamento, criando uma diferença temporal entre sinais. Neste sentido, também foi possível relembrar e perceber que a aplicação utilizada inicialmente *PWM\_CCU8* ou qualquer outro género de aplicação PWM do *DAVE*, tem uma função que permite inicializar os sinais, de forma manual, sem ter de ser inicializados sempre que o programa é corrido pela primeira vez. Com a combinação destes dois conceitos, desenvolveu-se um pequeno programa que era constituído por duas aplicações *PWM\_CCU8*, uma delas correspondia à criação dos sinais não desfasados afetos à primeira ponte-H (*PWM\_CCU8\_0*) e a segunda correspondia aos sinais desfasados afetos à segunda ponte-H (*PWM\_CCU8\_1*), um *Timer* (*TIMER\_0*), e um Interrupt (*INTERRUPT\_0*), conforme o que está presente na Figura 46.

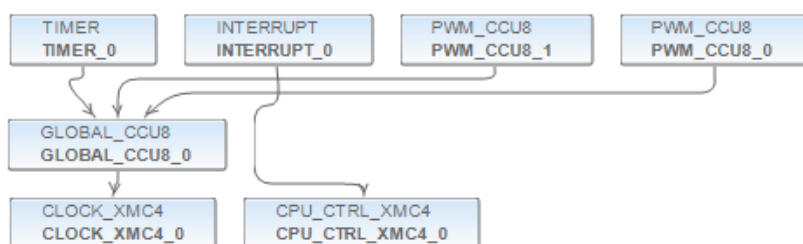


Figura 46- Esquema das aplicações utilizadas na tentativa com um *Timer* e apps PWM CCU 8

Este programa em função de um botão interruptor de *on-off* presente no *Micrium*, sempre que estivesse no estado ligado, permitia que os sinais afetos à primeira ponte-H (*PWM\_CCU8\_0*) ligassem e a aplicação *Timer*, em função de um determinado tempo

parametrizável, em código ou na aplicação, iniciasse a contagem deste tempo. Por sua vez, quando este tempo fosse atingido, a aplicação criaria um evento, a funcionar como um *trigger* para gerar a interrupção (INTERRUPT\_0). Na interrupção os sinais afetos à segunda ponte-H(PWM\_CCU8\_0) eram inicializados, e a contagem do tempo iria para zero, fazendo o *reset*.

Tal como a tentativa anterior, foi possível criar o *Phase-Shift*, e era possível alterar o seu valor no *Micrium* antes de ligar o interruptor *on-off*, no entanto, apenas na primeira vez que o interruptor era ligado, é que este desfasamento era gerado corretamente. A partir do momento em que, o valor de *Phase-Shift* fosse alterado em tempo real e já depois, de correr o programa, o sincronismo entre os sinais inalterados e os sinais desfasados era perdido. A alteração do valor de desfasamento, provocava um avanço ou recuo incremental dos sinais desfasados face aos sinais que não sofriam alterações, o que não era de todo, o pretendido.

#### **Estratégia sugerida (Timer + Digital IO's)**

Com estas tentativas menos bem-sucedidas, foi sugerido e pensado, em função das restrições mencionadas acima, que em vez de utilizar aplicações do *DAVE* que criassem de base sinais PWM com certa frequência e *duty-cycle*, porque não, criar em código os sinais PWM, através da mudança de estado dos pinos com *Digital IO's* e programá-los com recurso a um *Timer*, de forma a obter o *Phase-Shift*. Desta forma, é possível ter total controlo sobre a forma como os sinais são gerados e impedir que o sincronismo se perca. Esta ideia foi a única que permitiu efetuar o desfasamento e cumprir com as restrições mencionadas no início da secção deste subcapítulo.

Antes de ser possível criar o desfasamento, foram tomados pequenos passos para perceber como criar PWM's em função de um *Timer*, alterar o *duty-cycle*, e só depois de assimilar este conhecimento, é que se passou para o controlo do desfasamento, manipulando a variável que lhe está associada. Todos estes aspetos serão discutidos em maior detalhe nas subsecções seguintes de 4.2.1.2 a 4.2.1.4.

#### 4.2.1.2 CRIAÇÃO DO PWM

Para a criação do PWM, foram precisas unicamente as seguintes aplicações, presentes na Figura 47.

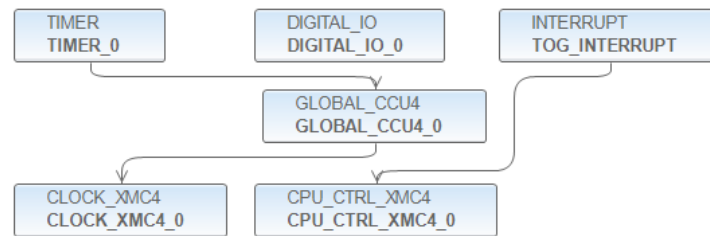


Figura 47- Esquema das aplicações utilizadas na criação de um único PWM

A aplicação de *digital\_IO* é uma aplicação que simplesmente permite, quando associada a um pino de um microcontrolador, alterar o seu estado de 0 para 1 ou vice-versa, conforme o pretendido. Desta forma a ideia deste programa, com vista à criação de um PWM com um *duty-cycle* de 50 % é fazer com que, no fundo, quando o *Timer* atinja um certo valor, o estado do pino altere, seja de 0 para 1 ou de 1 para 0. Isto é possível, associando uma interrupção, que é ativada quando o tempo parametrizado na aplicação do *Timer*, é atingido. Nesta interrupção, a única ação pretendida é a mudança de estado que se encontra associada a um certo pino, que pode ser efetuada com base na função *DIGITAL\_IO\_ToggleOutput()*.

O tempo pode ser parametrizado em código, através da função *Timer\_SetTimeInterval()*, ou na própria aplicação, conforme a Figura 48:

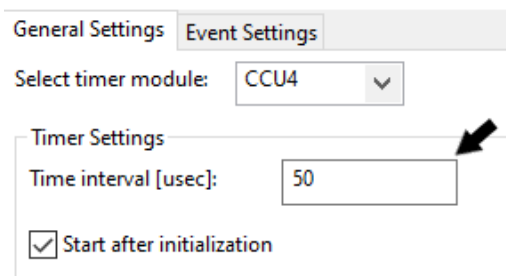


Figura 48- Definições Gerais da aplicação *Timer*

Este tempo definido não é nada mais nada menos, que metade do período do sinal que se pretende, ou seja, supondo que se pretende um sinal PWM de 10000 Hz, o período seria 100 us, e, portanto, metade seria 50 us, conforme está presente na Figura 49. Deste modo, de 50 us em 50 us, o estado do pino associada à aplicação *Digital\_IO* é alterado,

criando um sinal PWM. Na Figura é possível visualizar com maior detalhe a representação do PWM definido.

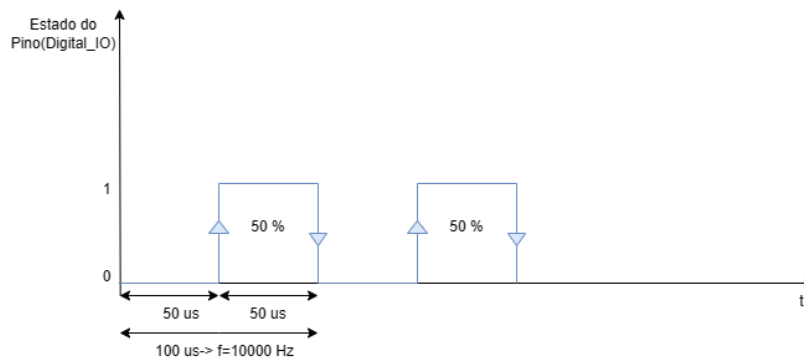


Figura 49- Sinal pretendido do PWM criado por *Timer*

#### 4.2.1.3 VARIAÇÃO DO DUTY CYCLE DO PWM

Subindo de dificuldade, o próximo passo, passou por criar novamente o PWM em função da mudança de estado do *Digital\_IO* associado a um determinado pino, mas com uma pequena novidade; conseguindo alterar o *duty-cycle* do sinal. Estes dois passos, criação do PWM, e variação do *duty-cycle* tiveram como principal objetivo, a compreensão das funcionalidades da aplicação do *Timer*, e percepção dos tempos reais envolvidos.

Tal como na fase anterior, o desenvolvimento deste programa, recorreu a fundamentalmente, três aplicações conforme a Figura 47, o *Timer*, o *Digital\_IO* e a interrupção. A grande mudança, está no código associado à interrupção, no sentido em que agora, pretende-se que o valor do tempo associado ao *Timer* seja alterado e atualizado, tendo por base o seguinte aspeto. Supondo que se pretende que o sinal PWM, tenha um *duty-cycle* de 70 %, isso significa, traduzindo para um sinal com uma frequência de 10000 Hz e respetivo período de 100 us, que o valor do *Timer* terá de ser 30 us ( $1 - \text{duty} = 30\%$ ), para que o estado pino seja alterado de 0 para 1, mantendo-se neste estado até que o valor do *Timer* atinja 70 us ( $\text{duty} = 70\%$ ), alterando novamente o estado do pino de 1 para 0. Visualizando este processo de forma cíclica, é possível perceber que, conforme a expressão (26):

$$\text{Novo\_Timer} = \text{período} - \text{Timer\_anterior} \quad (26)$$

Que este valor atual presente na equação do *Novo\_Timer* pode ser os 70 ou 30 us mencionados anteriormente, em função do período. Se o valor anterior (*Timer\_anterior*) for

30, o novo valor será 70 e vice-versa. A Figura 50 demonstra todo código que está presente na interrupção, necessário para variar o *duty-cycle*.

```
void Timer_int1(void)
{
    DIGITAL_IO_ToggleOutput(&DIGITAL_IO_0);
    Timer=period-Timer;
    TIMER_ClearEvent(&TIMER_0);
    TIMER_Stop(&TIMER_0);
    TIMER_SetTimeInterval(&TIMER_0,Timer*100);
    TIMER_Start(&TIMER_0);
}
```

Figura 50- Código presente na interrupção do *Timer* de variação do *duty-cycle*

Como se pode observar pela figura, para além da linha de código associada à mudança de estado do pino PWM e do valor atualizado do *Timer* para modificar o *duty-cycle*, existem quatro consequentes funções de *Timer* que foram utilizadas. No geral, o objetivo final da combinação destas funções é permitir que o novo valor do *Timer* seja, de facto reconhecido e atualizado no programa. A função *TIMER\_ClearEvent*, serve apenas para dizer ao programa que a interrupção já ocorreu e vai limpar o seu estado, ou seja, vai atualizar o estado da interrupção de 1 para 0. A função *TIMER\_Stop*, vai parar a aplicação do *Timer* e vai dar *reset* ao tempo de contagem. Mais à frente, a função *TIMER\_SetTimeInterval* vai permitir atualizar o *Timer*, com o novo tempo e a função *TIMER\_Start*, vai iniciar o contador, com o tempo atualizado. A função *TIMER\_Stop* é bastante importante, já que sem esta função, o *Timer* iria iniciar a contagem do tempo constantemente, com o valor inicial parametrizado, sem atualizar para o novo tempo. Isto foi reconhecido, porque inicialmente na testagem deste programa esta função não estava presente, e o *Timer* estava constantemente a efetuar a contagem com o tempo inicial, sem atualizar.

#### 4.2.1.4 CONTROLO DO *PHASE-SHIFT*

Com os conhecimentos sobre a criação do PWM, variação do *duty-cycle* e melhor perceção das funcionalidades da aplicação do *Timer*. Passou-se, finalmente à etapa mais de maior importância neste subcapítulo, a criação do *Phase-Shift* entre sinais no *DAVE* e respetivo controlo. Esta fase do projeto foi sem dúvida umas das partes do projeto, que mais dificuldade apresentaram, não só propriamente pela criação do *Phase-Shift*, mas também pela garantia de cumprimento das restrições mencionadas anteriormente.

O conjunto de aplicações inerentes do *DAVE* que foram utilizadas no desenvolvimento do programa encontram-se com maior pormenor, na Figura 51.

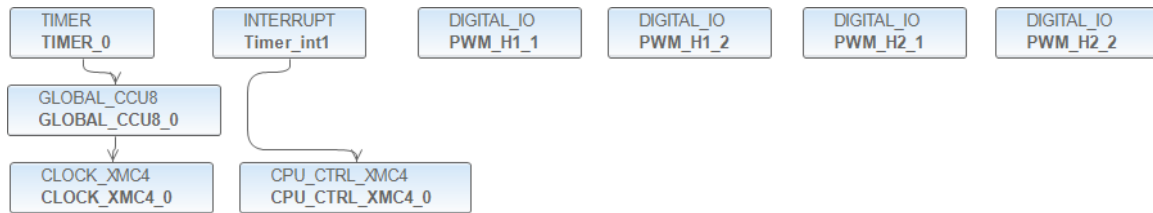


Figura 51- Aplicações do utilizadas no programa de controlo do *Phase-Shift*

Como é possível visualizar pela Figura 51, a configuração das aplicações é muito similar, quando comparado com as etapas anteriores. A principal diferença, está no número de PWM's que é necessário criar para a operação do conversor DAB. Dado que a ponte-H, a ser utilizada tem duas entradas para a aplicação dos sinais PWM aos semicondutores, IN1 e IN2, é necessário gerar 4 sinais PWM, já que serão utilizadas duas pontes-H, para a operação do conversor. Estes sinais são representados por *Digital\_IO's* aos quais estão associados certos pinos no microcontrolador, que, por sua vez, serão conectados às entradas/pinos das pontes-H. Neste sentido o sinal:

- PWM\_H1\_1, corresponde ao sinal a ser atribuído à primeira ponte-H, na entrada IN1;
- PWM\_H1\_2, corresponde ao sinal a ser atribuído à primeira ponte-H, na entrada IN2;
- PWM\_H2\_1, corresponde ao sinal a ser atribuído à segunda ponte-H, na entrada IN1;
- PWM\_H2\_2, corresponde ao sinal a ser atribuído à segunda ponte-H, na entrada IN2;

O objetivo principal deste programa passou por conseguir controlar o desfasamento entre os sinais das pontes-H de forma dinâmica, através de uma interface desenvolvida no *Micrium*, em que os sinais desfasados e não desfasados deverão continuamente manter o sincronismo.

Apesar de fundamentalmente o objetivo mais importante, prender-se com o controlo da variável associada ao *Phase-Shift*, o programa desenvolvido também permite controlar, caso seja pretendido, o *deadtime* entre os sinais IN1 e IN2, sendo que este *deadtime* surge

apenas na comutação para o estado ligado (de 0 para 1) do sinal IN2. Neste sentido, no programa desenvolvido, existem fundamentalmente quatro situações diferentes de funcionamento, no que toca ao controlo do *Phase-Shift* e do *deadtime*:

- Situação 1  $Phase-Shift=0$  &  $Deadtime=0$ . Nesta situação não existe nenhum desfasamento entre as pontes-H e o *deadtime* apresenta um valor nulo entre IN1 e IN2;
- Situação 2  $Phase-Shift=0$  &  $Deadtime!=0$ . Nesta situação não existe nenhum desfasamento entre as pontes-H e o *deadtime* apresenta um valor diferente de zero entre IN1 e IN2;
- Situação 3  $Phase-Shift!=0$  &  $Deadtime=0$ . Nesta situação existe desfasamento entre as pontes-H e o *deadtime* apresenta um valor nulo entre IN1 e IN2;
- Situação 4  $Phase-Shift!=0$  &  $Deadtime!=0$ . Nesta situação existe desfasamento entre as pontes-H e existe *deadtime* entre IN1 e IN2;

Estas regiões de funcionamento correspondem a todas as condições possíveis que podem acontecer com a manipulação das variáveis associadas ao desfasamento e ao *deadtime*, mas por outro lado, também permitem distinguir e executar diferentes ações de comando, mesmo que os tempos de contagem do *Timer*, por vezes sejam iguais, em regiões diferentes. Isto é algo que vai ser explicado em maior detalhe, mais à frente, e mais bem percebido, com a visualização do código, bem como os sinais PWM que são esperados obter para cada região.

Para explicação do programa desenvolvido serão demonstradas as partes do código mais importantes e interessantes, sendo que o código completo do programa poderá ser consultado no Anexo C. Os sinais que se pretendem criar terão um *duty-cycle* fixo de 50 % e uma frequência possível de ser alterada em código.

Dentro do ciclo *while(1u)* inserido na *main*, existem três porções de código importantes que serão demonstradas. A primeira a ser discutida, está presente na Figura 52.

```

if(on_off==1 && a==0)// Whenever on_off button
{

    a=1;

    Timer=dt;

    TIMER_SetTimeInterval(&TIMER_0,Timer*100);
    TIMER_Start(&TIMER_0);

}

```

Figura 52- Inicialização do *Timer* dos PWM's

Esta parte do código é responsável pela inicialização do *Timer*, em função do valor pré-definido, “dt”, que se trata no fundo do *deadtime* escolhido entre os sinais IN1 e IN2. É possível ainda verificar, a presença da variável “a”, que pode tomar como valores 0 ou 1. Esta variável permite que no ciclo contínuo esta condição seja realizada apenas uma vez. Ou seja, inicialmente o valor de a é 0, assim como o valor da variável “on\_off”, que está associada a um interruptor inserido na ferramenta do *Micrium* que se encontra inicialmente desligado. Apenas quando o interruptor é ligado (variável “on\_off” passa a 1), é que a condição *if* é executada, e, imediatamente a seguir o valor de “a” torna-se diferente de 0, passa para 1. Desta forma a condição é cumprida apenas uma única vez no ciclo infinito e não está constantemente a ser executada, sendo possível poupar alguns recursos do computador, tornando o código mais eficiente. Este conceito foi também adaptado nos programas mencionados anteriormente de criação do PWM, de variação do *duty-cycle*, e da tentativa de criação de *Phase-Shift* com *Timer* entre aplicações PWM do *DAVE*.

Posteriormente pretende-se também que, caso o interruptor se encontre desligado, o valor de “a” torne-se novamente 0, todos os sinais PWM desliguem e parem de ser criados, colocando todos os *Digital\_IO's* associados no estado lógico baixo e que o valor do tempo de contagem dê *reset* e a aplicação *Timer* pare. Na Figura 53, encontram-se presentes as ações de comando mencionadas anteriormente, quando se pretende desligar o interruptor.

```

if(on_off==0)// Turns down all signals
{
    a=0;
    DIGITAL_IO_SetOutputLow(&PWM_H1_1);
    DIGITAL_IO_SetOutputLow(&PWM_H1_2);
    DIGITAL_IO_SetOutputLow(&PWM_H2_1);
    DIGITAL_IO_SetOutputLow(&PWM_H2_2);

    TIMER_Stop(&TIMER_0);

    edge1=0;
    edge2=0;
    edge3=0;
}

```

Figura 53- Código de shut-down dos PWM's

Visualizando ainda a Figura 53, é possível verificar a presença das variáveis “edge1”, “edge2”, “edge3”. Estas variáveis serão utilizadas posteriormente, no programa desenvolvido, cujo seu valor pode variar entre 0 e 1 e o seu objetivo principal é distinguir os tempos de contagem associados a cada região de funcionamento, e permitir, que diferentes ações de comando sejam executadas, mesmo em certos cenários em que os tempos de contagem sejam iguais. Isto é algo cuja importância vai ser compreendida mais à frente. Finalmente a última porção de código, representada na Figura 54 desenvolvida ainda no ciclo contínuo da *main* passa pelo reajuste dos sinais PWM criados, em função da alteração e atualização do valor de desfasamento e/ou do *deadtime*. No fundo, esta parte do código, permite a alteração dinâmica e em tempo real, tanto do *Phase-Shift*, como do *deadtime*, sem ter de correr o programa do início, constantemente.

```

if(p_shift_time!=prev_p_shift || dt!=prev_dt)
{
    DIGITAL_IO_SetOutputLow(&PWM_H1_1);
    DIGITAL_IO_SetOutputLow(&PWM_H1_2);
    DIGITAL_IO_SetOutputLow(&PWM_H2_1);
    DIGITAL_IO_SetOutputLow(&PWM_H2_2);
    TIMER_Stop(&TIMER_0);
    prev_p_shift=p_shift_time;
    prev_dt=dt;

    a=0;
    edge1=0;
    edge2=0;
    edge3=0;
}

```

Figura 54- Código de atualização das variáveis de desfasamento

Como se pode observar pela Figura 54, esta parte do código é bastante semelhante à porção de código anterior, quando o interruptor “on\_off” se encontrava desligado. Os *Digital\_IO*'s passam para o estado lógico baixo, e o valor de todas as variáveis auxiliares “a”, “edge1”, “edge2”, “edge3” passam a 0. A única diferença face à secção anterior é que, sempre que o valor de *Phase-Shift* (“p\_shift\_time”), regulável por exemplo através de um *slider*, no *Micrium*, seja diferente do valor anterior (“prev\_p\_shift”), ou, exatamente o mesmo raciocínio, mas para o *deadtime* (“dt”), então o valor anterior tanto de *deadtime* como de *Phase-Shift*, vai ser igual ao novo valor atualizado. Este código permite fazer, no fundo, o *reset* dos sinais PWM's. Dado que o valor de “a”, vai igualar 0, então vai passar-se novamente para a primeira porção de código mencionada, em que os sinais PWM vão ser novamente criados, mas agora com o valor atualizado de desfasamento e/ou *deadtime*.

Dando por terminada a explicação das secções de código implementadas no ciclo *while* da *main*, os principais tópicos de relevo que serão apresentados nesta próxima parte do documento, passam pela explicação das regiões de funcionamento, e de que forma estas regiões influenciam a criação dos sinais PWM a serem implementados nas pontes-H. Neste sentido, o código que foi desenvolvido, com base na criação dos PWM desfasados e não desfasados, foi criado dentro da interrupção associada ao *trigger* do *Timer* e baseia-se num conjunto de condições *if* que, quando cumpridas, permitem alterar o estado sinais PWM e alterar o valor do tempo de contagem. Depois da verificação de todas as condições, o programa apresenta um conjunto de funções comuns já mencionadas anteriormente (*TIMER\_Stop*, *TIMER\_SetTimeInterval*, *TIMER\_Start*) que permitem dar *reset* do *Timer* e começar o novo tempo de contagem com o valor atualizado.

Antes de discutir e demonstrar o funcionamento do programa associado às diversas situações de funcionamento possível. É importante explicar o funcionamento e importância das variáveis auxiliares representadas por “edge1”, “edge2”, “edge3”. Estas variáveis variam entre 0 e 1, cujo principal objetivo é permitir que, no interior de uma dada região de funcionamento, caso o tempo de contagem associado a uma dada condição, iguale, o tempo de contagem do *timer* de outra condição inserida na mesma região, as ações de comando a serem desempenhadas sejam diferentes, ou seja, em intervalos de tempo iguais, pode ser necessário que um determinado sinal PWM vá de 0 para 1 e outro sinal vá de 0 para 1, num intervalo da mesma magnitude, conforme Figura 55, para o intervalo “dt”(sinal vermelho e amarelo respetivamente).

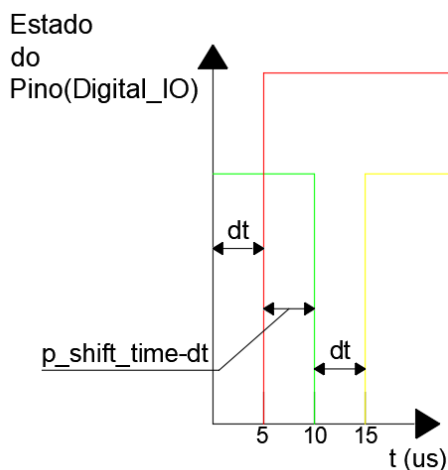


Figura 55-Sinais face a tempos de magnitude igual(“dt”)

Isto é importante, porque caso não exista maneira de distinguir os intervalos que apresentem a mesma magnitude no *Timer*, o programa não irá conseguir perceber quais as ações de comando que se pretendem ser executadas. Este raciocínio também esteve na base, de determinação das diferentes regiões de funcionamento, no entanto, o maior motivo que está na base das diferentes situações prende-se com a construção de diferentes sinais PWM, em função da região.

No desenvolvimento deste programa foram utilizadas estas três variáveis, já que na situação mais desfavorável, em que existe tanto desfasamento como um *deadtime*, foi possível determinar 6 tempos de contagem ao longo de um período completo, como poderá ser visualizado posteriormente na Figura 62. Desta forma, utilizando um sistema de numeração binário, com estas três variáveis é possível criar 8 estados diferentes, mesmo sendo preciso no máximo apenas 6, conforme a Tabela 8. No entanto não poderia ser menos que três já que, por exemplo, se utilizássemos apenas duas variáveis, como “edge1” e “edge2”, apenas seria possível criar 4 estados diferentes, o que não iria chegar.

Tabela 8- Estados do programa face às variáveis “edge”

EDGE1	EDGE2	EDGE3	Estados
0	0	0	Estado 0
0	0	1	Estado 1
0	1	0	Estado 2
0	1	1	Estado 3
1	0	0	Estado 4
1	0	1	Estado 5
1	1	0	-----
1	1	1	-----

A simbologia associada ao código do programa pode ser visualizada com maior detalhe na Tabela 9.

Tabela 9- Simbologia do código do programa

Variável do programa	Simbologia
a	Variável auxiliar de inicialização do programa
conv_p_shift	Variável que representa o <i>Phase-Shift</i> pretendido em us
dt	Variável que representa o <i>deadtime</i> em us
edge1/edge2/edge3	Variáveis auxiliares de distinção dos intervalos de tempo
f	Variável que representa a frequência dos sinais PWM em Hz
h_period	Variável que representa metade do periodo dos sinais PWM em us
period	Variável que representa o período dos sinais PWM em us
prev_dt	Variável que representa o valor desatualizado de <i>deadtime</i> em us
prev_p_shift	Variável que representa o valor desatualizado de <i>Phase-Shift</i> em us
p_shift_angle	Variável que representa o <i>Phase-Shift</i> pretendido em graus
p_shift_time	Variável que representa o <i>Phase-Shift</i> corrigido em us
prev_p_shift	Variável que representa o valor desatualizado de <i>Phase-Shift</i> em us
Timer	Variável que corresponde ao valor de tempo em us, a ser introduzido no temporizador do programa

### Situação 1 *Phase-Shift=0 & Deadtime=0*

Tal como referido anteriormente, nesta região de funcionamento, o desfasamento entre os sinais de ambas as pontes-H e o *deadtime* entre e os sinais a serem aplicados a IN1 e IN2 apresentam um valor nulo. Neste sentido, a Figura 56 abaixo, encontram-se representados todos os sinais desde o PWM\_H1\_1 até ao PWM\_H2\_2 expectáveis para esta situação.

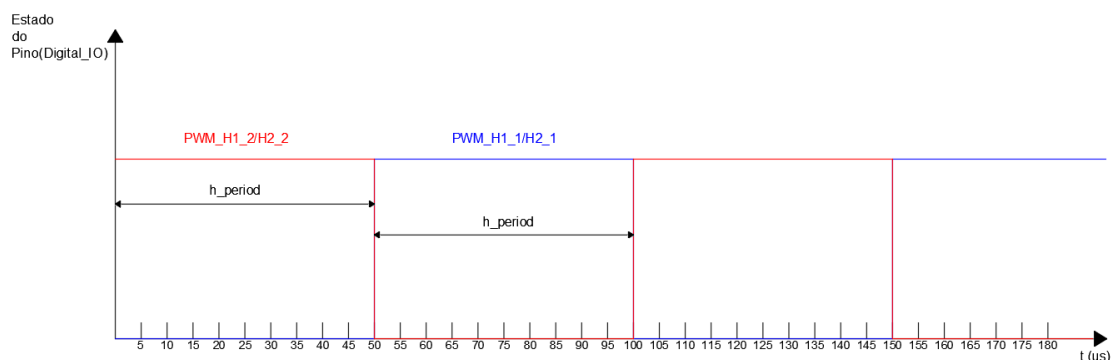


Figura 56- Sinais PWM pretendidos face à 1ª região de funcionamento

Dado que o desfasamento e o *deadtime* apresentam um valor nulo, tanto o sinal PWM\_H1\_1, como o sinal PWM\_H2\_1 apresentam a mesma estrutura, tal como os sinais PWM\_H1\_2 e PWM\_H2\_2.

A nível de código, esta situação foi a mais fácil de conseguir transpor para o programa, não existindo muitas nuances. Existem apenas, dois tempos de contagem num período e que são da mesma magnitude, “h\_period”.

A secção de código relacionada com esta região de funcionamento encontra-se de forma resumida na Tabela 10. Desta forma é possível perceber o que a secção do programa associada à região de funcionamento está a fazer com os sinais PWM, sintetizando a informação de uma forma mais compacta e simples.

Tabela 10- Resumo da secção de código associada à 1ª região de funcionamento

PWM	Estado Lógico dos PWM							
	Estado 0				Estado 1			
	Timer	edge1	edge2	edge3	Timer	edge1	edge2	edge3
	h_period	0	0	0	h_period	0	0	1
PWM_H1_1		Alto				Baixo		
PWM_H1_2		Baixo				Alto		
PWM_H2_1		Alto				Baixo		
PWM_H2_2		Baixo				Alto		

Pela visualização da Tabela percebe-se que o estado 1 é o inverso do estado 0, dado que a metade do período se pretende que o estado lógico dos PWM’s seja invertido face ao instante anterior. É importante ainda mencionar que a única variável que permite passar do Estado 0 para o Estado 1 é a variável “edge3”. Ou seja, aquilo que está a acontecer no programa é que no momento em que a condição *if* associada ao primeiro estado(Estado 0) é verificada, o valor lógico dos PWM’s pretendidos é alterado, mas para além disso a variável “edge3” é também alterada para 1, de modo a que na seguinte iteração se entre no Estado 1. Posteriormente, neste Estado 1, o valor lógico dos PWM’s é novamente alterado, contudo, o valor da variável “edge3” é atualizado novamente para 0, reiniciando o ciclo. O programa vai continuar nesta região, até que seja alterado uma das variáveis de controlo (*Phase-Shift* ou *deadtime*). Este raciocínio de mudança de estado em função das variáveis “edge” é transversal a todo o código desenvolvido.

Na Figura 57 é possível visualizar os sinais obtidos no osciloscópio entre os sinais IN1 de cada ponte (PWM\_H1\_1 e PWM\_H2\_1).

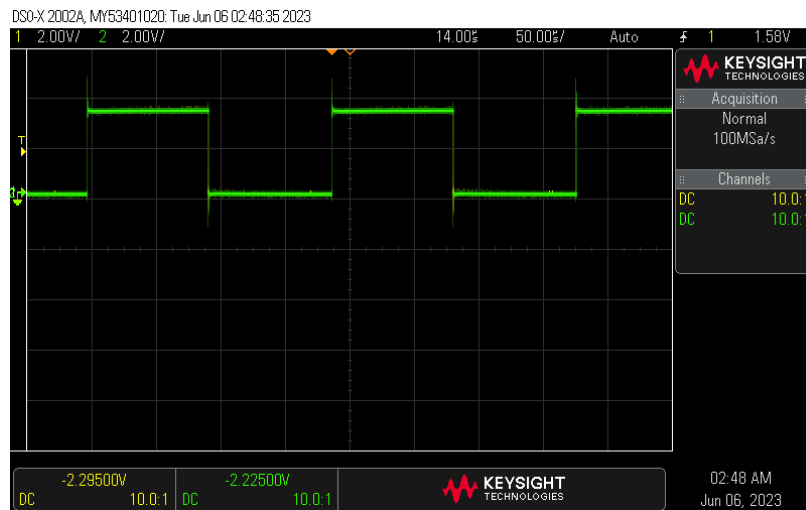


Figura 57- Sinais obtidos no osciloscópio para os sinais PWM\_H1\_1 e PWM\_H2\_1 na 1ª região de funcionamento

**Situação 2 Phase-Shift=0 & Deadtime!=0**

Esta situação é similar à primeira região de funcionamento, apenas com a nuance de que existe um *deadtime* entre os sinais IN1 associados ao primeiro braço de semicondutores e os sinais IN2 associados ao segundo braço de semicondutores. Desta forma, os sinais PWM a serem aplicados aos semicondutores que se esperam obter encontram-se representados na Figura 58.

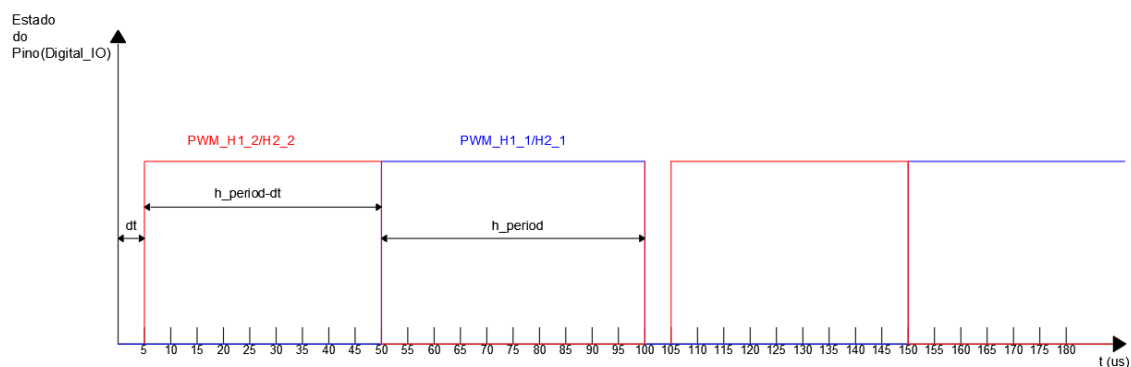


Figura 58- Sinais PWM pretendidos face à 2ª região de funcionamento

Como pode ser visualizado na Figura 58, existem 3 tempos de contagem diferentes num período aos quais estão associados 3 estados diferentes:

- “dt”(Estado 0 -> 0 0 0);
- “h\_period-dt”(Estado 1 -> 0 0 1);
- “h\_period”(Estado 2 -> 0 1 0).

Em função dos sinais PWM previstos obter foi desenvolvida a seguinte secção de código resumida que se encontra na Tabela 11.

Tabela 11- Resumo da secção de código associada à 2ª região de funcionamento

PWM	Estado Lógico dos PWM											
	Estado 0				Estado 1				Estado 2			
	Timer	edge1	edge2	edge3	Timer	edge1	edge2	edge3	Timer	edge1	edge2	edge3
	dt	0	0	0	h_period-dt-5	0	0	1	h_period	0	1	0
PWM_H1_1	Baixo				Alto				Baixo			
PWM_H1_2	Alto				Baixo				Baixo			
PWM_H2_1	Baixo				Alto				Baixo			
PWM_H2_2	Alto				Baixo				Baixo			

Existem dois pontos importantes que necessitam de ser mencionados. O primeiro é que todos os sinais começam em valor lógico baixo, e, como tal, de modo a utilizar outras funções para além de *SetOutputLow* e *SetOutputHigh*, decidiu-se utilizar a função *Toggle* que vai alterar o estado do pino do sinal PWM em função do valor anterior. O segundo ponto e, mais importante, é que a atualização do valor de *Timer*, e a constante verificação das condições *if*, leva a que exista um *offset* de 5 us face à ação de comando pretendida. Ou seja, supondo que se pretende que o *deadtime* seja de 5 us, na verdade, o *deadtime* real verificado no osciloscópio, será mais 5 us que o pretendido, portanto, 10 us. Isto é algo que é transversal a todo o programa, e, uma das principais limitações do mesmo.

Como é possível visualizar pela secção de código resumida representada na Tabela 11 e pelos sinais PWM previstos na Figura 58. Sempre que o tempo de contagem seja igual ao *deadtime* (dt - Estado 0), os sinais associados a IN2(PWM\_H1\_2 e PWM\_H2\_2), vão passar a 1(estado lógico alto) e o *Timer* vai ser atualizado para o valor “h\_period-dt-5”(Estado 1). Como é possível verificar, este *Timer* é ligeiramente diferente do que se tinha pensado inicialmente para o Estado 1(“h\_period-dt”). Ao reduzir o *Timer* deste estado em 5 us, é possível contrabalançar o efeito do *offset* de 5 us, permitindo que as frequências e características dos sinais se mantenham inalteradas. No tempo de contagem associado ao Estado 1, o valor dos sinais PWM associados a IN2 vai para 0(estado lógico baixo), e os sinais associados a IN1 vão passar para 1. Posteriormente, o *Timer* é atualizado para

“h\_period”(Estado 2). Neste estado os sinais associados a IN1 decaem para 0, e o tempo de contagem é atualizado novamente para “dt”, de forma a regressar novamente ao Estado 0, reiniciando o ciclo.

Na Figura 59 é possível visualizar os sinais obtidos para os dois braços de semicondutores de cada ponte IN1 e IN2, ou seja, por exemplo o PWM\_H1\_1 e PWM\_H1\_2.

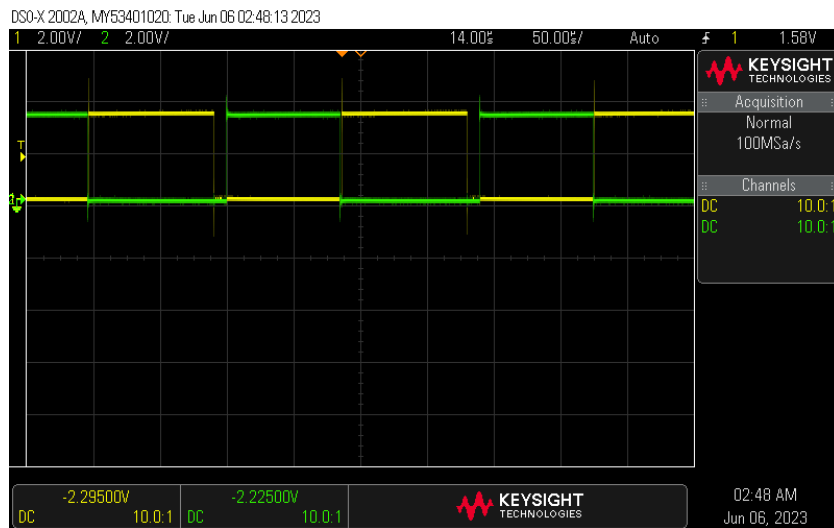


Figura 59- Sinais obtidos no osciloscópio para o PWM\_H1\_1 e PWM\_H1\_2 na 2ª região de funcionamento

### **Situação 3 Phase-Shift !=0 & Deadtime=0**

Nesta região de funcionamento o *deadtime* entre os sinais IN1 e IN2 é nulo, no entanto, existe um desfasamento entre os sinais a serem aplicados às duas pontes-H PWM\_H1 e PWM\_H2. Desta forma, os sinais aplicados aos semicondutores que se esperam obter encontram-se representados na Figura 60.

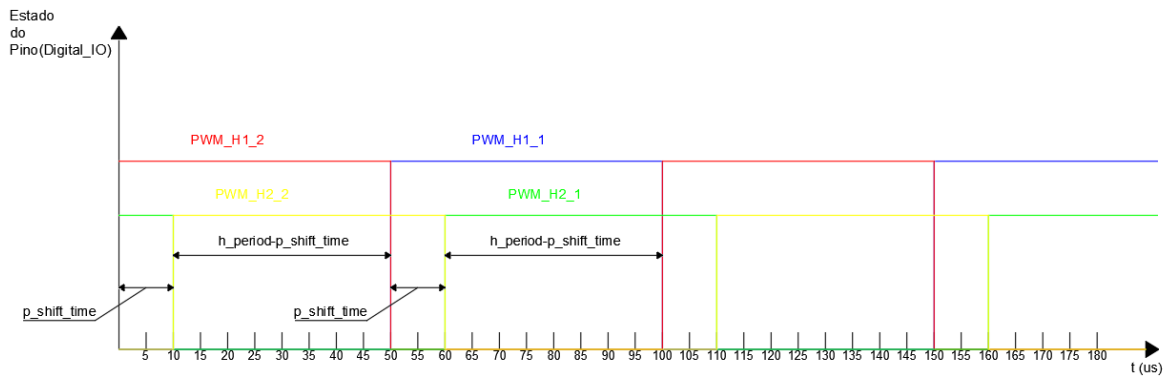


Figura 60- Sinais PWM pretendidos para a 3ª região de funcionamento

Como é possível visualizar na Figura 60, existem 4 tempos de contagem possíveis num período, que se encontram associados a 4 estados diferentes:

- “p\_shift\_time”(Estado 0 -> 0 0 0);
- “h\_period-p\_shift\_time”(Estado 1 -> 0 0 1);
- “p\_shift\_time”(Estado 2 -> 0 1 0);
- “h\_period-p\_shift\_time” (Estado 3 -> 0 1 1);

Teoricamente utilizando a função de *ToggleOutput* deveria ser possível utilizar ter unicamente 2 tempos e 2 estados, acontece que o valor lógico do estado dos pinos, no programa, é inicializado sempre no estado lógico baixo, mesmo que se configure manualmente na aplicação, que o valor do estado lógico dos pinos associados a PWM\_H1\_2 e PWM\_H2\_2(IN2) seja alto. A alternativa passaria por forçar em código no início do programa, na main, o estado lógico elevado destes pinos, no entanto, essa alternativa acarreta alguns problemas, em função da região de funcionamento, dado que nem sempre se pretende, que o valor lógico de ambos estes pinos iniciem com o valor lógico elevado.

Na Tabela 12, é possível visualizar de forma resumida o funcionamento dos PWM's face a esta terceira região de funcionamento.

Tabela 12- Resumo da secção de código associada à 3ª região de funcionamento

Estado Lógico dos PWM												
PWM	Estado 0			Estado 1			Estado 2			Estado 3		
	Timer	edg e1	edg e2	edg e3	Timer	edg e1	edg e2	edg e3	Timer	edg e1	edg e2	edg e3
	p_shift_t ime	0	0	0	h_period - p_shift_t ime	0	0	1	p_shift_t ime	0	1	0
PWM_H 1_1	Baixo			Alto			Alto			Baixo		
PWM_H 1_2	Alto			Baixo			Baixo			Alto		
PWM_H 2_1	Baixo			Baixo			Alto			Alto		
PWM_H 2_2	Alto			Alto			Baixo			Baixo		

Nesta secção do programa, e, de forma, semelhante à primeira situação, o *Timer* é iniciado com valor 0, o que corresponde ao valor de *deadtime* inicial, e é unicamente atualizado para o valor de *Phase-Shift* pretendido (“p\_shift\_time”), correspondendo ao primeiro estado (Estado 0). Neste estado, o PWM associado a IN1 da segunda ponte (PWM\_H2\_1) vai para 0 e o PWM associado a IN2 da segunda ponte (PWM\_H2\_2) vai para 1, o *Timer* é atualizado para “h\_period-p\_shift\_time” (Estado 1). Neste estado o PWM associado a IN2 da primeira ponte (PWM\_H1\_2) é colocado a 0 e o PWM associado a IN1 da primeira ponte, (PWM\_H1\_1) é colocado a 1, o *Timer* é atualizado novamente para “p\_shift\_time”, só que agora corresponde ao Estado 2. Este estado é no fundo, o inverso do Estado 0, PWM H2\_2 passa para 0 e o PWM\_H2\_1 passa para 1 e o *Timer* atualiza novamente para o valor “h\_period-p\_shift\_time”, entrando no último estado desta região de funcionamento (Estado 3). Este último estado, corresponde ao inverso do Estado 1, em que o PWM\_H1\_1 vai para 0 e o PWM H1\_2 vai para 1, posteriormente o valor de *Timer* é novamente “p\_shift\_time”, e as variáveis “edge2” e “edge3” são alteradas para 0, permitindo regressar ao primeiro estado (Estado 0), fechando o ciclo.

Na Figura 61 é possível visualizar o desfasamento entre os sinais IN1 de cada ponte.

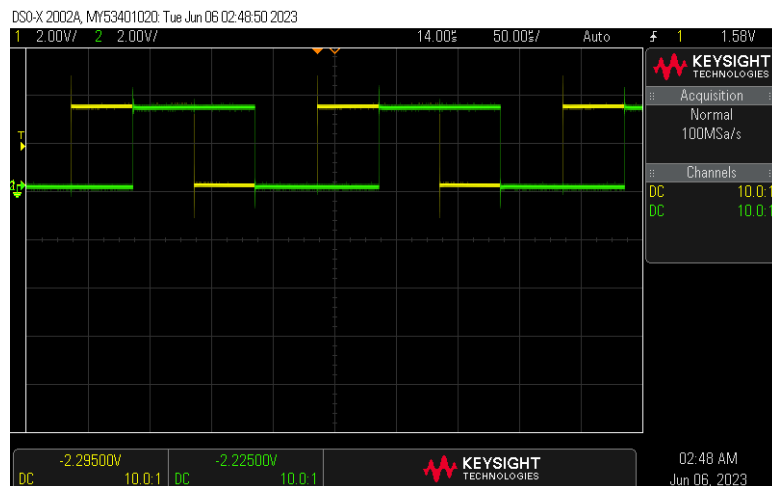


Figura 61- Sinais obtidos no osciloscópio do desfasamento entre o PWM\_H1\_1 e PWM\_H2\_1

A secção demonstrada para a terceira região de funcionamento, foi desenvolvida tendo por base, que o valor de *Phase-Shift* pretendido pelo utilizador é maior que 0, permitindo que os sinais aplicados aos semicondutores da segunda ponte estejam em atraso em relação aos sinais aplicados à primeira ponte. Contudo, o programa também permite, que o utilizador coloque um valor negativo, ocorrendo o inverso, em que no fundo os sinais PWM da primeira ponte estão em atraso, em relação aos sinais aplicados à segunda ponte. Esta secção de código pode ser visualizada com maior detalhe no Anexo C, onde está representado todo o código do programa.

É importante ainda mencionar que, existe uma zona de insensibilidade do *Timer*, em que as ações de comando pretendidas simplesmente não ocorrem. Esta zona de insensibilidade existe, quando o valor de tempo de contagem do *Timer* está entre 1 a 4 us, o que corresponde à segunda principal limitação do programa.

#### **Situação 4 *Phase-Shift* !=0 & *Deadtime* !=0**

Esta região de funcionamento é a última região de funcionamento do programa desenvolvido, em que existe um desfasamento entre os sinais aplicados às duas pontes-H e um *deadtime* entre IN1 e IN2. Os sinais previstos para esta região podem ser visualizados com maior detalhe, na Figura 62.

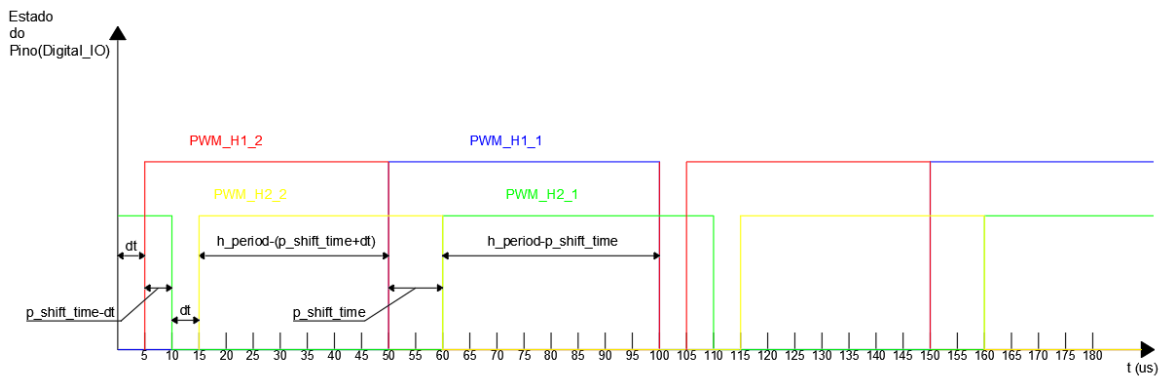


Figura 62- Sinais PWM pretendidos face à 4ª região de funcionamento

Como é possível observar pela Figura 62, existem 6 tempos possíveis ao longo de um período, aos quais estão associados 6 estados diferentes:

- “dt” (Estado 0 -> 0 0 0);
- “p\_shift\_time-dt” (Estado 1 -> 0 0 1);
- “dt” (Estado 2 -> 0 1 0);
- “h\_period-(p\_shift\_time+dt)” (Estado 3 -> 0 1 1);
- “p\_shift\_time”(Estado 4 -> 1 0 0);
- “h\_period- p\_shift\_time”(Estado 5 -> 1 0 1);

Esta situação corresponde à situação mais exigente, no programa e a que levou sobretudo, à distinção entre os tempos de contagem, com base nas três variáveis auxiliares, já que sem a presença destas variáveis, em algumas situações, o *Timer* iria ter valores iguais, mas diferentes ações de comando pretendidas, algo que o programa não iria conseguir ler.

A Tabela 13 resume a secção de código desenvolvida para esta região de funcionamento.

Tabela 13- Resumo da secção de código associada à 4ª região de funcionamento

Estado Lógico dos PWM						
Estado 5	Estado 4	Estado 3	Estado 2	Estado 1	Estado 0	PWM
edge edge edge 3 2 1 1 0 1 h_period- p_shift_time	edge edge edge 3 2 1 0 0 1 p_shift_time	edge edge edge 3 2 1 1 1 0 h_period- (p_shift_time+dt+5)	edge edge edge 3 2 1 0 1 0 dt	edge edge edge 3 2 1 1 0 0 p_shift_time- dt-5	edge edge edge 3 2 1 0 0 0 dt	PWM_H1_1 PWM_H1_2 PWM_H2_1 PWM_H2_2
Baixo	Alto	Alto	Baixo	Baixo	Baixo	
Baixo	Baixo	Baixo	Alto	Alto	Alto	
Alto	Alto	Baixo	Baixo	Baixo	Alto	
Baixo	Baixo	Alto	Alto	Baixo	Baixo	

Nesta região de funcionamento, o valor de contagem de tempo é inicialmente “dt”(Estado 0). Quando o *Timer* atinge este valor, o sinal PWM H1\_2, vai para 1, e o novo valor de tempo passa para “p\_shift\_time-dt-5”(Estado 1). Neste estado o sinal PWM\_H2\_1 passa para 0 e o novo valor de tempo é novamente “dt”, só que agora corresponde ao Estado 2, com a atualização das variáveis “edge2” e “edge3” para 1 e 0, respetivamente. Posteriormente, neste estado o sinal PWM\_H2\_2 é colocado a 1 e o *Timer* atualiza para o valor de “h\_period-(p\_shift\_time+dt+5)”, passando para o Estado 3. Neste estado, o PWM\_H1\_2 que anteriormente, estava a 1, passa para 0 e o sinal PWM\_H1\_1 é colocado no estado lógico alto, o *Timer* atualiza para “p\_shift\_time” que corresponde ao Estado 4. No Estado 4 o sinal PWM\_H2\_2 é colocado a 0 e o sinal PWM\_H2\_1 passa para 1. O valor do tempo de contagem é atualizado para “h\_period-p\_shift”, o que corresponde ao último estado(Estado 5 -> 1 0 1). Neste último estado o PWM\_H1\_1, é colocado a 0 e o tempo é modificado para “dt”, que corresponde ao Estado 0, em que o valor das variáveis “edge”1 e “edge3”, é alterado para 0, finalizando um período e reiniciando o ciclo.

Embora as tabelas apresentadas resumam as secções de código desenvolvidas no programa para as diversas situações de funcionamento, não deixa de ser importante consultar o anexo C para obter mais detalhes sobre o código do programa.

Dado que a situação de funcionamento 4 é uma combinação das regiões de funcionamento 2 e 3, a Figura 59 e Figura 61 traduzem igualmente os sinais obtidos nesta região, tanto de *deadtime* como de desfasamento.

Como é possível observar na Tabela 13, o tempo de contagem associado ao Estado 3 (“h\_period-(p\_shift\_time+dt+5)”) é ligeiramente diferente do que se tinha inicialmente pensado (“h\_period-(p\_shift\_time+dt)”), pelas mesmas razões enunciadas na Situação 2. Da mesma forma, o tempo associado ao Estado 1 de “p\_shift\_time-dt-5” também é ligeiramente diferente. Isto acontece devido ao *offset* de 5us, mas sobretudo, para garantir que o desfasamento entre os sinais é simétrico em todo o período. Ou seja, caso a redução de 5us não fosse considerada para o tempo de contagem associado ao Estado 1, aquilo que iria acontecer é que os sinais aplicados à segunda ponte-H, estariam atrasados face aos sinais da primeira ponte, 5 us a mais na transição de 0 para 1, quando comparado com a transição de 1 para 0, conforme Figura 63.

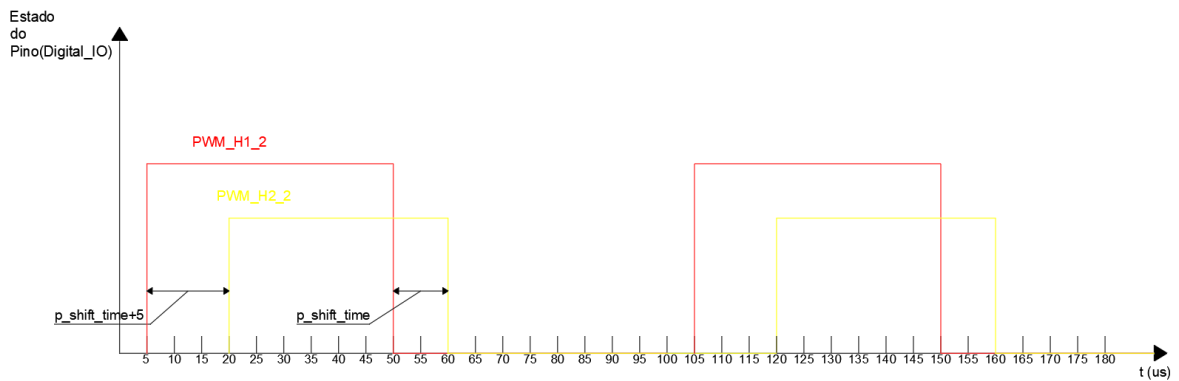


Figura 63- Desfasamento de sinais assimétrico

Tal como na situação de funcionamento 3 o utilizador também pode inserir um tempo negativo de desfasamento, que no fundo fará com que os sinais aplicáveis à primeira ponte-H, estejam em atraso face aos sinais aplicados à segunda-ponte.

### **Otimização do programa**

Com a finalização da explicação das diversas regiões de funcionamento, respetivos sinais PWM e o código desenvolvido no programa. Foi também importante otimizar algumas secções do código e tornar o programa, mais acessível para o utilizador. Neste sentido, algo que se pensou para este projeto, foi utilizar para o controlo do desfasamento entre as pontes-H, em vez de um tempo, um ângulo em graus, para que seja mais compreensível para o utilizador e que, o mesmo, tenha uma perceção mais detalhada do que pretende fazer, independentemente da unidade da grandeza temporal (us, ns etc) do sinal e respetiva frequência. Neste sentido a secção de código do programa, representada na Figura 64, visa tornar o ângulo de desfasamento entre as pontes-H, na variável que o utilizador pode diretamente controlar e transformar este ângulo introduzido pelo utilizador, no seu respetivo tempo associado em função da frequência pretendida para os sinais, para que possa ser utilizado no resto do programa de forma integral e que já tenha em consideração o *offset* de 5 us.

```

conv_p_shift = round(p_shift_angle*(1/f)/360*1000000);
if(conv_p_shift>=10)
{
    p_shift_time=conv_p_shift-5;
}
else if(conv_p_shift<=-10)
{
    p_shift_time=conv_p_shift+5;
}
else
{
    p_shift_time=0;
}
h_period=round((1/f)/2*1000000)-10;

```

Figura 64- Código de transformação e correção dos tempos introduzidos no *Timer*

Visualizando o código, na primeira linha de código o ângulo de desfasamento pretendido é transformado num tempo em microssegundos(us) em função da frequência. Posteriormente, o tempo é submetido num conjunto de condições *if* que garantem que o valor de *Phase-Shift*, na contagem de tempo na aplicação do *Timer*, nunca entre na zona de insensibilidade. No interior dessas condições o valor de tempo induzido pelo utilizador é corrigido em função do *offset* de 5 us e, na parte final, o valor de “h\_period” que é utilizado posteriormente no programa, é também calculado em função da frequência pretendida e do *offset*. Como existe um *offset* do sinal na transição de 0 para 1 e de 1 para 0, o valor a ser inserido no *Timer* tem de ser reduzido em 10 us, para efetuar a correção. Desta forma, através desta secção de código todos os valores que o utilizador digite ou altere na variável de *Phase-Shift*, vão ser sempre os valores reais que ele vai observar e estar à espera no osciloscópio, apesar das limitações subjacentes do programa.

Por outro lado, e pegando agora na vertente da frequência, embora seja possível que o utilizador escolha a frequência dos sinais conforme desejar, a verdade é que quanto maior for o valor de frequência, mais a zona de insensibilidade entre 1 a 4 us irá fazer-se sentir. Neste sentido supondo que a frequência é de 10 kHz, o período são 100 us, e  $\frac{1}{4}$  do período que corresponde ao intervalo de funcionamento do *Phase-Shift*, são 25 us. Isto significa que para sinais com esta frequência a zona de insensibilidade assume no máximo cerca de 16 % do intervalo de funcionamento do *Phase-Shift*, o que já se torna notável, mas é na mesma possível regular o desfasamento com facilidade. Deste modo, e embora a ponte-H consiga comutar a frequências até 30 kHz, recomenda-se, em função da testagem de diferentes valores, que a frequência esteja entre 1000 e 10000 Hz, sendo que, quanto menor for o valor de frequência, melhor será o controlo do *Phase-Shift*, porque a zona de insensibilidade torna-

se menos notória. A Figura 65 demonstra uma representação mais exata da gama de frequências operáveis face à zona de insensibilidade.

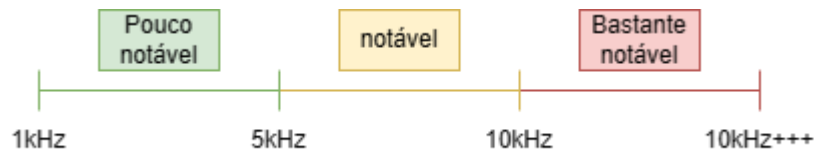


Figura 65- Gama de frequências operáveis no programa face à zona de insensibilidade

Como é possível observar pela Figura 65 a frequência de 5000 Hz mencionada anteriormente, é um valor perfeitamente aceitável para a operação do conversor, no qual a zona de insensibilidade do tempo de contagem, em prol desta frequência ainda é pouco notável.

### Interface do Micrium

O *Micrium* é no fundo a plataforma, onde o utilizador pode fazer as alterações que pretender de *Phase-Shift*, *deadtime* e até frequência, sem ter de aceder ao código, e onde é possível alterar o valor das variáveis de forma dinâmica e em tempo real. A Figura 66 ilustra a interface criada para o utilizador controlar.

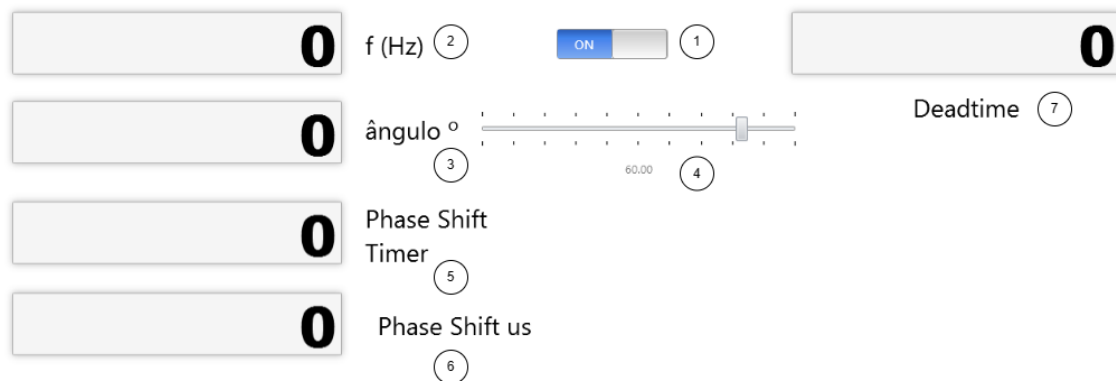


Figura 66- HMI do *Micrium*

Observando a Figura 66, e esclarecendo em maior detalhe as funcionalidades da interface:

- O botão interruptor em 1, permite ligar ou desligar todos os sinais a serem aplicados às pontes-H, e encontra-se associado à variável “on\_off” do código do programa.
- A caixa de texto em 2, representa a frequência dos sinais a serem implementados, correspondendo à variável “f”;

- A caixa de texto em 3, representa o ângulo de desfasamento entre as duas pontes-H, pretendido pelo utilizador e cujo valor pode ser alterado na própria caixa de texto. A variável associada é o “p\_shift\_angle”;
- O *slider* em 4, representa a mesma variável de controlo em 3, só que cujo valor pode ser alterado no *slider* num intervalo de -90 a +90 °.
- A caixa de texto em 5, representa o *Phase-Shift* dos sinais, mas em microssegundos(us), e é no fundo o valor corrigido a ser aplicado ao *Timer*, cuja variável associada é “p\_shift\_time”;
- A caixa de texto em 6, representa o valor esperado e real do desfasamento dos sinais, em us, que é também possível visualizar no osciloscópio. A variável associada é “conv\_p\_shift”;
- A caixa de texto em 7, representa o *deadtime* entre os sinais a serem aplicados aos dois braços de semicondutores, IN1 e IN2, cuja variável associada é “dt”;

### **Pontos finais do controlo do Phase-Shift no DAVE**

Embora a criação de desfasamento seja algo teoricamente simples, no qual um determinado sinal se encontra atrasado ou adiantado no tempo face a outro, a verdade é que todo o processo de criação do *Phase-Shift*, revelou ser algo mais complexo do que inicialmente se estava à espera, não tanto pela criação do *Phase-Shift*, em si, mas mais propriamente pelo cumprimento das restrições mencionadas anteriormente de variação dinâmica da variável de controlo e do sincronismo sempre constante entre sinais, algo que foi demonstrado pelas tentativas falhadas elencadas anteriormente. De um modo geral e resumido, os pontos positivos e limitações do programa desenvolvido podem ser visualizados com maior detalhe na Tabela 14.

Tabela 14- Caracterização do programa face aos seus pontos positivos e limitações

Pontos Positivos	Limitações
<p>Variação dinâmica e em tempo real das variáveis de controlo</p> <p>Sincronismo sempre presente e constante entre os sinais</p> <p>Simplicidade de variação do <i>Phase-Shift</i>(ângulo)</p> <p>Possibilidade de criação de um desfasamento positivo e negativo entre os sinais</p>	<p>Existência de um <i>offset</i> de 5 us entre ação pretendida e a ação de facto, implementada</p> <p>Zona de insensibilidade/instabilidade quando o valor do tempo de contagem introduzido no <i>Timer</i> se encontra entre 1 a 4 us</p>

Na prática, as regiões de funcionamento que serão fundamentais para a operação do conversor, são a primeira região de funcionamento, onde o desfasamento entre sinais a serem aplicados às pontes-H é nulo, bem como o *deadtime* e a terceira região onde existe *Phase-Shift* e o *deadtime* é também nulo. Isto acontece porque as pontes a serem utilizadas no projeto, já têm drivers associados que permitem gerar um *deadtime*, levando a que os semicondutores de cada braço nunca estejam em funcionamento, ao mesmo tempo. O que não invalida, a utilização das restantes situações de funcionamento, para efeitos experimentais ou em casos em que a ponte ser utilizada seja diferente, ou sejam utilizados semicondutores isoladamente. No entanto é preciso ter consciência de que o *deadtime* devido às limitações do programa apenas permite valores iguais ou acima de 5 us, o que para muitas aplicações pode ser bastante elevado.

#### 4.2.2 SIMULAÇÃO DO CONTROLO DE *PHASE-SHIFT* NO PLECS

No que diz respeito à simulação do controlo do *Phase-Shift* no *PLECS*, um dos maiores objetivos delineados, passou por tentar que a simulação fosse o mais parecido possível com o programa desenvolvido no *DAVE*. O objetivo tal como no programa, é criar um desfasamento entre as duas pontes-H, tendo como entrada um ângulo. Neste sentido, a Figura 67 representa a topologia do conversor criada para o DAB.

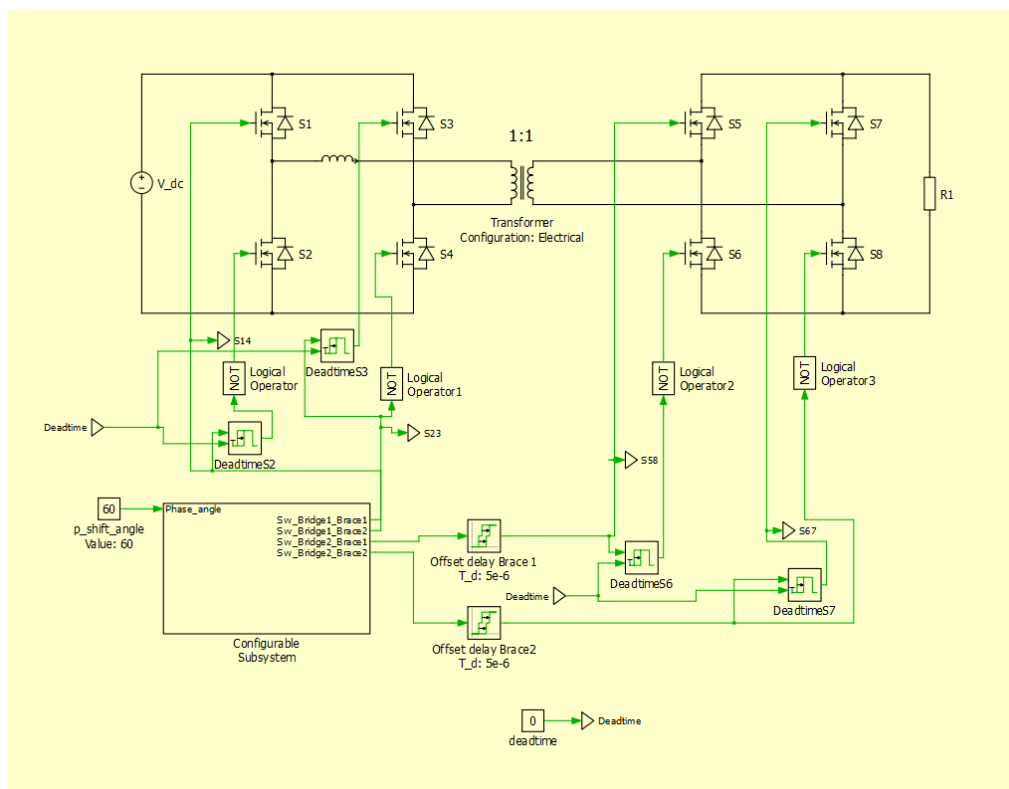


Figura 67- Esquema do conversor com controlo do *Phase-Shift*

Na Figura 67, é possível observar, para além dos componentes associados ao circuito de potência do conversor, os sinais de comando que são atribuídos aos semicondutores e que permitem criar o *Phase-Shift*. Como é possível observar pela Figura, existe um bloco, denominado por *configurable subsystem*, que é, no fundo o bloco que vai permitir através de um ângulo como entrada, gerar os diversos sinais a serem aplicados aos semicondutores das pontes-H, em que os sinais associados à segunda ponte estarão desfasados em relação à primeira. A configuração que está no interior deste bloco pode ser visualizada com maior detalhe na Figura 68. Posteriormente os sinais a serem aplicados aos braços de semicondutores da segunda ponte, de forma a representar o *offset* de 5 us do programa criado, passam pelo bloco presente na Figura 67, como *offset delay brace 1 e brace 2*, que no fundo criará um desfasamento dos sinais da segunda ponte, em 5us, ou seja, supondo que não existia correção do valor de *Phase-Shift*, se o tempo de desfasamento entre sinais fosse de 50 us, então na verdade seria os 50 mais o *offset* de 5us, ou seja 55 us. Desta forma é possível replicar em alguma medida, aquilo que acontecia no programa se o *Phase-Shift* introduzido no *Timer*, não fosse corrigido.

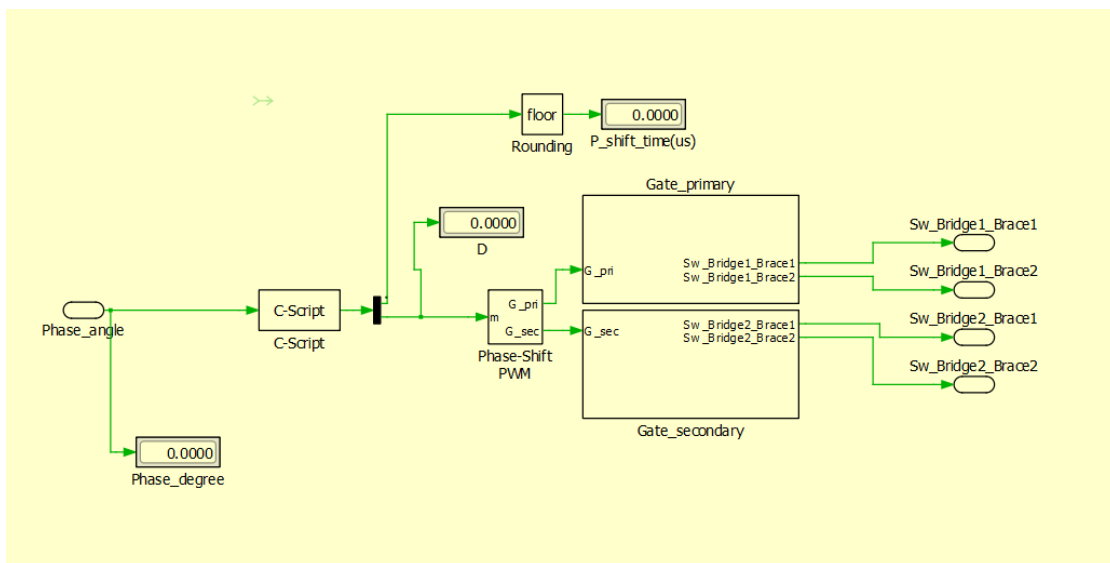


Figura 68- Esquema do bloco de configuração e controlo do *Phase-Shift* e criação dos PWM's

Na Figura 68, o ângulo implementado pelo utilizador, como entrada no bloco de subsistema vai ser transformado através do bloco *C-Script*, em duas saídas:

- O valor de desfasamento pretendido na sua vertente temporal, em  $us(p\_shift\_time(us))$ ;
- O índice de *Phase-Shift*,  $D$ , visualizado no capítulo anterior, na parte da dedução matemática, que não é nada mais, nada menos que o *Phase-Shift* em função de metade do período( $D$ );

O código criado, no bloco *C-Script*, pode ser visualizado em maior detalhe na Figura 69.

```

1
2
3
4 p_shift_angle=Input(0);
5
6 intended_p_shift=round(p_shift_angle*(1/f)/360*1000000);
7 real_p_shift=intended_p_shift-5;
8 period=1/f*1000000;
9 h_period=period/2.0F;
10 p_shift_pu=real_p_shift/h_period;
11 Output(0)=intended_p_shift;
12 Output(1)=p_shift_pu;

```

Figura 69- Código de transformação do ângulo de *Phase-Shift* em  $D$ (Valor de *Phase-Shift* percentual)

Neste pequeno código, o ângulo de desfasamento de entrada (“p\_shift\_angle”) pretendido é convertido na sua vertente temporal, em  $us$  (“intended\_p\_shift”), que é no fundo o tempo real e que se espera obter no osciloscópio. Seguidamente, este tempo é corrigido (“real\_p\_shift”), de forma a contrabalançar o efeito do *offset*. Olhando para a vertente do programa no *DAVE*, este é o tempo que é de facto implementado no *Timer*. Com este tempo e sabendo qual o valor que corresponde a metade do período do sinal (“h\_period”) foi possível determinar o índice de *Phase-Shift*, representado pela variável “p\_shift\_pu”(D). O valor de desfasamento pretendido e o índice de *Phase-Shift* são, no fundo as variáveis que correspondem às saídas do bloco *C-script*, como mencionado anteriormente. Posteriormente os blocos de *Phase-Shift*, *Gate\_primary* e *Gate\_secondary* vão permitir criar os sinais PWM a serem aplicados a cada uma das pontes-H, sendo que o primeiro bloco vai gerar o desfasamento entre as duas pontes e os dois segundos blocos vão criar na sua saída os sinais IN1 e IN2, a serem aplicados a cada braço de semicondutores de cada ponte-H, em função do desfasamento. O *Gate\_primary* vai criar os sinais IN1 e IN2 associados à primeira ponte, e o *gate\_secondary* vai criar os mesmos sinais, mas desfasados e aplicáveis à segunda ponte.

Na Figura 70 é possível visualizar os sinais IN1 e IN2 associados a cada uma das pontes, com um desfasamento de  $90^\circ$ .

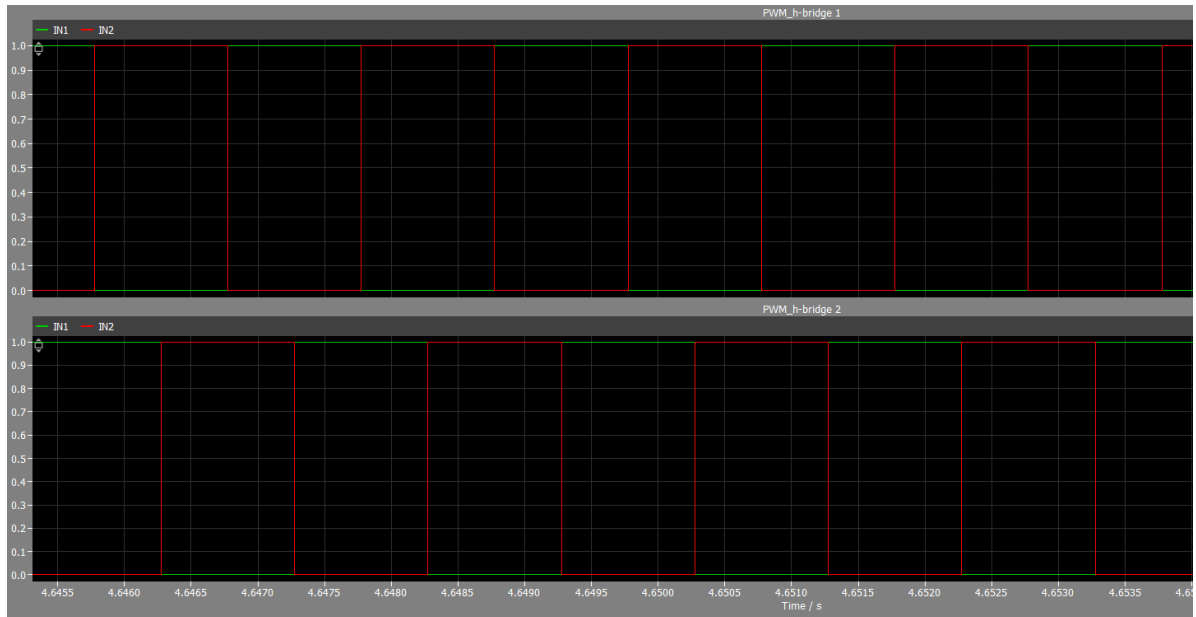


Figura 70- Desfasamento de  $90^\circ$  entre os sinais IN1 e IN2 de cada ponte. Em cima: primeira ponte.  
Em baixo: segunda ponte

### 4.3 TESTES PRÁTICOS DA PONTE-H

Este subcapítulo tem como principal objetivo, apresentar todos os testes práticos que foram efetuados com a ponte-H, de modo a caracterizar com maior detalhe o seu funcionamento, as perdas e o seu rendimento.

As atividades laboratoriais conduzidas foram as seguintes:

- Determinação das perdas de condução da ponte-H;
- Determinação das perdas de comutação e eficiência da ponte;
- Quantificação do *deadtime* da ponte-H;

Estas atividades serão explicadas com maior detalhe nas subsecções seguintes.

#### 4.3.1 PERDAS DE CONDUÇÃO

A determinação das perdas de condução, é um fator importante para a caracterização da ponte-H, pois influencia a eficiência da ponte e a circulação de corrente no circuito. Como referido anteriormente, estas perdas refletem a potência que é dissipada nos semicondutores, no momento de condução. Ou seja, aquilo que acontece é que, quando os semicondutores se

encontram ligados, existe uma diferença de potencial diferente de 0, nos terminais do mesmo entre o coletor e o emissor ( $V_{ce}$ ). Esta diferença de potencial existe, porque ao contrário do modelo ideal, os semicondutores reais, quando conduzem apresentam uma resistência associada ( $R_{on}$ ).

Numa primeira parte, a atividade foi efetuada, segundo o esquema representado na Figura 71, com uma resistência entre o OUT1 e OUT2 da ponte, em que os semicondutores S1 e S4 estão sempre ligados.

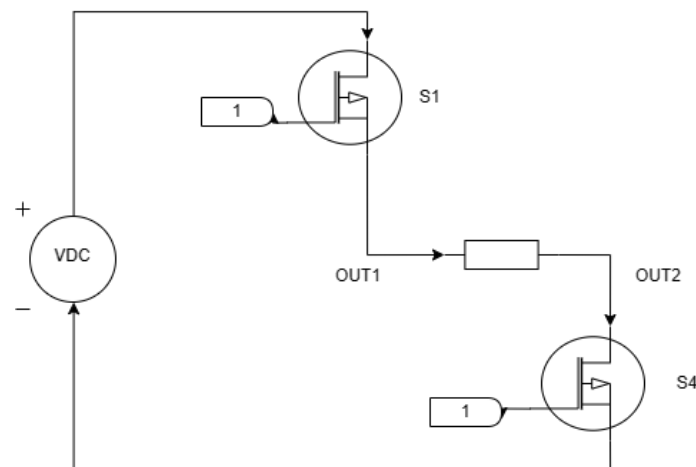


Figura 71- Esquema do teste prático das perdas de condução

O teste prático foi conduzido primeiramente, com uma tensão aplicada ao circuito de 15 V, por ser a tensão máxima presente no conversor DAB, e com um módulo de 3 resistências em paralelo, presente no laboratório cujo valor podia variar entre 22 a 7,33  $\Omega$ . Posteriormente o teste foi efetuado com outros valores de tensão que se situavam na gama de operação do conversor, 10 e 5 V.

Para conseguir obter o valor das perdas de condução, foi medido o valor de tensão na resistência entre OUT1 e OUT2 ( $V_r$ ). Posteriormente, com o valor de tensão na resistência e a tensão da fonte ( $V_f$ ), foi possível calcular a tensão entre o coletor e o emissor ( $V_{ce}$ ) de cada semicondutor, representada na equação (27).

$$V_{ce} = \frac{V_f - V_r}{2} \quad (27)$$

Através da tensão  $V_{ce}$  e da corrente no circuito ( $I_c$ ) que é igual à corrente na resistência ( $I_r$ ), calculou-se as perdas de condução do semicondutor, conforme a expressão (28):

$$perdas\ de\ condução = V_{ce} \cdot I_c \quad (28)$$

Com os valores de tensão no semicondutor e a corrente no circuito foi criado o gráfico presente na Figura 72, para os diferentes valores de tensão aplicados ao circuito.

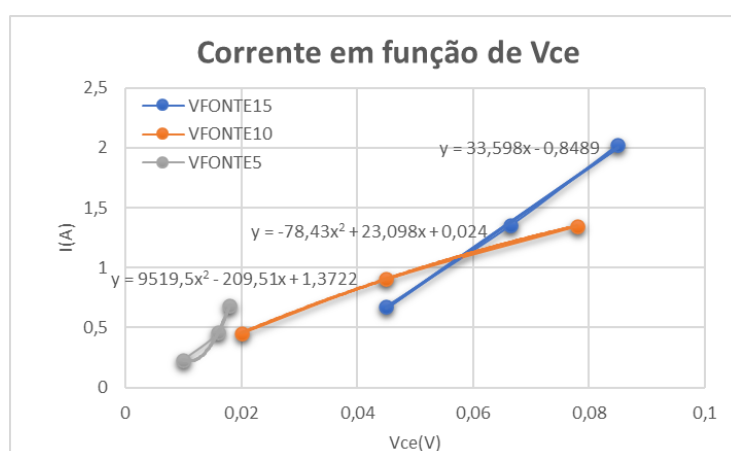


Figura 72- Corrente no circuito face à tensão no semicondutor

As expressões presentes na Figura 72, correspondem à linearização dos pontos numa função quadrática.

Como referido anteriormente, nesta primeira parte, para cada valor de resistência, os semicondutores estavam ambos ligados por um período de tempo indefinido, neste sentido tanto a resistência no circuito, como os semicondutores da ponte estavam quentes no final da atividade, o que significa que embora o ensaio tenha sido conduzido a uma temperatura ambiente de 25 °C, esta não era de todo, a temperatura dos semicondutores, pelo que parte das perdas condução obtidas e restantes resultados foram alterados por conta deste período de tempo indefinido. Neste sentido foi sugerido que, em vez, dos semicondutores se encontrarem permanentemente ligados num tempo indefinido, estariam apenas ligados num período suficientemente curto, como 10 us, de modo que tanto a temperatura ambiente, como as temperaturas dos semicondutores, fossem praticamente iguais. Desta forma, foi criado um

pequeno programa no *DAVE*, usando um *Timer*, que iria ligar o *Digital\_IO* associado a IN1 e que ao fim de 10 us, iria desligar.

Os valores das perdas de condução obtidas foram superiores, relativamente ao procedimento anterior, dado existir uma maior diferença entre a tensão na resistência e a tensão na fonte. Com o valor da tensão *Vce* e a corrente no circuito, foi possível obter o gráfico presente na Figura 73.

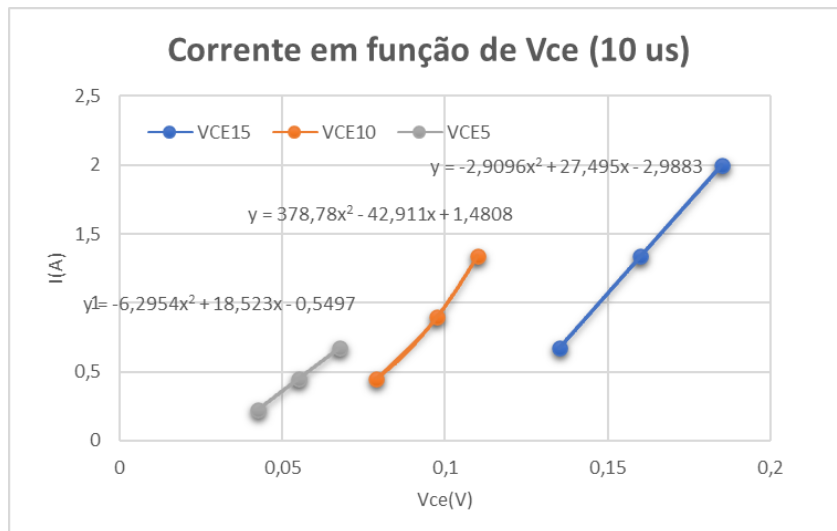


Figura 73- Corrente em função da tensão no semiconductor no intervalo de 10 us

O declive das retas formados pelos pontos de interesse associado a cada valor de resistência de 22 a 7,33(nesta ordem), é bastante mais acentuado, dado que existe uma maior discrepância de valores de tensão e corrente sempre que o valor da resistência desce. No entanto, os pontos estão mais alinhados com a função linearizada quando comparado com a Figura 72, e a curva aproxima-se bastante mais daquilo que se espera na realidade.

#### 4.3.2 PERDAS DE COMUTAÇÃO E RENDIMENTO

O segundo ensaio passou por determinar os valores das perdas de comutação para os diferentes valores possíveis de resistência (22, 11, 7,33 Ω) para uma tensão de entrada de 15V e em função de diferentes valores de frequência, para no final traçar um gráfico de relação entre as perdas de comutação e frequência. Com as perdas de comutação calculadas foi possível também obter o rendimento da ponte-H. A Figura 74 abaixo, representa no fundo o esquema de ligações deste ensaio.

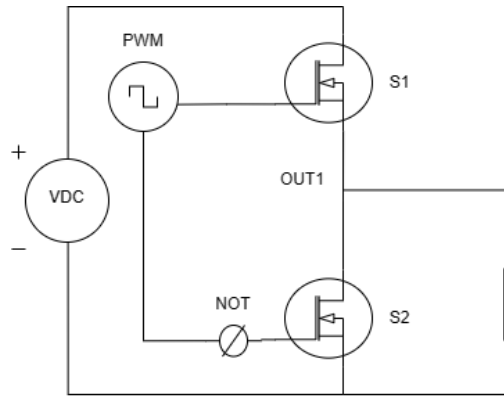


Figura 74- Esquema do ensaio das perdas de comutação

Neste ensaio, foi aplicado um sinal PWM ao primeiro braço de semicondutores, correspondente ao sinal IN1, com uma frequência variável entre 5 a 30 kHz (máximo que a ponte-H permite) e um *duty-cycle* de 50 %. A resistência foi colocada entre o OUT1 e a massa. Neste ensaio mediu-se a tensão na resistência ( $V_r$ ), a tensão no primeiro semicondutor S1 ( $V_{ce}$ ) e a corrente na fonte ( $I_f$ ). Com estes valores foi possível determinar as perdas de comutação e o rendimento da ponte-H.

As perdas de comutação tratam-se no fundo da potência dissipada nos semicondutores na transição do estado desligado para o estado ligado (0 para 1) e vice-versa. Isto acontece porque ao contrário do modelo ideal, existe um intervalo de tempo associado quando a corrente ou a tensão sobe ou desce, sendo que por exemplo, na transição de 0 para 1 a corrente vai subir e a tensão nos terminais do semicondutor vai descer, e na transição de 1 para 0 acontece o inverso. Como nenhum dos valores de corrente ou de tensão é propriamente 0 no momento de comutação, são geradas perdas. A Figura 75 traduz as perdas tanto de comutação como de condução num semicondutor.

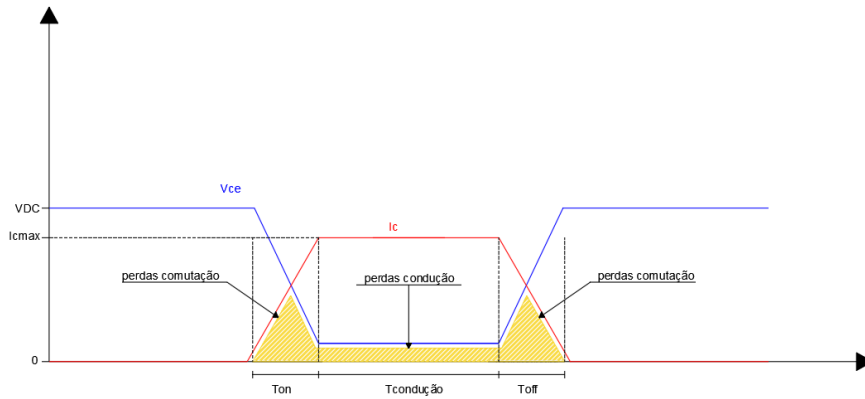


Figura 75- Perdas de comutação e condução num semiconductor

As perdas de comutação foram calculadas em função da seguinte equação (29):

$$\begin{aligned} \text{perdas comutação} &= P_{\text{fonte}} - P_{\text{carga}} - p_{\text{condução}} \cdot \frac{t_{\text{condução}}}{T_s} & (29) \\ &= V_f \cdot I_f - V_r \cdot I_r - p_{\text{condução}} \cdot 0,5 \end{aligned}$$

Os valores de  $p_{\text{condução}}$  na equação (29) foram os valores obtidos no 1º ensaio e dado que o *duty-cycle* era de 50 %, o tempo de condução era exatamente metade do período  $T_s$ , daí que na expressão esteja presente o valor 0,5. Já o rendimento da ponte-H foi calculado segundo a equação (30):

$$\eta(\%) = \frac{P_{\text{carga}}}{P_{\text{fonte}}} \cdot 100 \quad (30)$$

Em função dos valores das perdas de comutação, da frequência, da potência na carga e potência na fonte, foi possível criar os gráficos de perdas e eficiência da ponte face aos diferentes valores de resistência (7 a 22Ω), presentes na Figura 76. É importante salientar que nos gráficos, estas relações de perdas de comutação/frequência e rendimento/frequência foram efetuadas para cada valor de resistência possível.

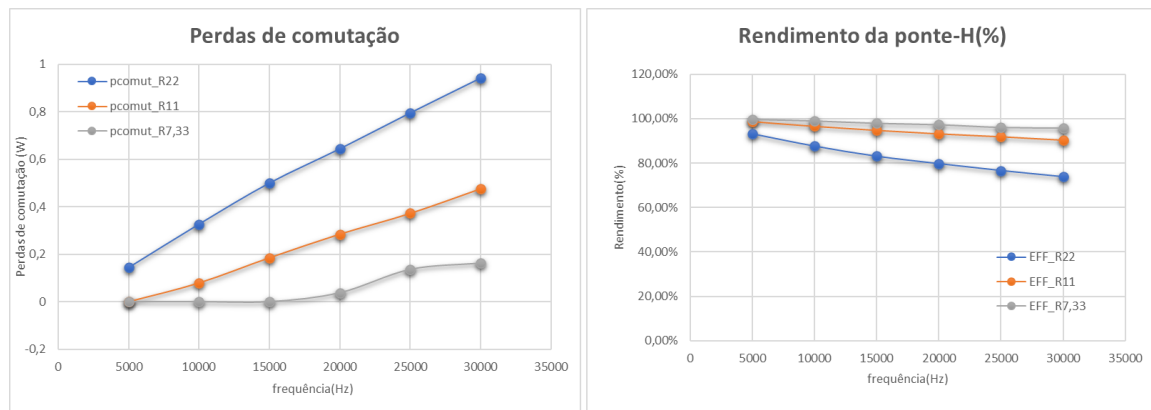


Figura 76- À esquerda: Perdas de comutação da ponte-H face aos diferentes valores de resistência. À direita: Rendimento/Eficiência da ponte-H face aos diferentes valores de resistência.

Como é possível verificar através da visualização da Figura 76, à medida que a frequência aumenta as perdas de comutação também aumentam, conforme esperado. Isto acontece porque num intervalo fixo de tempo, quanto maior a frequência, maior é o número de transições de 0 para 1 e de 1 para 0 que vão ocorrer, durante um certo intervalo escolhido. No fundo existe um aumento do número de comutações do semiconductor num determinado intervalo. Por sua vez, o aumento das perdas de comutação, leva a que exista uma maior diferença entre a potência disponibilizada pela fonte e a potência de facto absorvida pela carga, pelo que o rendimento diminui.

#### 4.3.3 QUANTIFICAÇÃO DO *DEADTIME* DA PONTE-H

Antes de dar por terminada toda esta fase de testes práticos da ponte-H, ainda é necessário quantificar o *deadtime*, gerado pela mesma em relação aos sinais IN1 e IN2. Este *deadtime* é importante, dado que ao contrário de situações ideais, caso este não exista, não é possível garantir que semicondutores que apresentem sinais PWM opostos não estejam em condução ao mesmo tempo, podendo danificar todos os componentes presentes no circuito. Uma forma de visualizar e quantificar este *deadtime* da ponte, pode ser através da visualização da tensão entre o coletor e o emissor ( $V_{ce}$ ) associado ao interruptor S1 e S3, nos quais são aplicados os sinais IN1 e IN2, ou até mesmo da tensão à saída da ponte-H, em que na transição do valor negativo  $-V_{in}$  para  $+V_{in}$ , existe um pequeno instante em que os valores de tensão se mantêm a zero. A Figura 77 traduz o esquema equivalente deste teste prático na ponte-H.

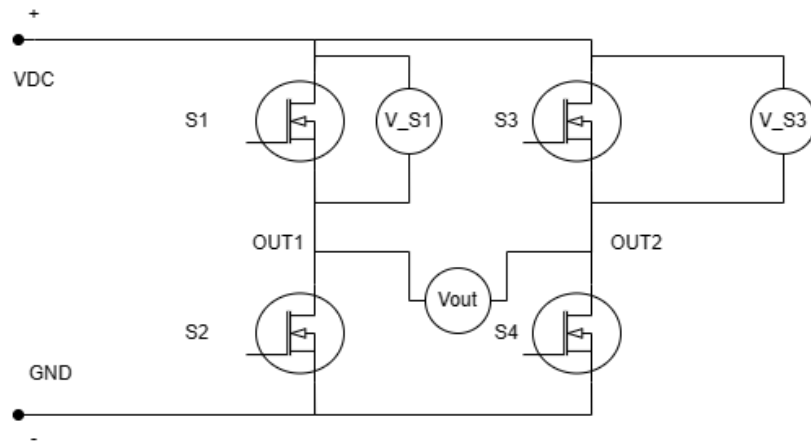


Figura 77- Esquema do ensaio de *deadtime* da ponte-H

Na Figura 78 é possível visualizar com maior detalhe as tensões  $V_{ce}$  para o interruptor S1 e para o interruptor S3 e o *deadtime* gerado pela ponte-H, entre os dois sinais.

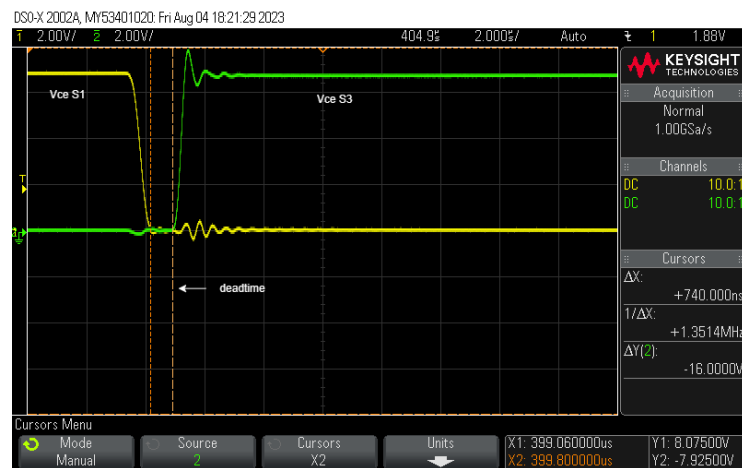


Figura 78- Quantificação do *deadtime* entre os semicondutores S1 e S3

Como é possível verificar através da visualização da Figura 78, o *deadtime* gerado pela ponte-H é de cerca de 740 ns. Como referido anteriormente, outra forma de visualizar o *deadtime*, pode ser através da tensão à saída da ponte-H, conforme as Figura 79 e Figura 80.

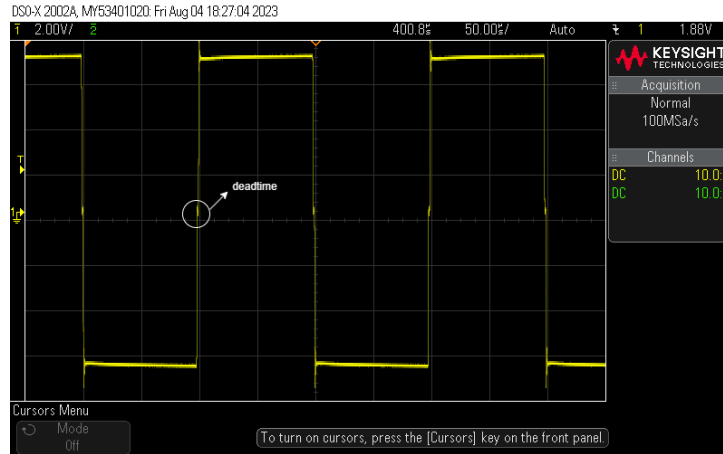


Figura 79- Quantificação do *deadtime* através da tensão à saída da ponte-H

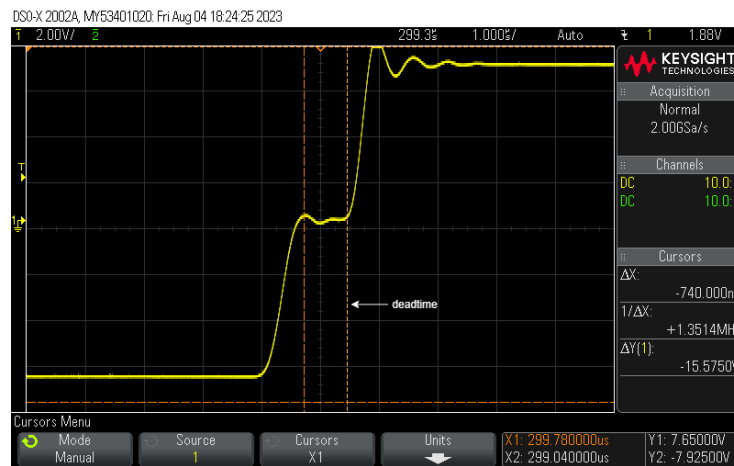


Figura 80- Quantificação do *deadtime* na tensão à saída da ponte-H (visão ampliada)

Pela observação da Figura 79 e Figura 80, verifica-se que o *deadtime* medido e visualizado na tensão de saída da ponte é exatamente igual à Figura 78, das tensões entre o coletor e emissor para os semicondutores S1 e S3.

## **4.4 CONTROLO EM MALHA ABERTA**

O controlo em malha aberta passa por, no fundo, conseguir controlar e alterar diretamente a variável que permite executar o desfasamento. No entanto, a parte das componentes reais que foram utilizadas e adaptação do conversor inicialmente pensado, também são alguns fatores que entram na forma como o conversor opera e, portanto, também serão investigados. Neste sentido, este subcapítulo do projeto realizado tem como principal objetivo demonstrar todo o trabalho que foi realizado no contexto do controlo em malha aberta do conversor, tendo em conta o modelo ideal que será explicado em maior detalhe na subsecção seguinte e o modelo real, que corresponde, sobretudo ao conversor DAB que foi desenvolvido fisicamente. Nesta secção do modelo real, também será considerada a simulação do conversor físico, mas tendo em conta as componentes reais.

As dificuldades que foram encontradas nesta parte do trabalho, bem como a forma como foram resolvidas também serão discutidas neste subcapítulo, assim como as diferenças que foram observadas entre a parte prática do modelo real do conversor e a sua respetiva simulação.

### **4.4.1 ADAPTAÇÃO DO CONVERSOR INICIAL**

Antes de aplicar todo o conhecimento adquirido e avançar mais no subcapítulo, mais concretamente na parte do modelo ideal e real do controlo em malha aberta, é necessário ainda adaptar o conversor inicialmente planeado e pensado, para o modelo mais compacto. Neste sentido, uma boa forma de efetuar esta transformação, pode ser através duma proporção em escala, das tensões e correntes do conversor. Dado que a potência na ponte-H não deve exceder os 250 W, qualquer valor que se encontre abaixo disso é um valor aceitável. Neste sentido, um valor que permite cumprir este requisito, pode ser uma proporção de 1:100. Este valor foi escolhido fundamentalmente, com base em dois aspetos. Um deles já mencionado anteriormente, prende-se com a limitação subjacente à ponte-H de a potência não exceder os 250 W. E outro aspeto prende-se no fundo com a segurança, já que por exemplo, para uma proporção de 1:10 o valor máximo de corrente no circuito seria de 25 A, o que já se torna uma corrente com alguma magnitude, que pode ser perigosa na eventualidade de algum contacto com uma parte do circuito que se encontre sobre tensão e que esteja mais exposta ao toque. Neste sentido, através da proporção de 1:100 a corrente máxima não deverá exceder 2,5 A, o que é um valor mais confortável com o qual se pode trabalhar e cujas potenciais consequências na eventualidade de algum contacto, são menos

nefastas. A Figura 81 traduz o modelo proporção que será considerado para as tensões e correntes do conversor. Contudo, dado que a ponte-H apenas permite tensões aplicadas a variar entre 5V a 40 V, então na segunda ponte, a tensão DC mínima a ser obtida na bateria será de 5V.

O conversor, não irá considerar um transformador, por um lado, devido à razão das tensões na saída das pontes que é de 1:1 Pela vertente económica, o custo do projeto também se torna bastante menos dispendioso. O que não significa que possivelmente em trabalhos futuros se considere o transformador como um elemento mais ativo do DAB e se estude mais a sua influência e o seu impacto neste conversor.



Figura 81- Proporção entre os valores iniciais e finais

Aplicando o modelo de proporção de escala da Figura 81 os valores reais de tensão e corrente deverão estar em conformidade com a seguinte Tabela 15:

Tabela 15- Comparação dos valores de especificações técnicas do conversor face à proporção

	Valor Inicial	Proporção	Valor Final
Tensão do Barramento de Entrada	700 V	1:100	7 V
Tensão mínima de saída	150 V		1,5 V
Tensão máxima de saída	1500 V		15 V
Corrente máxima de saída	250 A		2,5 A
Indutância de fugas	70 uH		70 uH
Potência do conversor	150 V DC / 250 A → 37,5 kW→Pmin 1500 V DC / 66,67 A → 100 kW→Pmax		

Como é possível visualizar na Tabela 15, apesar das tensões e correntes alterarem em função da proporção, a indutância de fugas permanece inalterada já que a proporção entre as tensões e as correntes faz com que no processo de cálculo o valor da indutância permaneça inalterado.

#### 4.4.2 MODELO IDEAL

O modelo ideal como o nome indica visa demonstrar o funcionamento do conversor, considerando que todos os componentes são ideais e que todos os componentes inicialmente determinados para o conversor existem e funcionam idealmente. Como tal, segundo este modelo, as perdas de condução e comutação são desprezáveis e, portanto, a transição de estados para cada semiconductor atua de forma instantânea, sem que seja necessário, existir um *deadtime*. As perdas na indutância de fugas e nos restantes componentes também são desprezáveis.

O objetivo principal deste modelo é comparar os valores especificados de corrente de saída da subsecção 4.4.1 com os valores obtidos na simulação. A Figura 82 representa a topologia do conversor DAB com os valores dos componentes mencionados no subcapítulo 4.4.1.

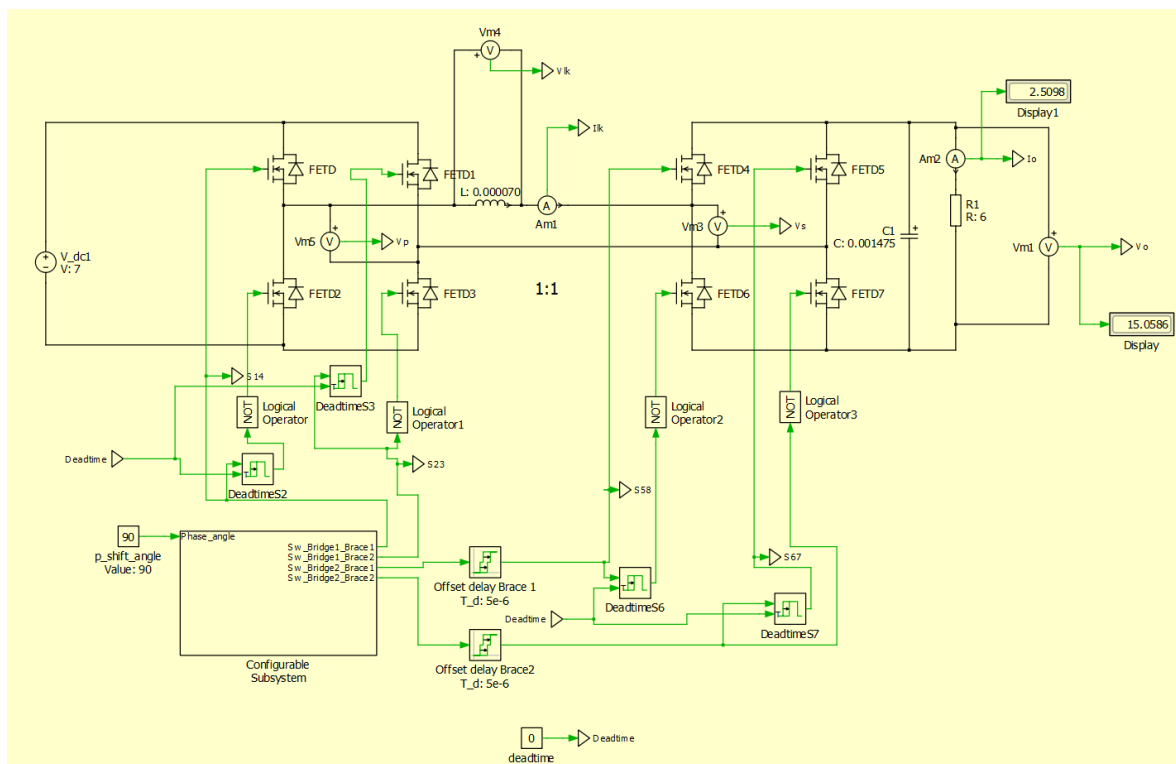


Figura 82- Topologia do modelo ideal

Como é possível observar pela Figura 82 a topologia é praticamente idêntica à Figura 67 do subcapítulo 4.1.2 da simulação do controlo de *Phase-Shift*, assim como o modo de

operação, o que é natural visto que toda a parte de obtenção dos sinais PWM em função do desfaseamento entre as pontes, é exatamente o que se pretende para o controlo em malha aberta. A única diferença é que, nesta simulação, estão presentes todos os componentes idealizados na subsecção 4.4.1. O valor do condensador de saída presente na Figura 82 corresponde ao condensador que está presente na ponte-H e mencionado anteriormente no subcapítulo 4.1, de 1475 uF. O valor de resistência utilizado na simulação ( $6 \Omega$ ), foi obtido de forma que a tensão de saída oscile de acordo com os valores especificados anteriormente.

As Figura 83 e Figura 84, representam a relação entre a corrente na bobina e a corrente de saída do conversor (Figura 83) e a relação entre a tensão na bobina, a tensão de saída e as tensões na parte AC do conversor (Figura 84), ou seja, as tensões entre os OUT1 e OUT2 de cada ponte. Para a primeira e segunda ponte e de agora em diante no documento, esta tensão entre o OUT1 e OUT2 será referida por  $V_p$  para a primeira ponte e  $V_s$  para a segunda ponte. Ambas as formas de onda das Figuras foram obtidas para um ângulo de  $90^\circ$  ( $D=0,5$ ).

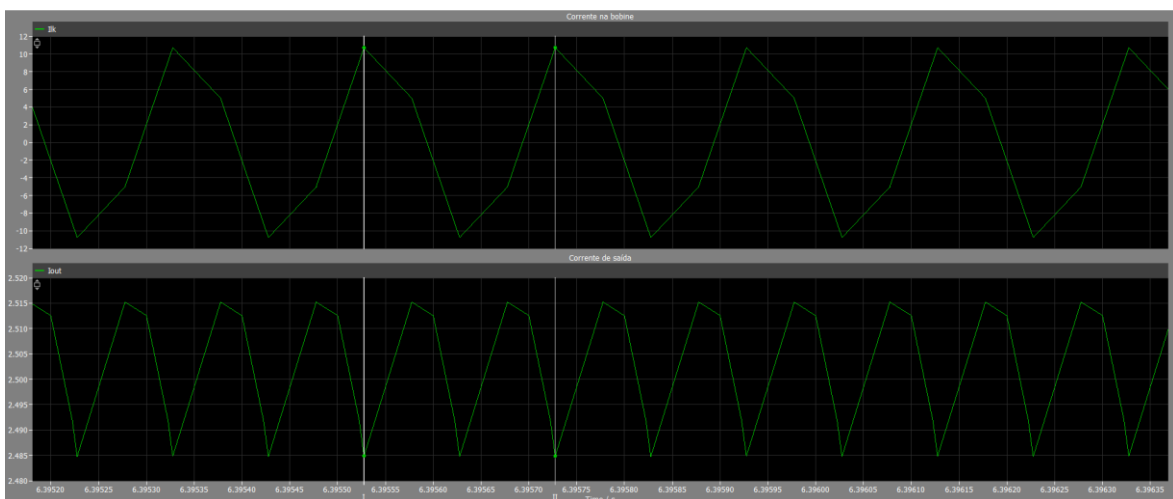


Figura 83- Em cima: sinal da corrente na indutância. Em baixo: sinal da corrente de saída (Modelo Ideal)

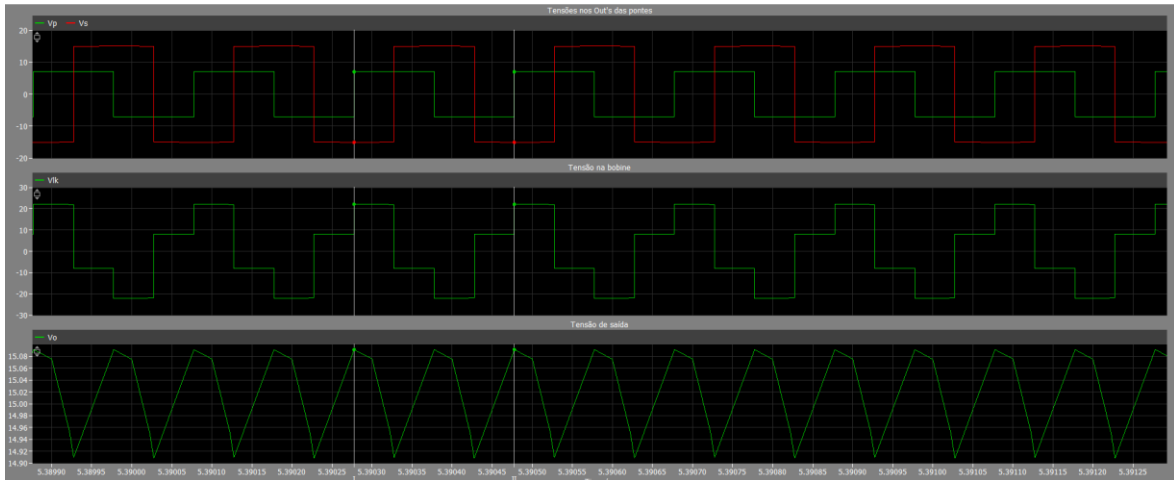


Figura 84- Em cima: sinais de tensão entre as pontes. No meio: sinal de tensão na bobine. Em baixo: sinal de tensão à saída do conversor (Modelo Ideal)

Todos os sinais demonstrados apresentam formatos característicos de um conversor DAB, e a correntes de saída, apresenta valores praticamente idênticos aos valores especificados de corrente mínima e máxima (0,66 A 2,5 A), como comprovado pela Figura 85, que representa tanto a corrente máxima e mínima de saída na simulação.

Data			
Name	Cursor 1	Cursor 2	Mean
Time	9.9737	9.9744	
▼ Corrente na bobine	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	
ilk	-2.60189	2.60078	0.0514917
▼ Corrente de saída	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	
lout	0.654154	0.654148	0.654708 +-0.66

Data			
Name	Cursor 1	Cursor 2	Mean
Time	9.9737	9.9744	
▼ Corrente na bobine	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	
ilk	1.77511	-1.77576	0.866548
▼ Corrente de saída	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	
lout	2.51267	2.51267	2.50306 +-2.5

Figura 85- Em cima: Corrente de saída mínimo obtido na simulação do modelo ideal. Em baixo: Corrente de saída máximo obtido na simulação do modelo ideal.

#### 4.4.3 MODELO REAL

Nesta subsecção será dado principal destaque à componente física do projeto, que diz respeito à montagem e operação do conversor fisicamente, as dificuldades que foram encontradas e as respectivas resoluções e a componente de simulação do modelo e comparação entre os valores de simulação e os valores reais.

Esta etapa também revelou ser uma das etapas mais exigentes do trabalho, por diversos fatores, mas um dos principais é que a partir do momento em que se passa para a componente prática, existem outras dificuldades e desafios que não estão presentes na simulação, já que a mesma se baseia fundamentalmente na análise matemática, e o facto de que os componentes não são ideais e têm limitações que devem ser consideradas, e que, querendo ou não afetam a forma como a dinâmica do conversor se processa.

##### **Montagem do conversor**

Em relação à montagem do conversor, os componentes utilizados tentaram ser o mais próximo possível do modelo ideal, no entanto, devido à não disponibilidade de alguns componentes no mercado, com o valor exato especificado no modelo ideal, isso nem sempre foi possível. Para além disso, existem outros fatores que foram também considerados, o facto é que os componentes reais têm limitações e como tal é preciso considerar essas limitações e tentar arranjar um meio termo.

Em relação à bobine o componente mais próximo do modelo ideal (70 uH), era uma indutância toroidal de 100uH, com uma resistência DC de 0,035  $\Omega$  e uma corrente máxima de 6 A [50], cujo os detalhes específicos se encontram no anexo D. Escolheu-se esta bobine, por ter uma resistência DC pequena e portanto, quanto mais pequeno é este valor mais a bobine se aproxima do funcionamento ideal, e, por outro lado, era também a bobine dentro desta gama, que apresentava o maior valor de corrente máxima. Quanto maior for este valor, maior a tolerância da bobine face à saturação.

Em relação, aos semicondutores, dado que se está a falar do modelo real, é necessário considerar que existe um *deadtime*, um desfasamento entre os semicondutores do mesmo braço, de modo que os mesmos nunca estejam em condução ao mesmo tempo. Este *deadtime* é gerado pela própria ponte-H e como tal embora não seja possível controlá-lo foi possível quantificá-lo no subcapítulo 4.3.3, tendo sido determinado um *deadtime* de 740 ns.

Com todas estas considerações fora do caminho, foi possível montar o conversor através das duas pontes-H e da indutância de fugas. Na Figura 86 é possível visualizar o setup montado.

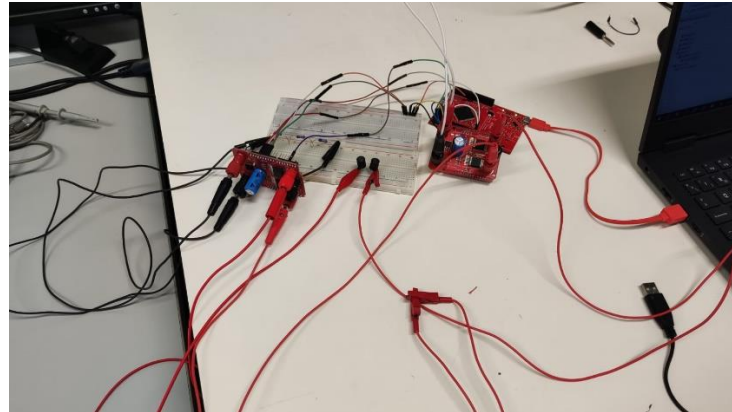


Figura 86- Setup inicial do conversor DAB

Com a montagem do setup terminada, foi possível medir as tensões  $V_p$  e  $V_s$  nos OUT's das pontes e a tensão na indutância de fugas, com um *Phase-Shift* de  $90^\circ$ , uma frequência de 5kHz e uma tensão DC de 7V, conforme a Figura 87 e Figura 88, respectivamente.

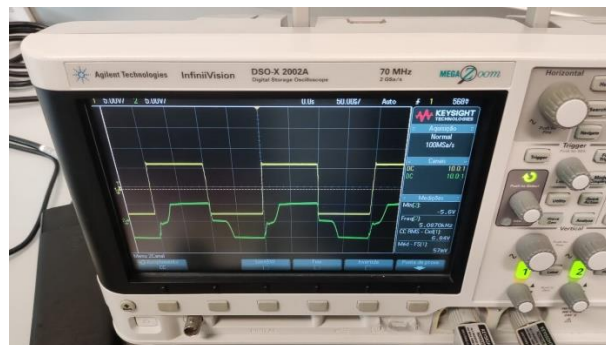


Figura 87- Tensão  $V_p$  e  $V_s$  inicial do modelo real

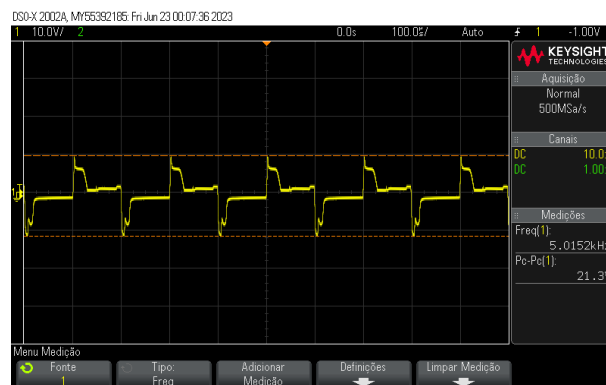


Figura 88- Tensão na bobine inicial do modelo real

Como é possível observar pela Figura 87 e Figura 88, embora os sinais apresentados se assemelhem em certa medida, aos sinais esperados do conversor DAB, a verdade é que existe uma grande distorção no mesmos e não é possível regular o *Phase-Shift*. Ou seja, é suposto que alterando o *Phase-Shift* no *slider*, o desfasamento entre os sinais entre  $V_p$  e  $V_s$  seja modificado, bem como a amplitude do sinal  $V_s$ , o que não é de todo o que acontece. Esta amplitude do sinal  $V_s$ , não é nada mais nada menos que a tensão de saída do conversor ( $V_o$ ), que é alterada proporcionalmente com o aumento ou diminuição do *Phase-Shift*, que corresponde equivalentemente ao aumento ou diminuição da corrente de saída.

Depois de muitas tentativas falhadas concluiu-se que a aplicação direta dos sinais IN1 e IN2 que vêm do microcontrolador às pontes-H de forma simultânea, pode ter criado alguma interferência, nos sinais que as pontes reconhecem. Isto porque existe um nó comum a ser aplicado às duas pontes, através do *GND* do micro, conforme a Figura 89.

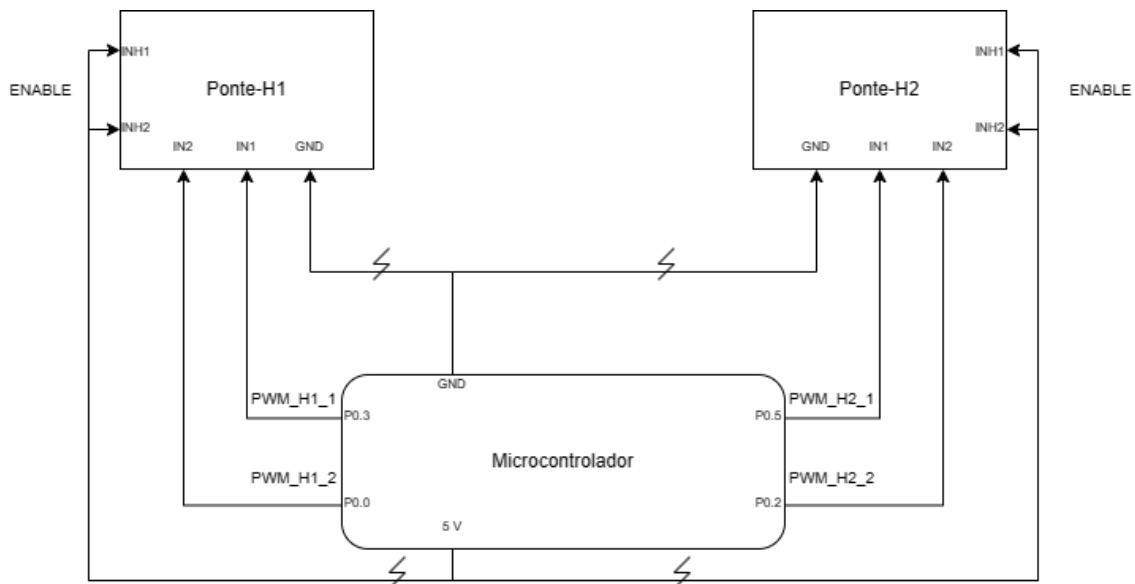


Figura 89- Esquema simplificado do *setup* montado com defeito

Uma forma de poder resolver este problema e aplicar isoladamente os sinais do microcontrolador às pontes-H, sem que exista um nó comum entre ambas as pontes, pode ser através do uso de optoacopladores. Os optoacopladores, não são nada menos, nada mais que pequenos circuitos integrados que permitem isolar eletricamente dois circuitos. Tipicamente no primário do optoacoplador está presente um diodo emissor de luz(LED), e do lado do secundário tem-se tipicamente um transistor foto sensível. Isto significa que quando uma determinada corrente passa pelo circuito do primário, o LED vai acender e vai

permitir que se pensamos no transistor foto sensível, como uma espécie de interruptor, o interruptor irá fechar. A principal desvantagem do optoacoplador, é que para que exista uma corrente a passar do lado do secundário, é necessário que tenhamos uma espécie de fonte a ser aplicada a este lado do optoacoplador, que pode ser uma fonte de tensão de bancada ou até mesmo uma pilha. A Figura 90 traduz de forma mais detalhada, o circuito interno do optoacoplador e do que se pretende efetuar com o mesmo.

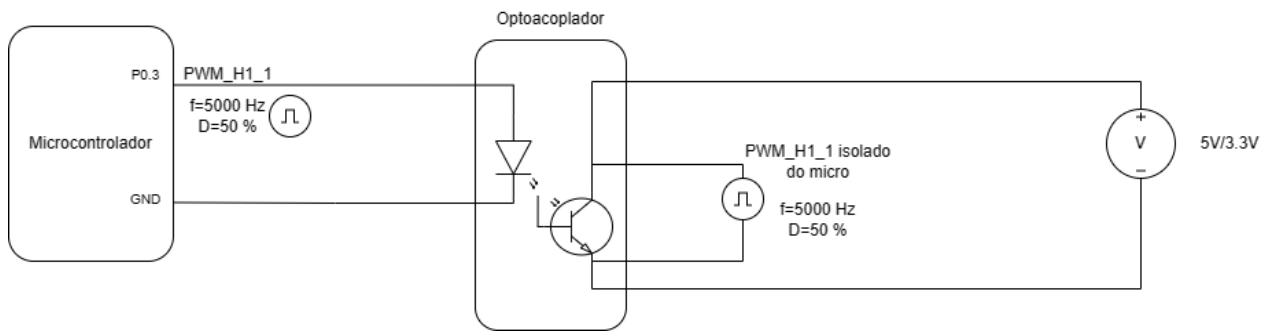


Figura 90- Esquema simplificado do circuito do optoacoplador

Neste sentido e pegando no exemplo da Figura de cima, para podermos isolar os sinais que são aplicados às duas pontes-H, necessitamos de uma fonte para cada ponte-H, de forma que cada ponte tenha um *GND* separado da outra. Em função disso, já é possível isolar os sinais. A Figura 91 demonstra o circuito simplificado e equivalente da aplicação dos sinais de comando pretendidos às pontes-H.

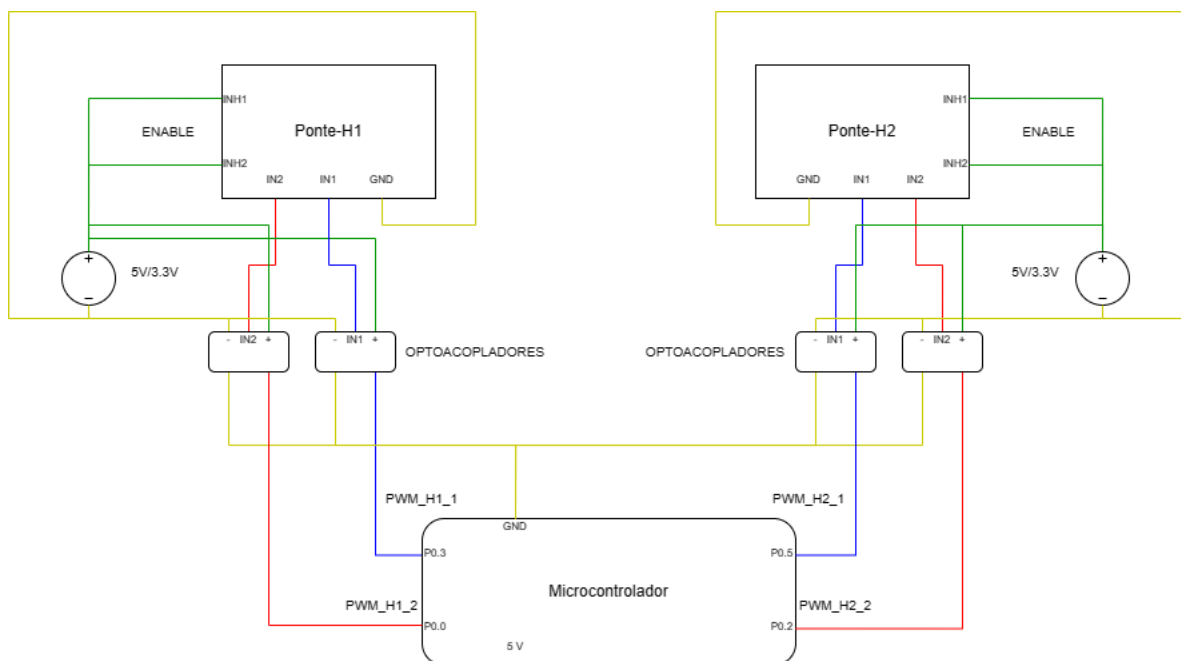


Figura 91- Esquema simplificado do circuito montado com os optoacopladores

Dado que é necessário que para a aplicação pretendida que a frequência do conversor seja de 5000 Hz, é necessário que os optoacopladores utilizados sejam de alta velocidade. Isto porque quanto menor a qualidade do optoacoplador, menor a velocidade do mesmo e consequentemente maior a distorção do sinal que se obtém no secundário do optoacoplador face ao sinal que parte do microcontrolador no primário do mesmo. Isto é relevante, porque posteriormente os sinais que a ponte reconhece poderão ser um pouco distorcidos daquilo que se espera, podendo aumentar as perdas no circuito e penalizar a dinâmica do conversor. Neste sentido, os optoacopladores utilizados no projeto foram os 6N137, cujos detalhes do estão presentes no anexo E. Estes optoacopladores apresentam uma estrutura de 8 pinos e são bastante populares e conhecidos no mercado pela sua rapidez e custo baixo. A Figura 92 representa o esquema equivalente que foi utilizado para aplicação dos sinais de comando às pontes-H.

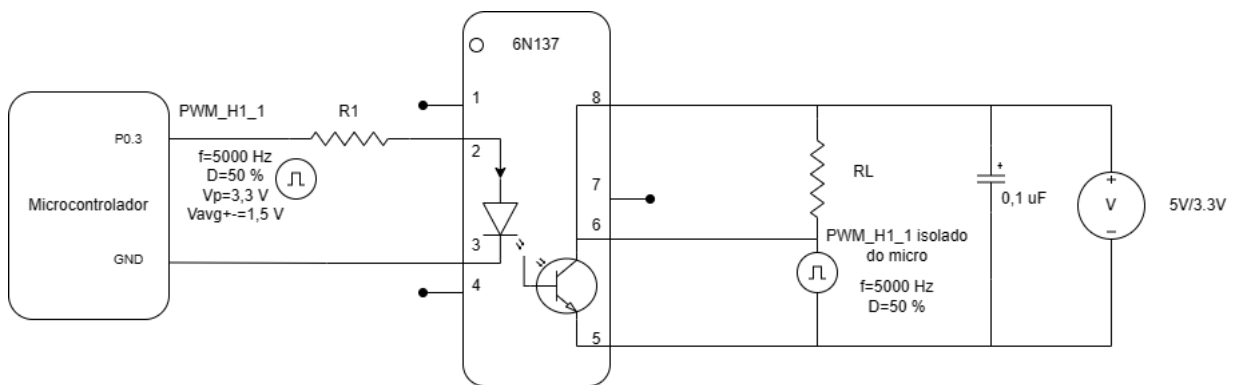


Figura 92- Esquema simplificado do circuito do optoacoplador 6N137

As resistências presentes no esquema não vêm junto com o optoacoplador, são resistências que devem ser adicionadas pelo utilizador, de acordo com a aplicação pretendida. Neste caso, e segundo as condições de teste impostas no datasheet [51], pretende-se que a corrente que flui pelo diodo seja de 10 mA, no máximo, e dado que a queda de tensão típica no mesmo ( $V_f$ ) é cerca de 1,4 V, então a resistência R1 pode ser calculada segundo a equação (31):

$$R1 \geq \frac{V_{avg} - V_f}{I_f} \geq \frac{1,5 - 1,4}{0,010} \geq 10 \Omega \quad I_f \leq 10 \text{ mA} \quad (31)$$

Em relação à resistência  $R_L$  presente no esquema da Figura 92, o valor especificado no datasheet é de  $350 \Omega$ , mas pode ser superior. Já o condensador presente no esquema é também o que está presente no datasheet ( $0,1 \mu\text{F}$ ) [51]. Através do esquema foi possível montar o setup dos optoacopladores com as pontes e o microcontrolador, representado na Figura 93, em conformidade com o esquema da Figura 92. As resistências  $R_1$  e  $R_L$  utilizadas apresentavam uma magnitude de  $100$  e  $1000 \Omega$ , respectivamente.

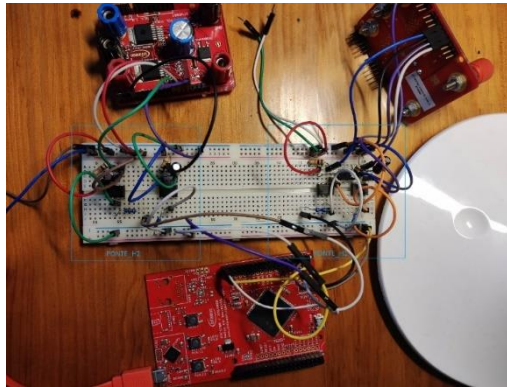


Figura 93-Setup dos optoacopladores com as pontes-H e o microcontrolador

Com o setup dos optoacopladores montado, foi possível montar o circuito completo do conversor, conforme a Figura 94, e verificar as formas de onda do mesmo de corrente e tensão. Para tal, foi utilizado uma resistência de  $14 \Omega$ , para testar o funcionamento do conversor. O valor de resistência utilizado poderia ser de qualquer outra magnitude, no entanto é preciso ter atenção que, quanto mais baixo for o valor da resistência, menor o valor de tensão à saída do conversor DC/DC. Isto é importante porque se o valor de tensão à saída for suficientemente baixo, abaixo dos  $5\text{V}$ , a segunda ponte não vai funcionar como pretendido e o desfasamento não vai ser visualizado. Isto foi constatado, porque inicialmente o valor de resistência testado foi o mesmo que estava no modelo ideal ( $6 \Omega$ ) e com este valor de resistência, mesmo que se tentasse alterar o *Phase-Shift* no programa, esse desfasamento na prática não acontecia. Por outro lado, o valor de resistência também não pode ser extremamente elevado, de modo que o valor da corrente de pico na bobina não exceda o valor máximo especificado pelo *datasheet* ( $6 \text{ A}$ ).

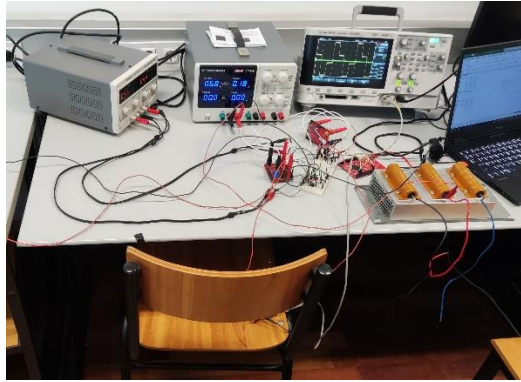


Figura 94- Setup completo do modelo real

Em baixo estão representados os sinais obtidos para a tensão na bobine(Figura 95), a relação entre as tensões  $V_p$ (sinal amarelo) e  $V_s$ (sinal verde) nos OUT's das pontes-H(Figura 96) e a corrente na bobine(Figura 97), respetivamente, para um *Phase-Shift* de  $90^\circ$  e uma frequência de 5000 Hz.

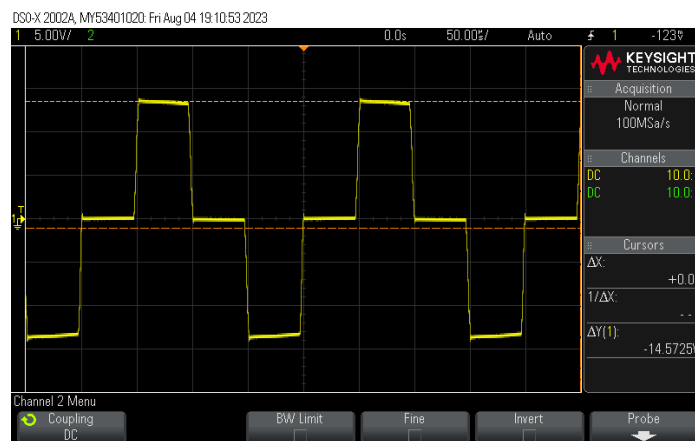


Figura 95- Tensão final na bobine do modelo real

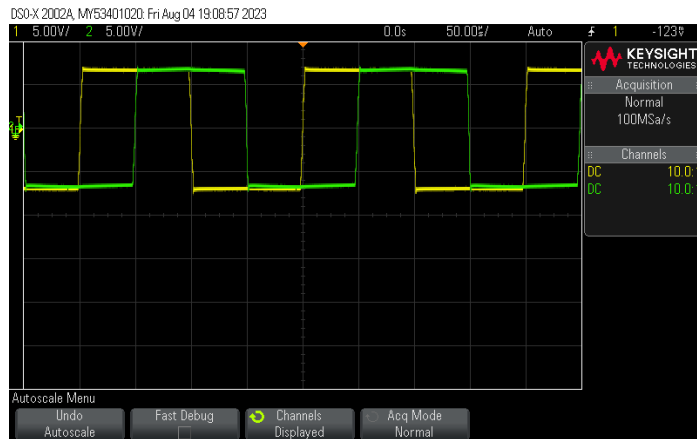


Figura 96- Tensões  $V_p$  e  $V_s$  finais do modelo real

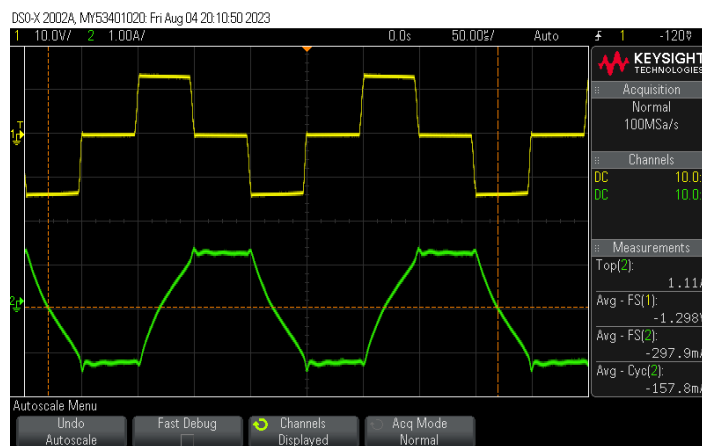


Figura 97- Corrente na bobine final do modelo real(sinal verde)/ tensão na bobine(sinal amarelo)

Como é possível observar pelas Figuras, todos os sinais apresentam uma forma de onda característica do Dual Active Bridge quando a tensão de entrada do conversor iguala a tensão de saída, como demonstrado na Figura 96, onde a amplitude do sinal amarelo( $V_p$ ) e do sinal verde( $V_s$ ) correspondem aos valores de tensão de entrada e saída do conversor, respetivamente, que neste caso em específico quando o *Phase-Shift* é de  $90^\circ$ , é praticamente idêntico (7 V).

Contudo, os valores de corrente que estão presentes no modelo físico, distanciam-se dos valores obtidos no contexto de simulação, mesmo quando a mesma considera certas componentes que estão presentes no modelo real, por diversos fatores que serão discutidos nesta próxima parte do subcapítulo, onde se irá apresentar a simulação obtida, tendo em conta os componentes utilizados no modelo real e outras limitações.

## Simulação do Modelo Real

Com a concretização do conversor de forma física, tornou-se necessário verificar se era possível validar os resultados obtidos fisicamente com a simulação, mesmo considerando certos detalhes que só acontecem fisicamente. Desta forma, a Figura 98 visa representar a topologia do conversor DAB, tendo em conta os componentes que foram utilizados fisicamente.

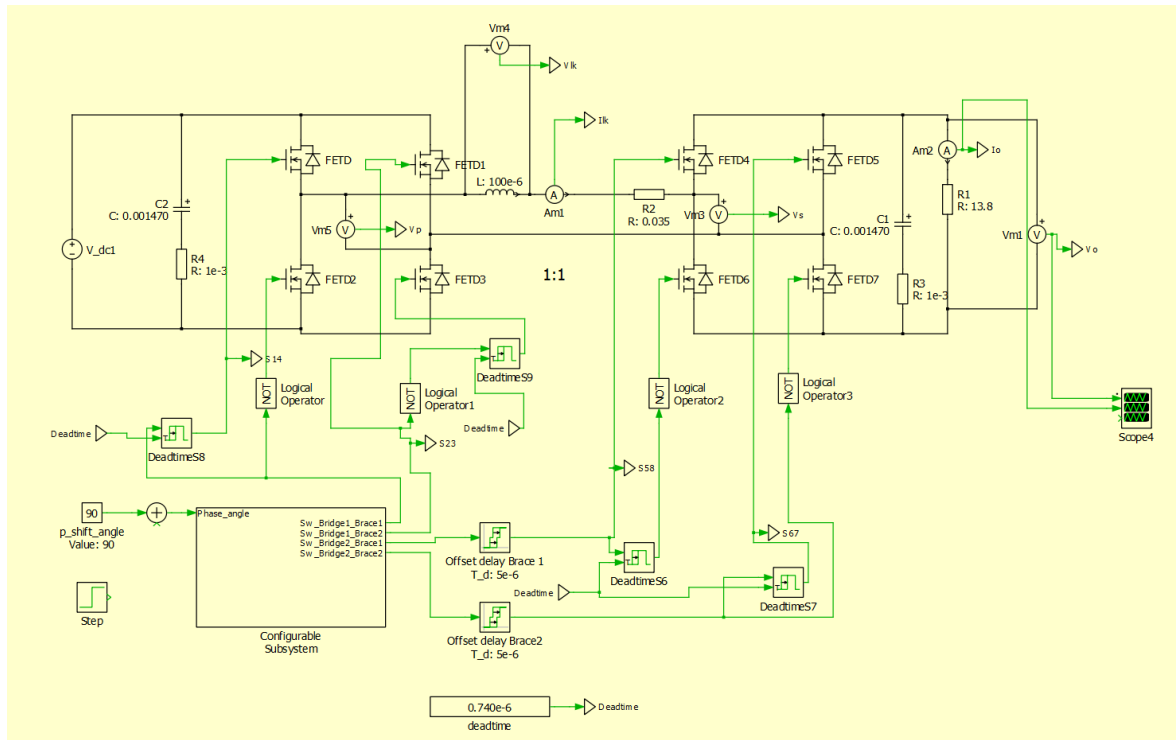


Figura 98- Topologia do conversor para a simulação do modelo real

Como é possível observar pela Figura 98, existem certos componentes que não foram considerados no modelo ideal. A primeira grande observação é que a indutância é de 100 uH, em vez dos anteriores 70 uH do modelo ideal, bem como a consideração da resistência DC da bobine que está presente no datasheet [50] e no anexo D de 0,035  $\Omega$ . Por outro lado, são também considerados os condensadores de 1475 uF que estão presentes em cada uma das pontes, a resistência à saída do conversor de aproximadamente 14  $\Omega$  e as resistências associadas à condução dos semicondutores.

Em relação ao *deadtime*, inicialmente ele tinha sido considerado como 0, e os valores de tensão à saída do conversor eram substancialmente diferentes do que acontecia na realidade. Isto acontece porque o *deadtime* é um parâmetro que afeta substancialmente a

forma como o trânsito de potências funciona neste conversor, isto porque passam a existir duas variáveis de controlo da corrente e potência no circuito, em vez de uma, o desfasamento entre as duas pontes e o *deadtime*, e, portanto, começa-se a entrar numa zona de controlo que não é apenas SPSM e passa a ser DPSM. Este *deadtime* é algo que não é possível controlar diretamente dadas as limitações do programa face à frequência que se pretende e o facto de a ponte gerar o *deadtime* necessário, para que não haja problemas de condução com os semicondutores. Na Figura 99 e Figura 100 é possível visualizar com maior detalhe a diferença entre os valores de tensão à saída do conversor, considerando que o *deadtime* é 0 e quando o *deadtime* é de 740 ns (*deadtime* da ponte-H), respetivamente. Ambas as Figuras consideram um *Phase-Shift* de 90°, *duty-cycle* de 50% e frequência de 5000Hz.

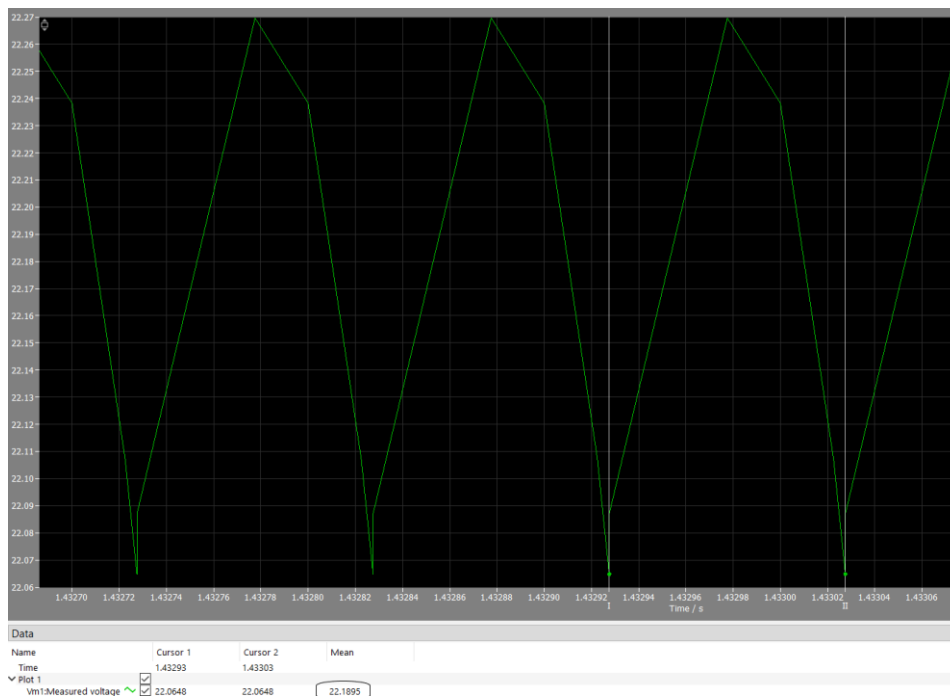


Figura 99- Tensão de saída da simulação do modelo real(*Deadtime*=0)

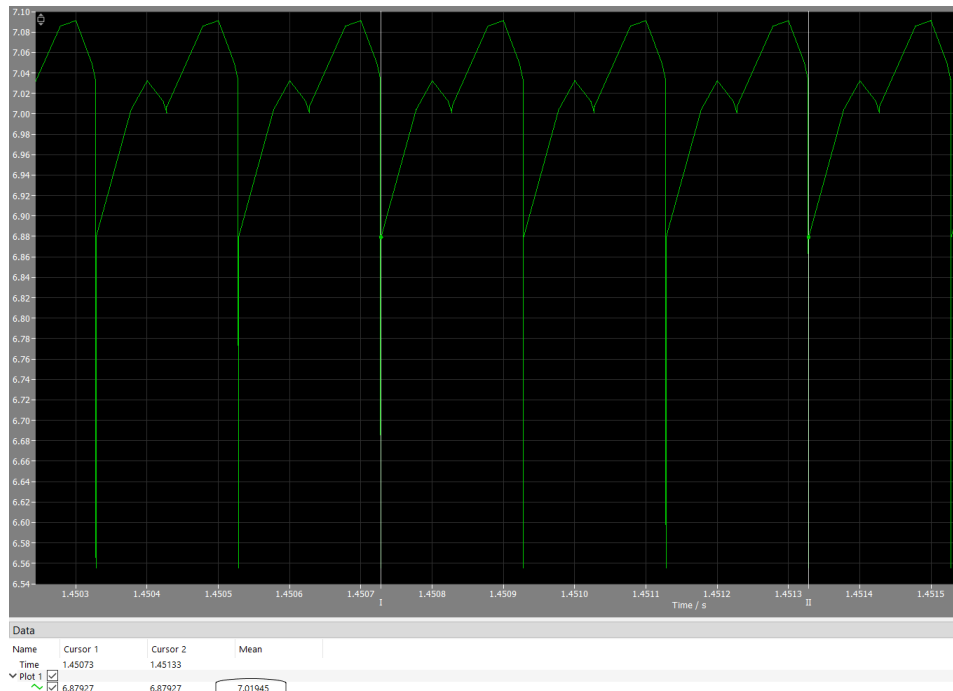


Figura 100- Tensão de saída do modelo real( $Deadtime=740$  ns)

Na primeira Figura 99 , onde se considera um valor nulo de  $deadtime$ , o valor médio de tensão é de 22 V, já na segunda Figura 100, considerando o  $deadtime$  de 740 ns da ponte-H, o valor médio de tensão é de aproximadamente 7 V, o que é idêntico ao modelo físico. Nesta situação o valor de tensão é 3 vezes inferior quando comparado com a situação sem  $deadtime$ , o que demonstra o impacto que esta grandeza tem no trânsito de potências do circuito.

A Figura 101 representa os sinais restantes da tensão na bobine e a relação entre as tensões nos OUT's das pontes  $V_p$  e  $V_s$  e a Figura 102 representa a corrente na bobine. Em ambas as Figuras, foi considerado o  $deadtime$  da ponte de 740 ns e o  $Phase-Shift$  de  $90^\circ$ .



Figura 101- Em cima: Tensão Vp e Vs. Em baixo: Tensão na bobine da simulação (Modelo Real)

Como é possível observar através da Figura 101, o formato de onda das tensões na bobine e as tensões Vp e Vs são muito semelhantes quando comparado com o modelo físico na Figura 95 e Figura 96, bem como os respectivos valores.

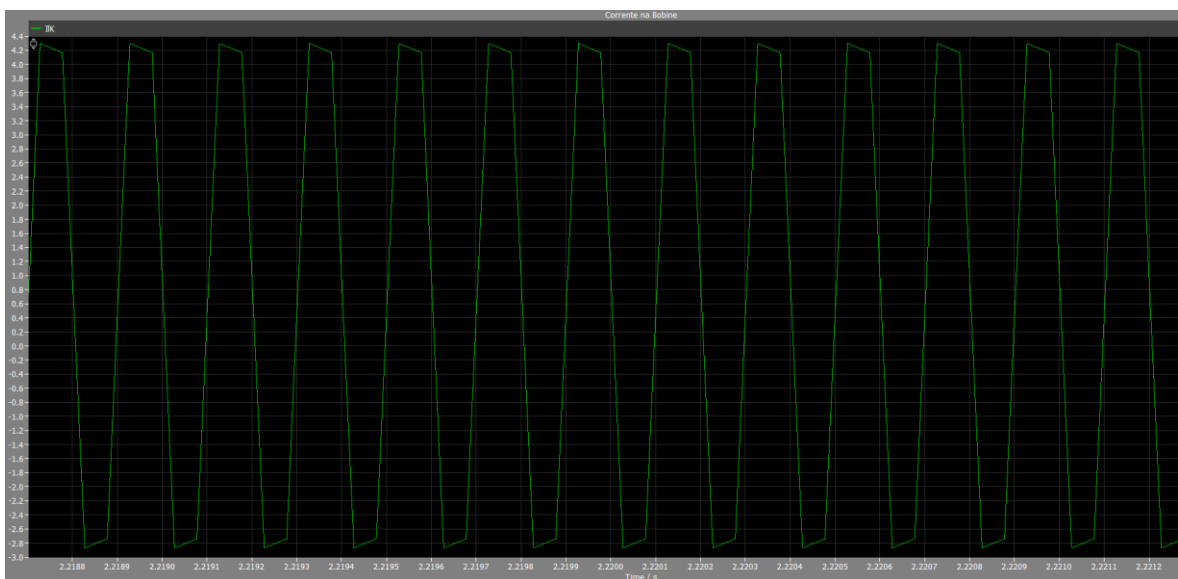


Figura 102- Corrente na bobine da simulação (Modelo Real)

No que diz respeito à corrente, a situação é diferente. Embora a nível de formato tanto a corrente na bobine presente na simulação (Figura 102), como a corrente no modelo

físico(Figura 97) sejam muito semelhantes, a nível de valores existe uma discrepância bastante elevada. Com a corrente na bobine, a quase atingir os 4,4 A de pico e no modelo físico a corrente de pico está nos 1,1 A, o que é bastante diferente. A explicação mais lógica e geral para que isto aconteça, prende-se com o facto de que no modelo real foram consideradas componentes reais que apresentam limitações, e cujas características são complexas de modelizar no *PLECS*. Outro aspeto importante é que a resistência equivalente série da bobine especificada no datasheet também pode ser ligeiramente diferente da realidade, assim como outros componentes. Mas sobretudo, algo que também tem bastante impacto prende-se com o facto de que fisicamente a bobine tem perdas no ferro e perdas por histerese, cuja representação no *PLECS* do modelo magnético é bastante complexa, porque exige muita informação que, grande parte das vezes não está presente no datasheet, bem como pequenos ajustes dos parâmetros do modelo, de forma empírica, de modo que seja possível ter um comportamento próximo daquilo que é a realidade.

#### **4.5 SIMULAÇÃO DO CONTROLO EM MALHA FECHADA**

Apesar do controlo em malha aberta ser um controlo relativamente simples de implementar, no qual se controla diretamente a variável que permite alterar o comportamento do sistema, neste caso, o desfasamento entre as pontes, por vezes torna-se interessante que o controlo seja automatizado e por exemplo e no caso, do conversor utilizado, pode ser necessário que a corrente de saída ou tensão de saída estabilize num determinado valor pretendido. Através do controlo em malha fechada este tipo de operação é possível e viável. Este subcapítulo visa explicar o funcionamento do conversor em malha fechada e apresentar a respetiva simulação.

Uma boa analogia e um bom exemplo para perceber a diferença entre os dois tipos de controlo, pode ser através da condução de um veículo, por exemplo um veículo automóvel. Supondo que o veículo está na autoestrada e se pretende que a velocidade do mesmo atinja 120 km/h, no controlo em malha aberta aquilo que se faz, é colocar o pé no acelerador até que a velocidade do veículo atinja a velocidade pretendida. Já no controlo em malha fechada, o funcionamento é praticamente idêntico ao sistema de *cruise control*. No qual, através da diferença que existe entre a velocidade pretendida e a velocidade atual do veículo, o sistema vai automaticamente determinar o binário necessário para que a velocidade do veículo atinja a velocidade pretendida. Portanto, é um controlo que permite de forma precisa e automática, atingir um determinado *setpoint* (velocidade).

Esta analogia pode ser transposta para o conversor utilizado, através de um controlador proporcional-integral (PI). No fundo através da diferença entre a corrente de referência pretendida ( $I_{out\_ref}$ ) e a corrente atual medida ( $I_{out}$ ), é gerado um erro  $e(t)$ , que corresponde à entrada do controlador PI, que por sua vez, por ação da componente proporcional e integral do controlador vão gerar à saída um ângulo( $\varphi$ ), que corresponde ao desfasamento entre as pontes(*Phase-Shift*). Com o valor de *Phase-Shift* é possível determinar o valor da corrente de saída( $I_{out}$ ). A Figura 103 representa um esquema simplificado, do controlo em malha fechada pretendido.

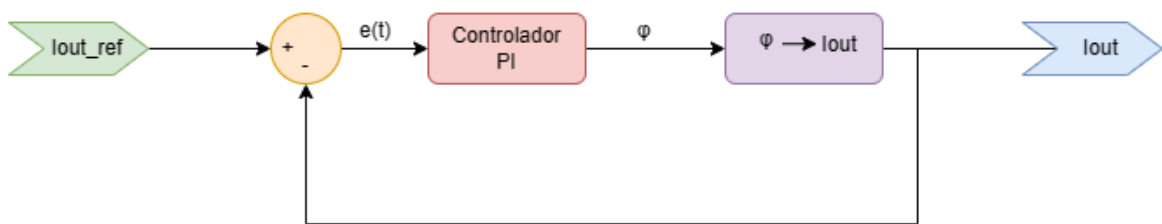


Figura 103- Esquema simplificado do controlo em malha fechada do conversor

No interior do controlador PI, o *Phase-Shift*( $\varphi$ ) vai ser determinado em função de  $e(t)$  e das componentes proporcional e integral, conforme a equação (32), em que  $K_p$  e  $K_i$ , correspondem, respetivamente, às variáveis associadas a estas componentes. A componente proporcional do controlador PI, atua como o nome indica de forma proporcional ao erro. Aumenta o ganho tornando-o mais próximo da referência. No entanto, se o ganho for demasiado elevado, ao ponto de o erro se tornar negativo, o sinal à saída torna-se oscilatório e instável. Já a componente integral, permite eliminar o erro em regime permanente, comparando com a soma de erros anteriores, eliminando-o ao fim de algum tempo.

$$\varphi = K_p \cdot e(t) + K_i \cdot \int_0^t e(t) dt \quad (32)$$

Na Figura 104 é possível visualizar, o diagrama do bloco associado ao controlador PI.

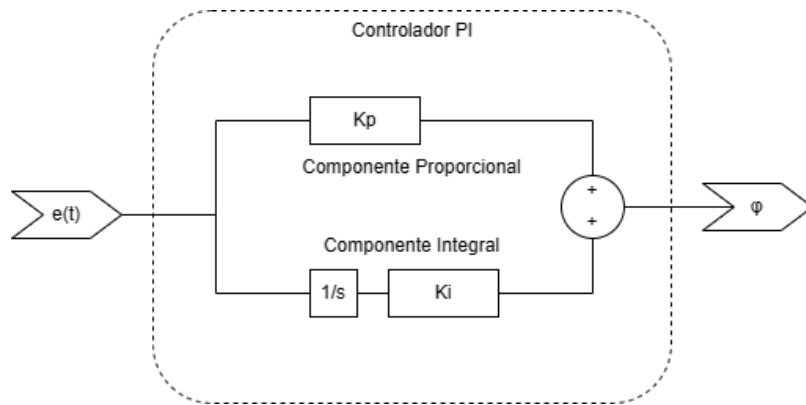


Figura 104- Interior do Bloco do controlador PI

A simulação do controlo em malha fechada no *PLECS* foi realizada, considerando o modelo ideal do conversor no subcapítulo 4.3.2, no qual a única variável responsável por alterar a dinâmica do conversor é o *Phase-Shift*. A nível de estrutura, o conversor, é exatamente igual ao modelo ideal, em que as alterações mais notáveis surgem no bloco responsável pela criação do *Phase-Shift*. O bloco de criação do desfasamento pode ser visualizado com maior detalhe na Figura 105. A equação que permite a transformação do ângulo de *Phase-Shift*, na corrente de saída, considerando os valores associados ao modelo ideal ( $V_{in}=7V$ ;  $L=70 \mu H$ ;  $f_s=5kHz$ ,  $D=\varphi/(T_s/2)=\varphi/180$ ) encontra-se representada na equação (33).

$$I_{out} = \frac{V_{in}.D.(1-D)}{2.N.L.f_s} \leftrightarrow I_{out} = 0,0555.\varphi - 0,00030864 * \varphi^2 ; \varphi \text{ em graus} \quad (33)$$

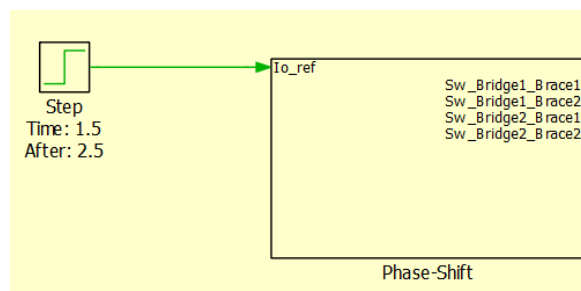


Figura 105- Bloco do controlo do *Phase-Shift* em função da corrente de saída

O interior do bloco de *Phase-Shift*, pode ser visualizado com maior detalhe na Figura 106. Repara-se ainda na Figura 105, que diferentemente do controlo em malha aberta, a

variável de entrada deixa de ser o ângulo e passa a ser a corrente de saída de referência representada por  $I_{o\_ref}$ .

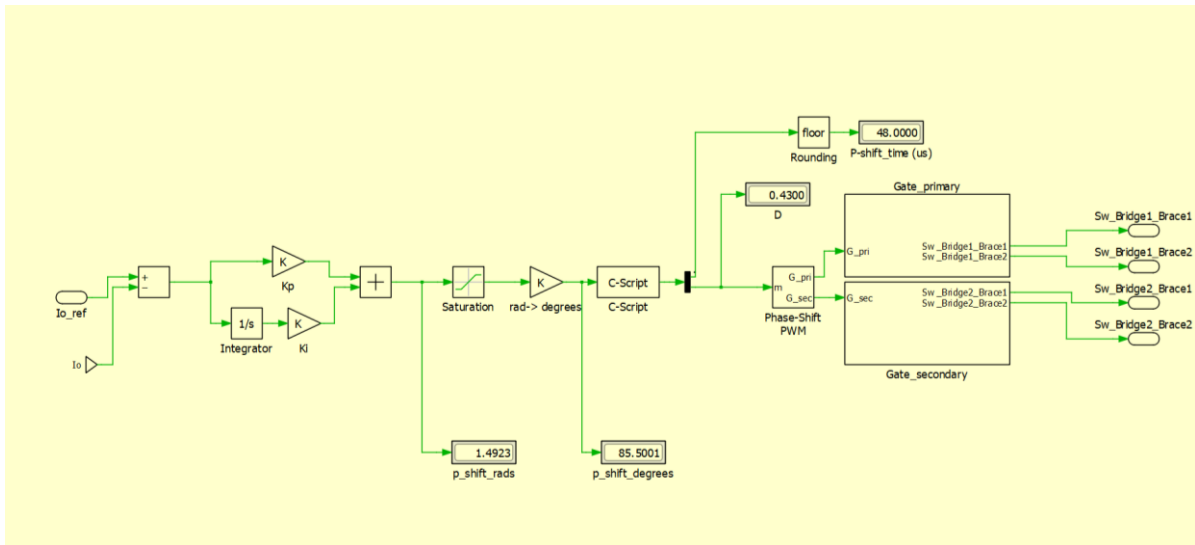


Figura 106- Esquema no *PLECS* do controle em malha fechada do conversor

A diferença entre a corrente de referência ( $I_{o\_ref}$ ) e a corrente de saída ( $I_o$ ) gera um erro, que, de seguida, entra no controlo PI e se transforma num ângulo em radianos, que corresponde ao *Phase-Shift*. Este ângulo é limitado entre os valores de desfase possíveis ( $-\pi/2 \leq \varphi \leq \pi/2$ ), através do bloco de saturação e transformado em graus. Posteriormente, o processo é exatamente igual ao referido subcapítulo 4.1.2, em que os PWM's são gerados em função deste desfaseamento.

Os valores de  $K_p$  e  $K_i$  presentes no controlador PI, correspondem a  $1e-6$  e  $6$ , respetivamente, e foram obtidos, de forma empírica, até atingir a estabilidade do sistema. O método *Ziegler-Nichols* foi também pensado e tentou-se utilizá-lo, de forma que estes valores de  $K_p$  e  $K_i$  tivessem um certo fundamento na sua base. No entanto, a utilização dos valores da componente proporcional e integral seguindo este método, não permitiram obter uma resposta estável no sistema e tiveram de ser alterados.

A Figura 107 representa o sinal de corrente de saída obtido, para um valor de corrente de referência de  $2,5$  A. A Figura 108 representa os restantes sinais da tensão na bobine e a relação entre as tensões nos OUT's das pontes  $V_p$  e  $V_s$  e a tensão na bobine. Finalmente, a Figura 109 representa a corrente na bobine, tudo para a corrente de saída de referência de  $2,5$  A.

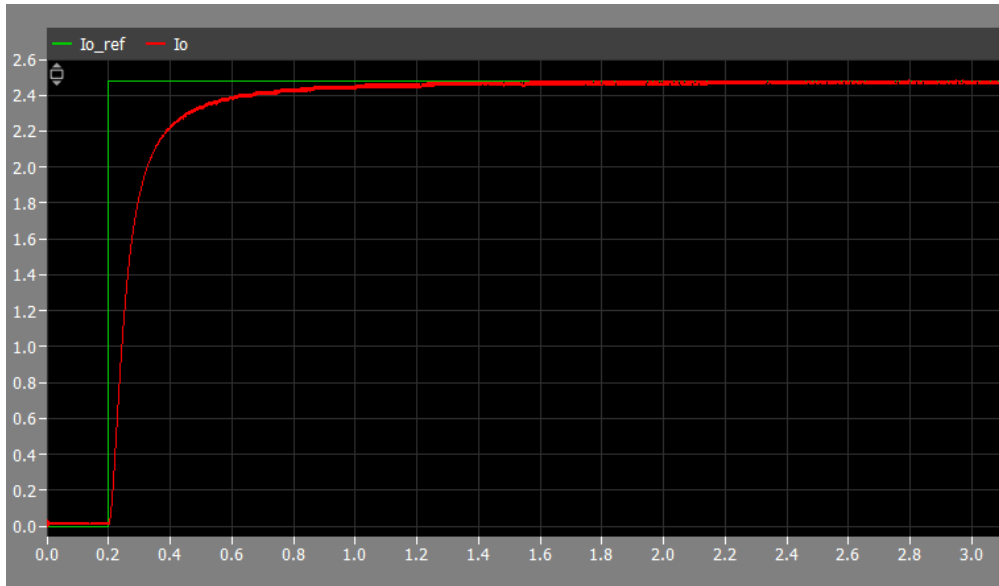


Figura 107- Corrente de saída da simulação modelo em malha fechada

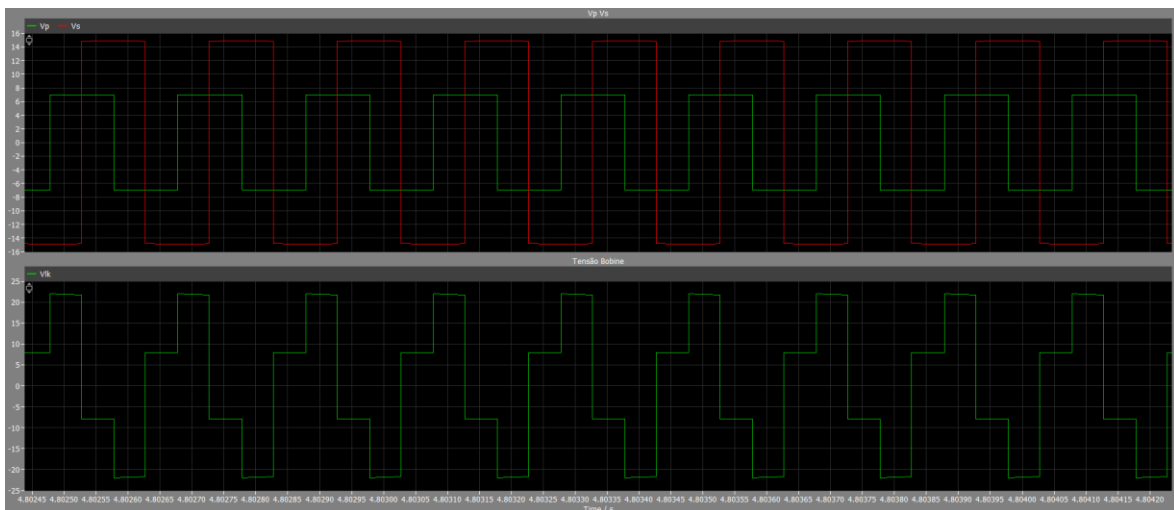


Figura 108- Em cima: Tensão  $V_p$ ,  $V_s$ . Em baixo: Tensão na bobine na simulação (Modelo em Malha Fechada)

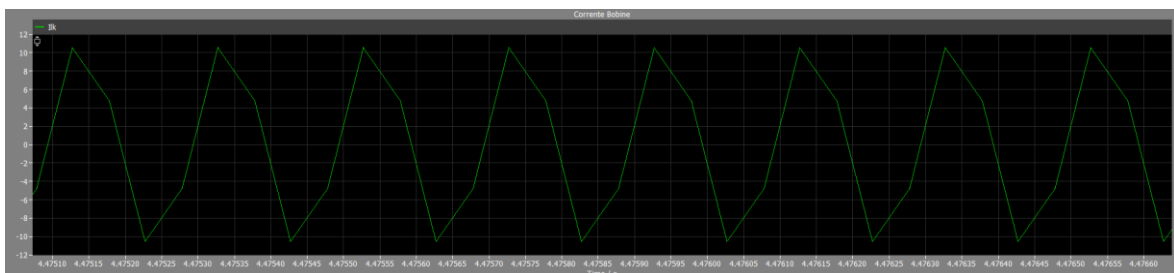


Figura 109- Corrente na bobine na simulação (Modelo em Malha Fechada)

A implementação do controle em malha fechada, tendo em conta o modelo real, seria uma meta bastante interessante de atingir, contudo, tal não foi possível, sobretudo por questões de tempo. Por outro lado, a simulação e implementação, do modelo real com o controle em malha aberta revelou-se complexa e de grande dimensão, por inúmeros fatores já mencionados anteriormente como as limitações do programa e dos componentes reais que foram considerados. E como tal, o controle em malha fechada, com base no modelo real, dadas as suas características de implementação ainda estaria num nível de dificuldade superior, que embora possível de se concretizar, dadas as restrições temporais e de forma a não comprometer o relatório, não foi possível de realizar.

## 4.6 TESTES PRÁTICOS DO CONVERSOR, CARACTERIZAÇÃO TÉCNICA E CUSTO DO PROJETO

Com a finalização do controlo em malha aberta do conversor, torna-se importante perceber, se de facto é possível, com o modelo físico construído, carregar uma bateria, de forma a simular o comportamento de um carregador de um veículo elétrico e determinar o tempo de carregamento, bem como verificar o processo de descarga, de maneira a perceber se o conversor consegue, de facto, funcionar bidireccionalmente e determinar a eficiência do conversor. Deste modo este subcapítulo visa apresentar os resultados obtidos destes testes práticos, caracterizar o conversor e o custo do projeto. A bateria utilizada nos testes, foi uma *BS battery* BTX12-BS de 12V representada na Figura 110 e, cujos detalhes do datasheet podem ser visualizados com maior detalhe no anexo F.



Figura 110- Bateria BTX12-BS 12V [52]

O setup montado do conversor com a bateria à saída pode ser visualizado com maior detalhe na Figura 111.

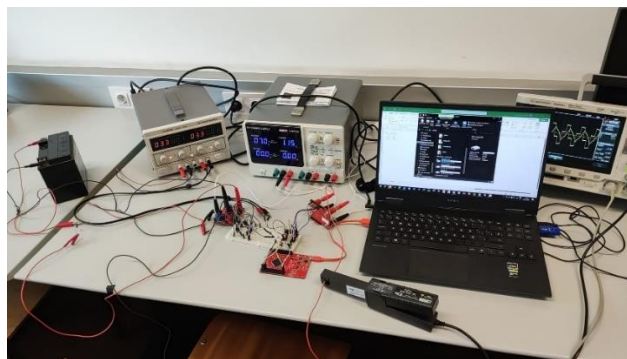


Figura 111- Setup de montagem do conversor com a bateria

Antes de apresentar os resultados obtidos nos testes práticos, é necessário salientar ainda alguns aspectos importantes. Dado que o conversor é bidireccional, quando o valor de  $\varphi > 0$ , pretende-se que o trânsito de potências flua da fonte para a bateria, processo de carga conforme a Figura 112.

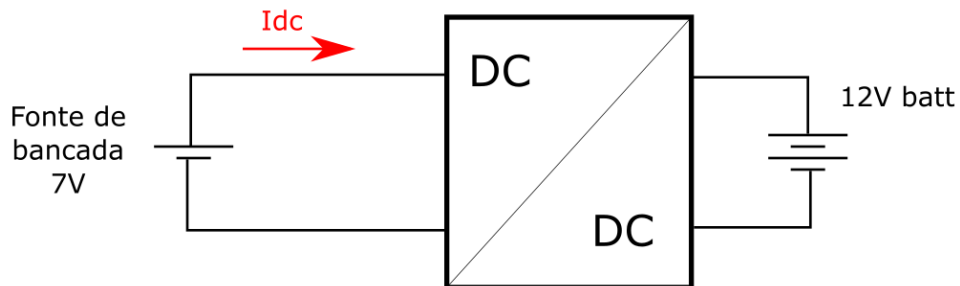


Figura 112- Processo de carga  $\varphi > 0$

No entanto, quando o valor de  $\varphi < 0$ , processo de descarga, é esperado que o trânsito de potências flua da bateria para a fonte. Contudo, a fonte de bancada não é bidireccional, pelo que se deve adicionar uma resistência em paralelo com a mesma, de modo a não danificar a fonte, conforme a Figura 113.

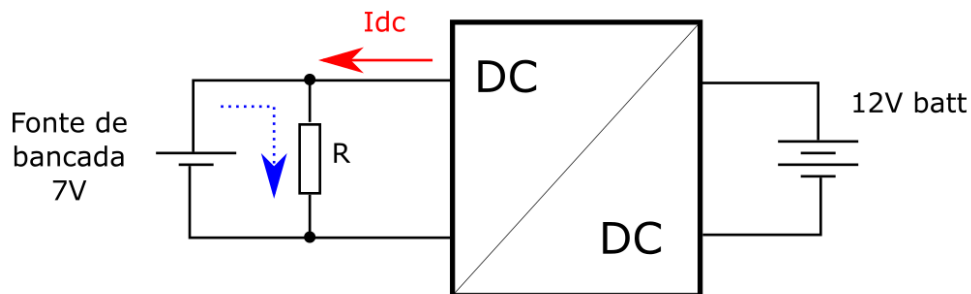


Figura 113- Processo de descarga  $\varphi < 0$

O detalhe importante nesta situação, é que em função da potência de descarga na resistência, e da corrente do lado da entrada do conversor ( $I_{dc}$ ) podem acontecer duas situações:

- **Situação A** - A potência de descarga na resistência pode ser fornecida, unicamente, pela potência que vai da bateria para a fonte, e, portanto, a corrente da fonte de bancada é 0 A;
- **Situação B** - A potência de descarga pode ser fornecida pela potência que vai da bateria para a fonte e pela própria fonte de bancada, e neste caso, a corrente fornecida pela fonte de bancada, já não apresentaria valor nulo.

#### 4.6.1 TESTE DE CARREGAMENTO/DESCARREGAMENTO DA BATERIA

O primeiro teste foi realizado com a bateria e passou pelo processo de carregamento e descarregamento da mesma. A nível do *setup* montado, foi tudo praticamente idêntico ao controlo em malha aberta, com a única diferença de que em vez das resistências à saída, encontra-se presente a bateria. Foi também colocado um fusível de 3 A em série com a bateria, de modo que todo o processo de carregamento/descarregamento fosse mais seguro. Escolheu-se este valor porque, tipicamente, a corrente de pico na bobine é cerca de duas vezes superior à corrente de saída, e dado que, a corrente máxima na bobine não deve exceder 6 A, a corrente à saída também não deverá ser superior a metade deste valor.

O procedimento necessário para efetuar o teste prático do processo de carga/descarga, passou por medir a tensão aos terminais da bateria e registar o tempo da ocorrência em horas e minutos. O teste foi efetuado para uma tensão de entrada de 7 V e 14 V, no processo de carga e no processo de descarga foram utilizadas resistências de 22  $\Omega$  e 7  $\Omega$ , de modo a simular a situação A (resistência 22  $\Omega$ ) e situação B (resistência 7  $\Omega$ ). O teste de carga/descarga foi sempre realizado, considerando um desfasamento de  $\pm 90^\circ$ , uma frequência de 5kHz e um duty cycle de 50%.

A Tabela 16 resume os resultados do teste de carga/descarga da bateria, com os respetivos tempos de carregamento e a tensão inicial e final para cada situação. Já o gráfico presente na Figura 114 traduz as curvas de carga e descarga da bateria em função do tempo.

Tabela 16- Resultados do teste de carga/descarga da bateria

	Carregamento		Descarregamento	
	7V	14V	R7	R22
Tensão inicial(V) na bateria	11,75	12,26	12,11	12,11
Tensão final(V) na bateria	12,6	13	11,75	11,75
Corrente na bateria (A)	0,22	1,03	0,83	1,34
Tempo total	7h56min	49 min	1h5min	34 min

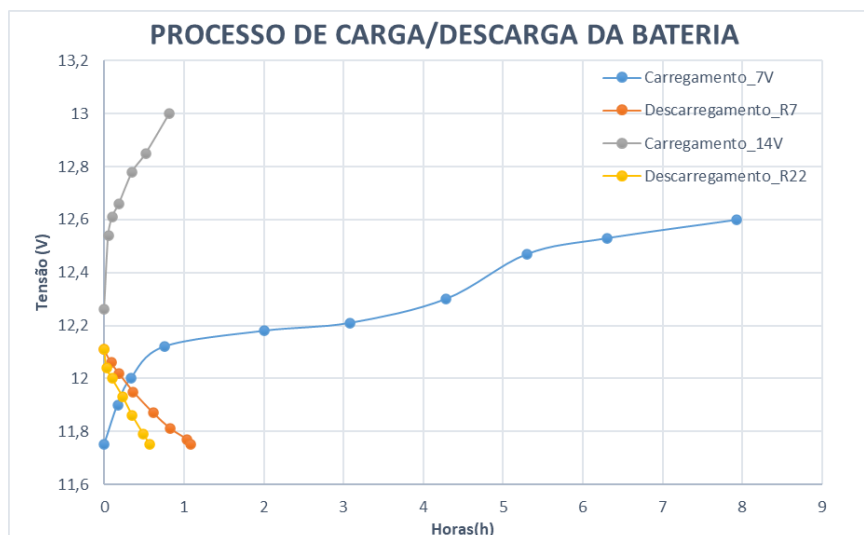


Figura 114- Processo de carga/descarga da bateria Tensão em função do tempo

Como é possível observar tanto pela Figura 114 como pela Tabela 16, a primeira situação de carregamento a 7V, foi a que mais demorou no processo, devendo-se provavelmente ao facto, de inicialmente, a bateria se encontrar completamente descarregada e não ter sido utilizada durante um grande período tempo.

#### 4.6.2 TESTE DE EFICIÊNCIA DO CONVERSOR

Em relação ao teste de eficiência, o teste foi realizado com a bateria, mas também com as resistências de potência presentes no laboratório. Tendo sido utilizadas para o efeito, resistência de 7, 14 e 22  $\Omega$ . Este teste a nível de estrutura é praticamente idêntico, ao anterior, com a particularidade que para além da medição da tensão de saída, foi também medida a corrente de saída e a corrente de entrada de forma a determinar a eficiência do conversor. Este teste foi realizado para diferentes valores de *Phase-Shift*, inclusive valores negativos, o que no caso da bateria não muda nada a nível de configuração face ao teste de carga/descarga. No entanto face às resistências utilizadas, significa que para além da alteração do *Phase-Shift* no programa, a resistência à saída do conversor DC/DC passa para a entrada e a fonte que estava na entrada passa para a saída. A Figura 115, ilustra de forma mais perceptível o esquema do conversor com as resistências.

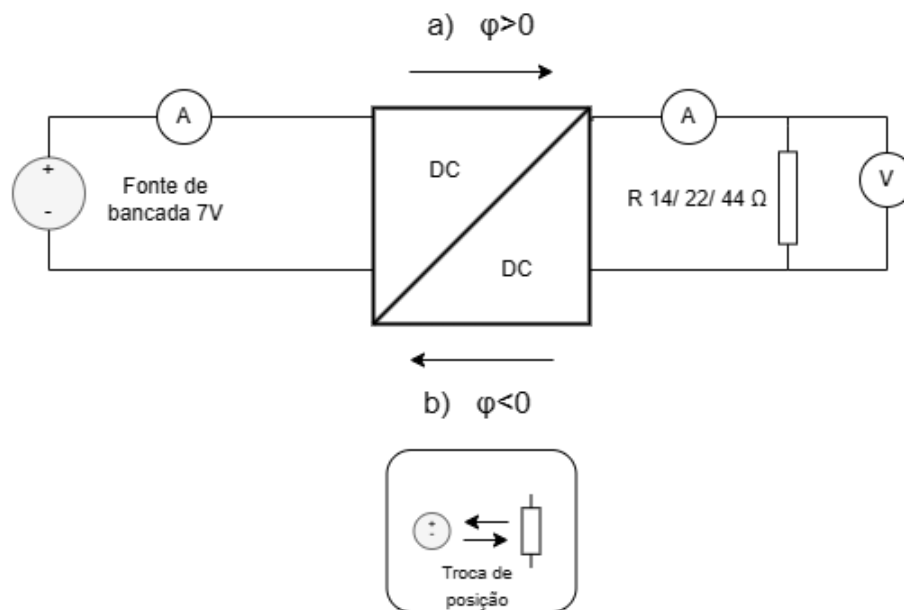


Figura 115- Esquema equivalente do ensaio de eficiência do conversor com as resistências

A Figura 116 traduz todos os resultados obtidos de eficiência tanto para as resistências, como para a bateria, em função de todo o espectro de operação do *Phase-Shift*. No entanto, antes de passar diretamente para a visualização desta Figura, a Tabela 17 resume e caracteriza a legenda da Figura, que no fundo corresponde a todas as situações para as quais se determinou a eficiência.

Tabela 17- Caracterização da legenda da Figura 122 face às diferentes situações

Situação	Tipo	Phase-Shift	Legenda
Eficiência para uma resistência de 14 Ω	Resistência	Positivo	R14
		Negativo	-R14
Eficiência para uma resistência de 22 Ω	Resistência	Positivo	R22
		Negativo	-R22
Eficiência para uma resistência de 44 Ω	Resistência	Positivo	R44
		Negativo	-R44
Eficiência no carregamento da bateria a 7 V	Bateria	Positivo	Bateria_CRG_7V
Eficiência no carregamento da bateria a 14 V	Bateria		Bateria_CRG_14V
Eficiência no descarregamento da bateria para uma resistência de 7 Ω	Bateria	Negativo	Bateria_DCRG_R7
Eficiência no descarregamento da bateria para uma resistência de 22 Ω	Bateria		Bateria_DCRG_R22

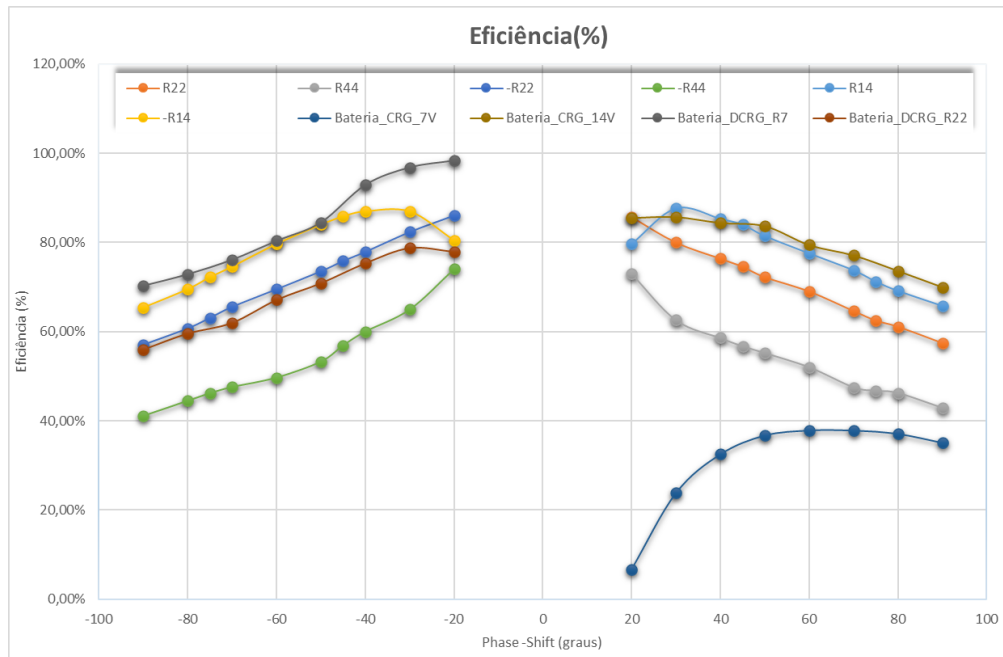


Figura 116- Eficiência do conversor face a diferentes valores de *Phase-Shift* e carga

Através da visualização da Figura 116 percebe-se que a eficiência do conversor é superior, no caso das resistências, quando o valor de desfasamento é baixo, assim como a carga. Ainda no caso das resistências, verifica-se que as curvas de eficiências são praticamente idênticas, tanto para um *Phase-Shift* positivo, como negativo, de acordo com o esperado. Por outro lado, no caso da bateria de 12V, as eficiências são mais elevadas, no processo de descarga e quando o processo de carga é efetuado com a fonte a 14V. No caso do carregamento da bateria a 7V, a eficiência é a mais baixa de todas, o que de certa forma, também contribuiu para que no teste de carregamento/descarregamento da bateria, o tempo total de carregamento fosse também superior face às restantes situações.

#### 4.6.3 CARACTERIZAÇÃO TÉCNICA DO CONVERSOR E CUSTO DO PROJETO

De um modo geral, o modelo físico foi ao encontro dos objetivos principais do trabalho, no qual a alteração da variável de *Phase-Shift* permite alterar a potência que transita no conversor e de forma bidirecional, pelo que tanto foi possível carregar como descarregar a bateria. Esta parte do subcapítulo visa caracterizar os aspetos mais importantes do modelo físico do conversor e o custo total do projeto. Desta forma a Tabela 18 resume e caracteriza tecnicamente os parâmetros mais importantes do modelo físico e em que situação o valor dos mesmos foi verificado.

Tabela 18- Especificações técnicas finais do conversor

Especificações técnicas do conversor		Situação de ocorrência
Tensão de Entrada	7 V/ 14 V	-
Indutância de fugas	100uH I <sub>max</sub> =6A	-
Frequência	5000Hz	-
Gama de Operação de <i>Phase-Shift</i>	$17^\circ \leq \phi \leq 90^\circ$ ^ $-17^\circ \geq \phi \geq -90^\circ$	-
Tensão mínima de saída	5 V	Teste de Eficiência para uma resistência de 14 Ω
Tensão máxima de saída	14 V	Teste de Eficiência no descarregamento da bateria para uma resistência de 22 Ω
Corrente máxima de saída	1,0 A	Teste de Eficiência no carregamento da bateria a 14 V
Potência mínima e máxima à saída do conversor	P <sub>min</sub> →0,12 W	Teste de Eficiência no carregamento da bateria a 7 V
	P <sub>max</sub> →13,4 W	Teste de Eficiência no carregamento da bateria a 14 V
Eficiência média do conversor (%)	67%	-

Através da visualização da Tabela verifica-se que grande parte dos parâmetros, estão em concordância com os valores inicialmente pensados na subcapítulo 4.3.1, no entanto dadas as limitações mencionadas anteriormente tanto do programa como de todas as componentes presentes no modelo real, existem também certos parâmetros que são ligeiramente diferentes do que inicialmente se tinha pensado, como a corrente máxima de saída e a potência de saída do conversor.

Na Tabela 19 estão presentes todos os componentes que foram utilizados na construção do modelo físico e o seu respetivo preço.

Tabela 19- Componentes utilizados no modelo físico e respetivo preço

Componentes	Quantidade	Preço/un	Preço	Ref.
XMC 4700 relax kit	1	31,71 €	31,71 €	[53]
DC motor control shield BTN8982TA	2	19,99 €	39,98 €	[53]
breadboard(BB-32656)	1	7,31 €	7,31 €	[53]
Cabos Jumper macho-macho	1	3,00 €	3,00 €	[54]
Cabos Jumper macho-fêmea	1	3,00 €	3,00 €	[54]
Cabos Jumper fêmea-fêmea	1	3,00 €	3,00 €	[54]
Optoacopladores 6N137	4	0,70 €	2,80 €	[54]
Condensadores 0,1 uF	4	0,35 €	1,40 €	[54]
Bobine 100 uH 6 A	1	3,21 €	3,21 €	[54]
Bateria 12 V	1	12,85 €	12,85 €	[54]
<b>Custo total</b>			<b>108,26 €</b>	

Dados obtidos de:

<https://www.digikey.pt/>

<https://mauser.pt/>

Ref.

[53]

[54]

# 5. CONSIDERAÇÕES FINAIS

De um modo geral, o trabalho realizado nesta dissertação foi ao encontro da maioria dos objetivos estabelecidos, tendo sido possível perceber o funcionamento lógico e analítico do conversor DAB, bem como a criação do programa no *DAVE*, que permitiu ao utilizador alterar o trânsito de potências do conversor, através da alteração do *Phase-Shift*, bem como outros parâmetros como a frequências dos sinais PWM. Com a criação do programa foi possível realizar numa primeira parte certos testes práticos unicamente com uma ponte-H, de forma a entender e caracterizá-la de forma mais precisa, e, depois numa segunda parte, efetuou-se as simulações do conversor tanto em malha aberta como fechada, e criou-se o modelo físico do conversor tendo em conta certas componentes reais. Com o modelo físico do conversor foi possível testar e verificar o funcionamento do conversor com as resistências de potência disponíveis no laboratório, bem como através da bateria de 12V. A bidirecionalidade do mesmo foi também verificada.

As fases mais desafiantes do projeto realizado foram, sem dúvida, o desenvolvimento do programa do Dual Active Bridge e a componente prática do modelo real. O desenvolvimento do programa revelou-se um processo complexo, sobretudo devido às restrições impostas, mas importantes para o correto funcionamento do conversor, como a variação dinâmica e em tempo real do desfasamento e que o sincronismo dos sinais, mesmo na presença de uma variação, nunca fosse perdido. Estas duas restrições foram suficientes para que a criação do programa fosse mais difícil do que se estava inicialmente à espera, e levaram a que, no fundo, grande parte das aplicações de PWM fornecidas pelo *DAVE* não fossem relevantes para o cenário desejado, pelo que os PWM's a serem aplicados aos semicondutores foram gerados pelo próprio programa, em função daquilo que o utilizador pretende. Já a componente prática associada ao modelo real e construção do modelo físico revelou ser também complexa, porque a consideração de certos fatores reais, como o *deadtime* e outros componentes como a indutância de fugas alteram completamente a dinâmica ideal do conversor. Por outro lado, a construção e operação, do modelo físico envolveu também a utilização de optoacopladores, algo que não está presente nas simulações porque os sinais aplicados aos semicondutores já se encontravam perfeitamente isolados,

algo que na realidade não acontecia. Por outro lado, este era também um componente que o aluno desconhecia, e, portanto, houve também uma certa curva de aprendizagem inerente. Apesar das dificuldades associadas à criação do programa e da componente prática associada ao modelo real, estas fases do projeto foram também as mais recompensantes, porque permitiram ao aluno adquirir todo um conjunto de competências e saberes na familiarização com a linguagem C e com o *DAVE*, bem como uma maior aptidão na resolução de problemas reais, o que na prática e no mercado do trabalho poderão se revelar importantes.

Embora a nível de conteúdo teórico e de simulação, existam cada vez mais artigos científicos sobre o conversor Dual Active Bridge, a verdade é que a informação técnica presente online, com vista a implementação do conversor, no contexto real e físico, é ainda um pouco rara. Neste sentido pretende-se que o projeto realizado traga uma perspetiva nova e real do conversor, e que seja um bom ponto de partida para promover novos e inovadores trabalhos nesta área.

### **Pontos de Melhoria**

A nível de melhorias no projeto existem ainda alguns aspetos importantes a serem trabalhados e melhorados, que por falta de tempo, por toda a dimensão do trabalho que foi desenvolvido, não comprometimento do documento, entre outros fatores não foram implementados:

- No contexto do controlo em malha aberta seria importante, tentar ultrapassar a limitação do *Timer* do programa de 5 $\mu$ s, de forma que fosse possível alterar de forma mais afinada o *deadtime*, e se conseguisse alterar de forma mais precisa a dinâmica do conversor. Por outro lado, a operação a frequências elevadas, leva a que a bobine produza perdas e aqueça bastante, neste sentido a utilização de ventoinhas de forma a reduzir a temperatura, poderia ser uma boa forma de diminuir as perdas na bobine e aumentar de forma global a eficiência do conversor;
- No contexto do controlo em malha fechada seria interessante explorar mais este tópico, tanto na vertente do modelo ideal como real, e obter uma verdadeira função de transferência em *Laplace*, a qual permitisse ter em conta as não linearidades do conversor e utilizar um método mais exato de obtenção das componentes  $K_p$  e  $K_i$ ;
- O estudo do modelo térmico e estimação de perdas seria também importante, de forma a caracterizar o conversor.

## Referências Bibliográficas

- [1] Xun Gong, Jayanth Rangaraju, and Texas Instruments, “Taking charge of electric vehicles – both in the vehicle and on the grid,” *Taking charge of electric vehicles – both in the vehicle and on the grid*, Texas, 2020. Accessed: Oct. 21, 2022. [Online]. Available: [https://www.ti.com/lit/wp/szzy007a/szzy007a.pdf?ts=1666364823183&ref\\_url=https%253A%252F%252Fwww.google.com%252F](https://www.ti.com/lit/wp/szzy007a/szzy007a.pdf?ts=1666364823183&ref_url=https%253A%252F%252Fwww.google.com%252F)
- [2] Jack Lamar, “Deliver Power More Efficiently with On-board and Off-board Charging Systems,” *Deliver Power More Efficiently with On-board and Off-board Charging Systems*, Mar. 29, 2020. <https://www.wolfspeed.com/knowledge-center/article/deliver-power-more-efficiently-with-on-board-and-off-board-charging-systems/> (accessed Oct. 24, 2022).
- [3] H. Yu, S. Niu, Y. Shang, Z. Shao, Y. Jia, and L. Jian, “Electric vehicles integration and vehicle-to-grid operation in active distribution grids: A comprehensive review on power architectures, grid connection standards and typical applications,” *Renewable and Sustainable Energy Reviews*, vol. 168, p. 112812, Oct. 2022, doi: 10.1016/j.rser.2022.112812.
- [4] Electrical Installation Wiki, “Electric Vehicle and EV charging fundamentals,” *Schneider Electric*, Jan. 18, 2021. [https://www.electrical-installation.org/enwiki/Electric\\_Vehicle\\_and\\_EV\\_charging\\_fundamentals](https://www.electrical-installation.org/enwiki/Electric_Vehicle_and_EV_charging_fundamentals) (accessed Oct. 24, 2022).
- [5] João Carlos da Silva Vieira Valente, “Soluções avançadas de controlo do processo de carga de EVs,” FACULDADE DE ENGENHARIA DA UNIVERSIDADE DO PORTO, 2017. Accessed: Feb. 07, 2023. [Online]. Available: <https://repositorio-aberto.up.pt/handle/10216/102559>
- [6] CTE 64, “GUIA TÉCNICO DAS INSTALAÇÕES ELÉTRICAS PARA A ALIMENTAÇÃO DE VEÍCULOS ELÉTRICOS,” *DGEG*. 2015. Accessed: Nov. 24, 2022. [Online]. Available: [https://www.rexel.pt/media/1219/guia\\_instalacoes\\_eletricas\\_alim\\_veiculos\\_eletricos.pdf](https://www.rexel.pt/media/1219/guia_instalacoes_eletricas_alim_veiculos_eletricos.pdf)

- [7] Efacec, “Ultra Fast Charge Station HV175/HV350 G2,” *Efacec*. 2022. Accessed: Oct. 25, 2022. [Online]. Available: [http://www.mecommacau.com/UploadFiles/CS475I2008B1%20-%20HV175%20e%20HV350%20G2\\_compressed.pdf](http://www.mecommacau.com/UploadFiles/CS475I2008B1%20-%20HV175%20e%20HV350%20G2_compressed.pdf)
- [8] ABB, “Terra 360 The high-power charger for everyone,” *ABB*. 2022. Accessed: Oct. 25, 2022. [Online]. Available: <https://search.abb.com/library/Download.aspx?DocumentID=9AKK107992A8963&LanguageCode=en&DocumentPartId=&Action=Launch>
- [9] Siemens, “SICHARGE D Dynamic charging for future eMobility,” *Siemens*. 2022. Accessed: Oct. 25, 2022. [Online]. Available: [https://assets.new.siemens.com/siemens/assets/api/uuid:10128ff2-4bc0-440b-9cda-a153c2172658/sicharge-d-brochure-en.pdf?ste\\_sid=4946c2f4408826a995f09b67072cce19](https://assets.new.siemens.com/siemens/assets/api/uuid:10128ff2-4bc0-440b-9cda-a153c2172658/sicharge-d-brochure-en.pdf?ste_sid=4946c2f4408826a995f09b67072cce19)
- [10] Nidec, “DirectPower360,” *Nidec*. 2022. Accessed: Oct. 24, 2022. [Online]. Available: <https://www.nidec-industrial.com/wp-content/uploads/2021/02/Brochure-PowerSafe-1.pdf>
- [11] Alpitronic, “HYC 300,” *Alpitronic*. 2022. Accessed: Oct. 28, 2022. [Online]. Available: [https://www.hypercharger.it/wp-content/uploads/2021/10/HYC300\\_PRODUCT-BRIEF\\_V2-1\\_EN.pdf](https://www.hypercharger.it/wp-content/uploads/2021/10/HYC300_PRODUCT-BRIEF_V2-1_EN.pdf)
- [12] Tritium, “PK350,” *Tritium*. 2022. Accessed: Oct. 28, 2022. [Online]. Available: [https://tritiumcharging.com/wp-content/uploads/2020/11/TRI105.DTA\\_.002\\_Veefil-PK350-Specifications.pdf](https://tritiumcharging.com/wp-content/uploads/2020/11/TRI105.DTA_.002_Veefil-PK350-Specifications.pdf)
- [13] O. Veneri, *Technologies and Applications for Smart Charging of Electric and Plug-in Hybrid Vehicles*. Cham: Springer International Publishing, 2017. doi: 10.1007/978-3-319-43651-7.
- [14] M. Alharbi, M. Dahidah, V. Pickert, and J. Yu, “Comparison of SiC-based DC-DC modular converters for EV fast DC chargers,” in *2019 IEEE International Conference on Industrial Technology (ICIT)*, IEEE, Feb. 2019, pp. 1681–1688. doi: 10.1109/ICIT.2019.8843693.

- [15] J. W. Kolar, J. Biela, S. Waffler, T. Friedli, and U. Badstuebner, "Performance trends and limitations of power electronic systems," in *2010 6th International Conference on Integrated Power Electronics Systems*, 2010, pp. 1–20.
- [16] J. M. Rivas, D. Jackson, O. Leitermann, A. D. Sagneri, Yehui Han, and D. J. Perreault, "Design Considerations for Very High Frequency dc-dc Converters," in *37th IEEE Power Electronics Specialists Conference*, IEEE, pp. 1–11. doi: 10.1109/PESC.2006.1712114.
- [17] G. E. Sfakianakis, J. Everts, and E. A. Lomonova, "Overview of the requirements and implementations of bidirectional isolated AC-DC converters for automotive battery charging applications," in *2015 Tenth International Conference on Ecological Vehicles and Renewable Energies (EVER)*, IEEE, Mar. 2015, pp. 1–12. doi: 10.1109/EVER.2015.7112939.
- [18] S. Abdel-Rahman, "Resonant LLC converter: Operation and design," *Infineon Technologies North America (IFNA) Corp*, vol. 19, 2012.
- [19] S. Deshmukh (Gore) *et al.*, "Review on classification of resonant converters for electric vehicle application," *Energy Reports*, vol. 8, pp. 1091–1113, Nov. 2022, doi: 10.1016/j.egy.2021.12.013.
- [20] H. Tu, H. Feng, S. Srdic, and S. Lukic, "Extreme Fast Charging of Electric Vehicles: A Technology Overview," *IEEE Transactions on Transportation Electrification*, vol. 5, no. 4, pp. 861–878, Dec. 2019, doi: 10.1109/TTE.2019.2958709.
- [21] J. Zeng, G. Zhang, S. S. Yu, B. Zhang, and Y. Zhang, "LLC resonant converter topologies and industrial applications — A review," *Chinese Journal of Electrical Engineering*, vol. 6, no. 3, pp. 73–84, Sep. 2020, doi: 10.23919/CJEE.2020.000021.
- [22] Hong Huang, "Designing an LLC Resonant Half-Bridge Power Converter," *Texas Instruments*, 2010, Accessed: Nov. 12, 2022. [Online]. Available: <https://www.ti.com/seclit/ml/slup263/slup263.pdf>
- [23] Bo Yang, F. C. Lee, A. J. Zhang, and Guisong Huang, "LLC resonant converter for front end DC/DC conversion," in *APEC. Seventeenth Annual IEEE Applied Power Electronics Conference and Exposition (Cat. No.02CH37335)*, IEEE, pp. 1108–1112. doi: 10.1109/APEC.2002.989382.

- [24] S. Dusmez, A. Cook, and A. Khaligh, “Comprehensive analysis of high quality power converters for level 3 off-board chargers,” in *2011 IEEE Vehicle Power and Propulsion Conference*, IEEE, Sep. 2011, pp. 1–10. doi: 10.1109/VPPC.2011.6043096.
- [25] R. L. Steigerwald, “A comparison of half-bridge resonant converter topologies,” *IEEE Trans Power Electron*, vol. 3, no. 2, pp. 174–182, Apr. 1988, doi: 10.1109/63.4347.
- [26] Sunpower Eletronics, “Bridge Converter,” *Sunpower Eletronics*, 2022. <https://www.sunpower-uk.com/glossary/what-is-a-bridge-converter/> (accessed Nov. 25, 2022).
- [27] Texas Instruments, “Phase-Shifted Full Bridge DC/DC Power Converter Design Guide,” *Texas Instruments*, May 2014.
- [28] S. Chothe, Rajaram. T. Ugale, and A. Gambhir, “Design and modeling of Phase Shifted Full Bridge DC-DC Converter with ZVS,” in *2021 National Power Electronics Conference (NPEC)*, IEEE, Dec. 2021, pp. 01–06. doi: 10.1109/NPEC52100.2021.9672529.
- [29] X. Li, Y. Zhang, P. Fang, and J. Liu, “Comprehensive Comparison of Three Typical Bridge Structure Isolated Soft Switching DC-DC Topologies in the Application of Locomotive Traction,” in *2019 IEEE International Conference on Industrial Technology (ICIT)*, IEEE, Feb. 2019, pp. 1533–1540. doi: 10.1109/ICIT.2019.8755248.
- [30] Y. Wei, Q. Luo, and A. Mantooth, “A Hybrid Half-bridge LLC Resonant Converter and Phase Shifted Full-bridge Converter for High Step-up Application,” in *2020 IEEE Workshop on Wide Bandgap Power Devices and Applications in Asia (WiPDA Asia)*, IEEE, Sep. 2020, pp. 1–6. doi: 10.1109/WiPDAAsia49671.2020.9360292.
- [31] L. Shu, W. Chen, D. Ma, and G. Ning, “Analysis of Strategy for Achieving Zero-Current Switching in Full-Bridge Converters,” *IEEE Transactions on Industrial Electronics*, vol. 65, no. 7, pp. 5509–5517, Jul. 2018, doi: 10.1109/TIE.2017.2779443.

- [32] A. Pal and K. Basu, "A Zero-Current-Switched PWM Full Bridge DC-DC Converter," in *2019 IEEE Energy Conversion Congress and Exposition (ECCE)*, IEEE, Sep. 2019, pp. 6424–6429. doi: 10.1109/ECCE.2019.8913239.
- [33] P. He and A. Khaligh, "Comprehensive Analyses and Comparison of 1 kW Isolated DC–DC Converters for Bidirectional EV Charging Systems," *IEEE Transactions on Transportation Electrification*, vol. 3, no. 1, pp. 147–156, Mar. 2017, doi: 10.1109/TTE.2016.2630927.
- [34] S. Zou, J. Lu, A. Mallik, and A. Khaligh, "Bi-Directional CLLC Converter With Synchronous Rectification for Plug-In Electric Vehicles," *IEEE Trans Ind Appl*, vol. 54, no. 2, pp. 998–1005, Mar. 2018, doi: 10.1109/TIA.2017.2773430.
- [35] B. Li, F. C. Lee, Q. Li, and Z. Liu, "Bi-directional on-board charger architecture and control for achieving ultra-high efficiency with wide battery voltage range," in *2017 IEEE Applied Power Electronics Conference and Exposition (APEC)*, IEEE, Mar. 2017, pp. 3688–3694. doi: 10.1109/APEC.2017.7931228.
- [36] J.-H. Jung, H.-S. Kim, M.-H. Ryu, and J.-W. Baek, "Design Methodology of Bidirectional CLLC Resonant Converter for High-Frequency Isolation of DC Distribution Systems," *IEEE Trans Power Electron*, vol. 28, no. 4, pp. 1741–1755, Apr. 2013, doi: 10.1109/TPEL.2012.2213346.
- [37] Y. Cao, M. Ngo, R. Burgos, A. Ismail, and D. Dong, "Switching Transition Analysis and Optimization for Bidirectional CLLC Resonant DC Transformer," *IEEE Trans Power Electron*, vol. 37, no. 4, pp. 3786–3800, Apr. 2022, doi: 10.1109/TPEL.2021.3125265.
- [38] A. Kumar, A. H. Bhat, and P. Agarwal, "Comparative analysis of dual active bridge isolated DC to DC converter with single phase shift and extended phase shift control techniques," in *2017 6th International Conference on Computer Applications In Electrical Engineering-Recent Advances (CERA)*, IEEE, Oct. 2017, pp. 397–402. doi: 10.1109/CERA.2017.8343363.
- [39] S. S. Trivedi and A. v. Sant, "Comparative analysis of dual active bridge dc–dc converter employing Si, SiC and GaN MOSFETs for G2V and V2G operation," *Energy Reports*, vol. 8, pp. 1011–1019, Nov. 2022, doi: 10.1016/j.egyr.2022.08.100.

- [40] A. Luís Kirsten, F. Gabriel Carloto, T. Hentschke de Oliveira, J. Gilberto Pinheiro Roncalio, and M. Antônio Dalla Costa, “Phase-shift Design Methodology For The Dab Converter,” *Eletrônica de Potência*, vol. 19, no. 3, pp. 231–240, Aug. 2014, doi: 10.18618/REP.2014.3.231240.
- [41] G. G. Oggier, G. O. García, and A. R. Oliva, “Switching Control Strategy to Minimize Dual Active Bridge Converter Losses,” *IEEE Trans Power Electron*, vol. 24, no. 7, pp. 1826–1838, Jul. 2009, doi: 10.1109/TPEL.2009.2020902.
- [42] B. Zhao, Q. Song, and W. Liu, “Power Characterization of Isolated Bidirectional Dual-Active-Bridge DC–DC Converter With Dual-Phase-Shift Control,” *IEEE Trans Power Electron*, vol. 27, no. 9, pp. 4172–4176, Sep. 2012, doi: 10.1109/TPEL.2012.2189586.
- [43] K. Wu, C. W. de Silva, and W. G. Dunford, “Stability Analysis of Isolated Bidirectional Dual Active Full-Bridge DC–DC Converter With Triple Phase-Shift Control,” *IEEE Trans Power Electron*, vol. 27, no. 4, pp. 2007–2017, Apr. 2012, doi: 10.1109/TPEL.2011.2167243.
- [44] Texas Instruments, “Bidirectional, Dual Active Bridge Reference Design for Level 3 Electric Vehicle Charging Stations,” 2019.
- [45] A. S. Babokany, M. Jabbari, G. Shahgholian, and M. Mahdavian, “A review of bidirectional dual active bridge converter,” in *2012 9th International Conference on Electrical Engineering/Electronics, Computer, Telecommunications and Information Technology*, IEEE, May 2012, pp. 1–4. doi: 10.1109/ECTICon.2012.6254316.
- [46] S. Shao *et al.*, “Modeling and Advanced Control of Dual-Active-Bridge DC–DC Converters: A Review,” *IEEE Trans Power Electron*, vol. 37, no. 2, pp. 1524–1547, Feb. 2022, doi: 10.1109/TPEL.2021.3108157.
- [47] Texas Instruments, “Phase shifted full bridge (PSFB) vs. full bridge LLC (FB-LLC) for high power DC/DC conversion,” *TI Training*, 2018. <https://training.ti.com/psfb-vs-fb-llc-part-3?context=1135931-1135930> (accessed Jan. 06, 2023).
- [48] Infineon, “Motor Control Shield with BTN8982TA,” 2016. Accessed: Aug. 24, 2023. [Online]. Available: [https://www.infineon.com/dgdl/Infineon-Motor\\_Control\\_Shield\\_with\\_BTN8982TA\\_for\\_Arduino-UM-v01\\_00-EN.pdf?fileId=5546d4624ca27d02014cb20b89867eed](https://www.infineon.com/dgdl/Infineon-Motor_Control_Shield_with_BTN8982TA_for_Arduino-UM-v01_00-EN.pdf?fileId=5546d4624ca27d02014cb20b89867eed)

- [49] Infineon, “XMC 4700 board user’s Manual,” 2016. Accessed: Aug. 24, 2023. [Online]. Available: [https://www.infineon.com/dgdl/Infineon-Board\\_User\\_Manual\\_XMC4700\\_XMC4800\\_Relax\\_Kit\\_Series-UserManual-v01\\_04-EN.pdf?fileId=5546d46250cc1fdf01513f8e052d07fc](https://www.infineon.com/dgdl/Infineon-Board_User_Manual_XMC4700_XMC4800_Relax_Kit_Series-UserManual-v01_04-EN.pdf?fileId=5546d46250cc1fdf01513f8e052d07fc)
- [50] Würth Elektronik, “Inductance 100uH 25 mOHM,” 2020, Accessed: Aug. 24, 2023. [Online]. Available: <https://www.wurth-elektronik.com/components/products/datasheet/7447070.pdf>
- [51] Vishay, “High Speed Optocoupler 6N137 datasheet,” 2016.
- [52] BS battery, “Battery BTX12-BS datasheet”, Accessed: Aug. 24, 2023. [Online]. Available: <https://bs-battery.com/product/btx12-bs/>
- [53] Digikey, “Digikey componentes eletrónicos,” 2023. [https://www.digikey.pt/?utm\\_adgroup=Digi-Key&utm\\_source=google&utm\\_medium=cpc&utm\\_campaign=PT\\_Brand\\_Digi-Key&utm\\_term=digikey&productid=&gad=1&gclid=Cj0KCQjw\\_5unBhCMARIsACZyzS2NkLL-KxySvJ0Ivcg5OyGNVVzXqDILm\\_WCRI1F-WZ4skHGtH4FEHgaArT5EALw\\_wcB](https://www.digikey.pt/?utm_adgroup=Digi-Key&utm_source=google&utm_medium=cpc&utm_campaign=PT_Brand_Digi-Key&utm_term=digikey&productid=&gad=1&gclid=Cj0KCQjw_5unBhCMARIsACZyzS2NkLL-KxySvJ0Ivcg5OyGNVVzXqDILm_WCRI1F-WZ4skHGtH4FEHgaArT5EALw_wcB) (accessed Aug. 24, 2023).
- [54] Mauser, “Mauser Componentes eletrónicos,” 2023. <https://mauser.pt/catalog/> (accessed Aug. 24, 2023).

# *Anexos*

## Anexo A Soluções Comerciais e Curvas de Carga



Figura 117- Efacec HV350 G2 [7]



Figura 118- Terra 360 [8]



Figura 120- Sichearge-D [9]



Figura 119- DirectPower 360 [10]



Figura 121- HYC 300 [11]



Figura 122- PK350 [12]

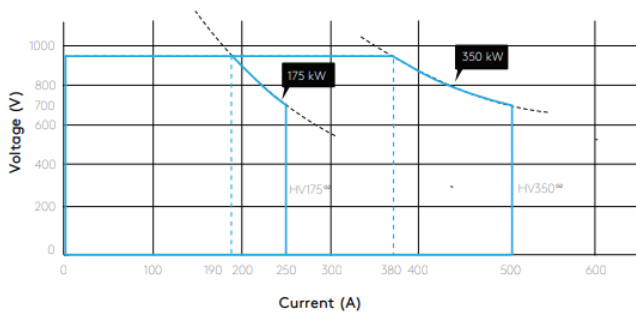


Figura 124- HV350 curva de carga [7]

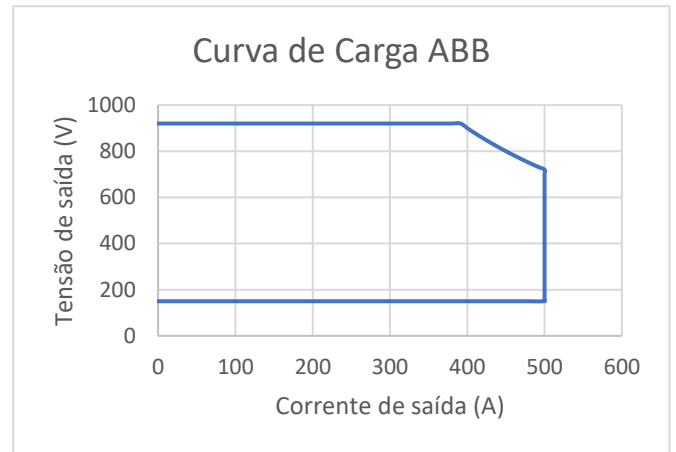


Figura 123- Terra 360 curva de carga

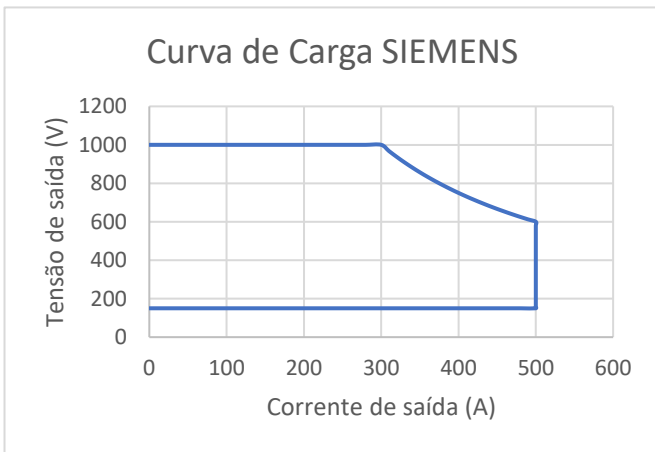


Figura 126- Sicharge D curva de carga

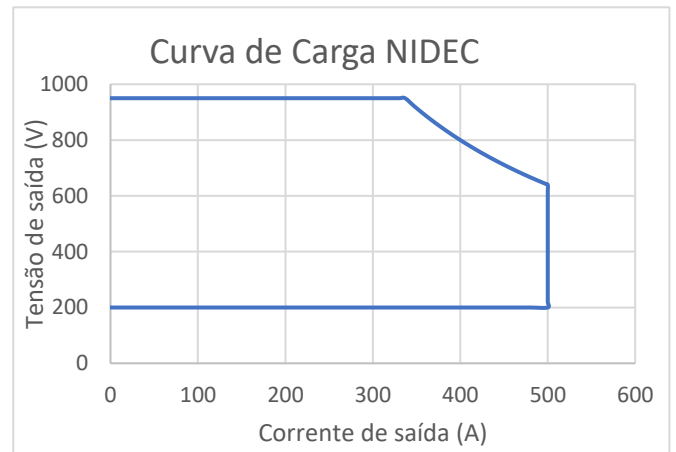


Figura 125- DirectPower 360

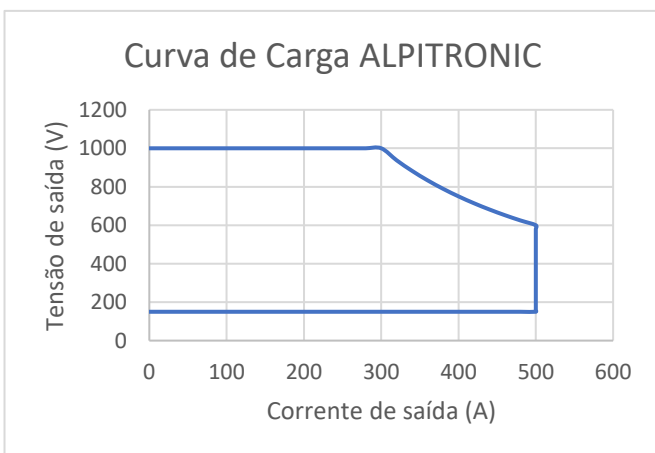


Figura 127- HYC 300 curva de carga

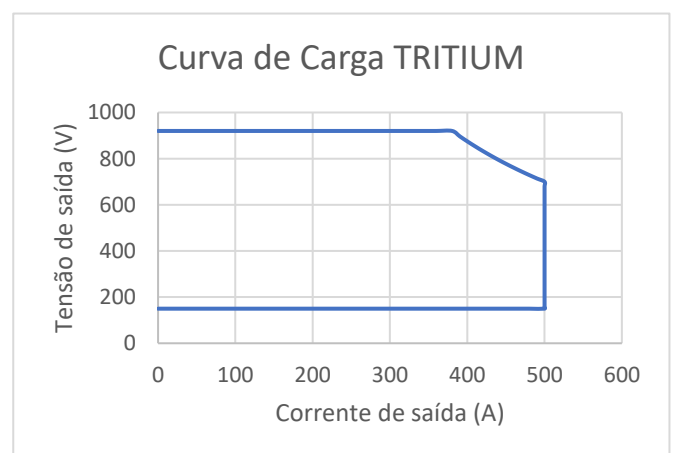


Figura 128- PK-350 curva de carga

# Anexo B Motor Control Shield BTN8982TA e Microcontrolador XMC4700

## Motor Control Shield with BTN8982TA For Arduino



### 1 Motor Control Shield introduction

#### 1.1 Motor Control Shield overview

The Motor Control Shield adds powerful motor control to the Arduino projects. The shield can be controlled with the general logic IO-Ports of a microcontroller. Either an Arduino Uno R3 or the XMC1100 Boot Kit from Infineon can be used as the master.

On board of the Motor Control Shield are two BTN8982TA NovalithIC™. Each is featuring one P-channel high side MOSFET and one N-channel low side MOSFET with an integrated driver IC in one package. Due to the P-channel high side switch a charge pump is not needed.

The BTN8982TA half-bridge is easy to control by applying logic level signals to the IN and INH pin. When applying a PWM to the IN pin the current provided to the motor can be controlled with the duty cycle of the PWM. With an external resistor connected between the SR pin and GND the slew rate of the power switches can be adjusted.

The Motor Control Shield can be easily connected to any Arduino board or the XMC1100 Boot Kit via headers.

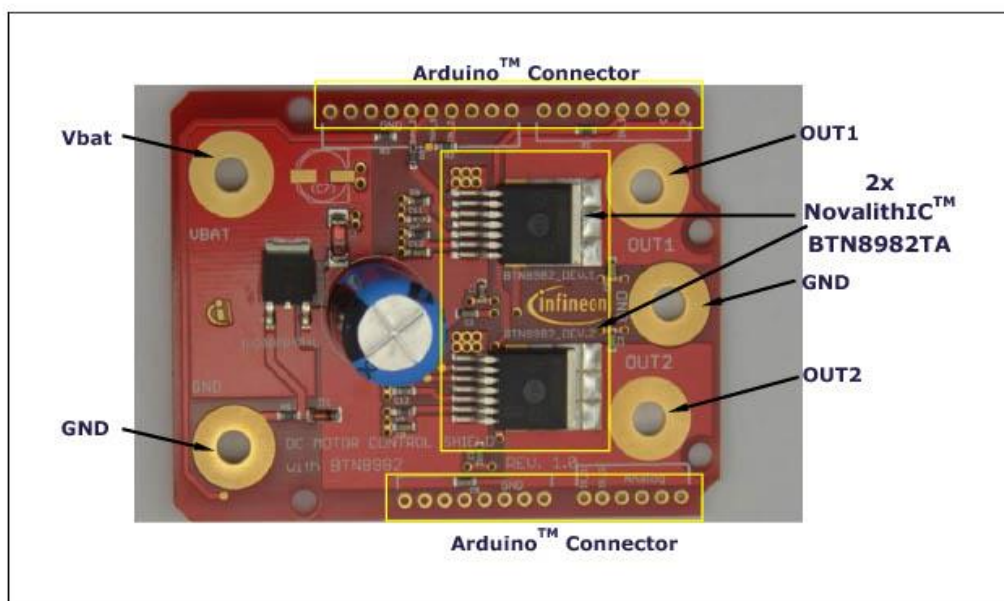


Figure 1 Motor Control Shield photo

#### 1.2 Key features

The Motor Control Shield has the following features:

- An Arduino Uno R3, XMC1100 Boot Kit, or similar board connected to the shield can control the two half-bridges via the general IO pins.

## Motor Control Shield with BTN8982TA For Arduino



- Brushed DC Motor Control up to 250 W continuous load
  - 8 – 18 V nominal input voltage (max. 6 – 40 V)
  - Average motor current 30 A restricted due to the limited power dissipation of the PCB (BTN8982TA current limitation @ 55 A min.)
- Drives either one brushed bi-directional DC motor or two uni-directional DC motors.
- Capable of high frequency PWM, e.g. 30 kHz
- Adjustable slew rates for optimized EMI by changing external resistor
- Driver circuit with logic level inputs
- Status flag diagnosis with current sense capability
- Protection e.g. against overtemperature and overcurrent
- Reverse polarity protection with IPD90P04P4L

Figura 130- Ficha técnica da ponte-H (pág. 6 de 20) [48]

## Motor Control Shield with BTN8982TA For Arduino



### 1.3 Blockdiagram of a bi-directional Motor Control

As a starting point for the Motor Control Shield, the application block diagram shown in Figure 3 was used. For simplicity reasons the conductivity  $L_1$  was removed in the Shield schematics. In the application block diagram the INH pins of both half-bridges are connected to one IO-port of the microcontroller. To be more flexible in the usage of the Motor Control Shield each INH of the two half-bridges is connected to a separate IO pin.

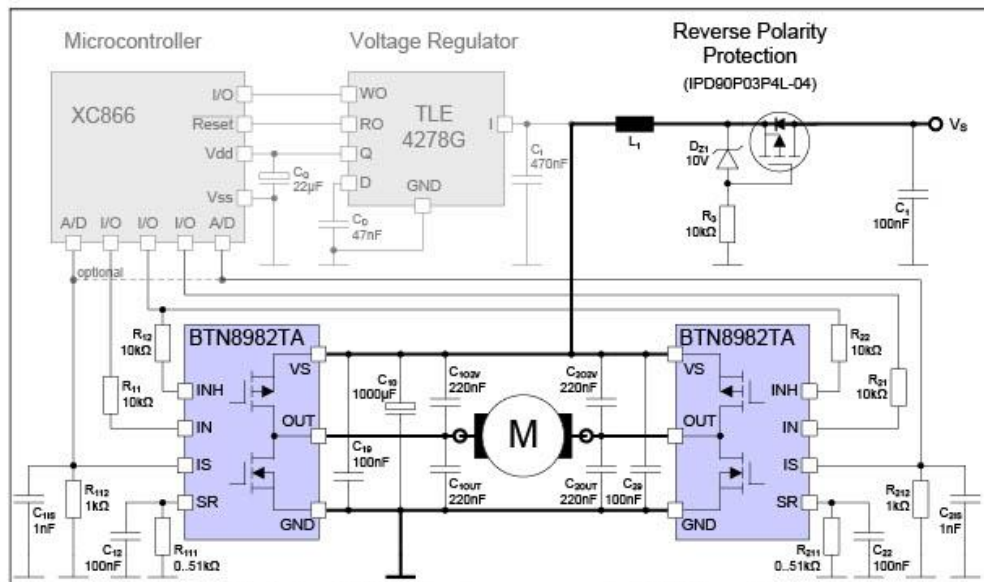


Figure 3 Application circuit for a bi-directional motor control with BTN8982TA

Figura 131- Ficha técnica da ponte-H (pág. 7 de 20) [48]

### **3        BTN8982TA overview**

The BTN8982TA used in the Motor Control Shield is an integrated high current half-bridge for motor drive applications. It is part of the NovalithIC™ family containing one p-channel high side MOSFET and one n-channel low side MOSFET with an integrated driver IC in one package. Due to the p-channel high side switch the need for a charge pump is eliminated thus minimizing EMI. Interfacing to a microcontroller is made easy by the integrated driver IC which features logic level inputs, diagnosis with current sense, slew rate adjustment, dead time generation and protection against overtemperature, undervoltage, overcurrent and short circuit.

The BTN8982TA provides a cost optimized solution for protected high current PWM motor drives with very low board space consumption.

#### **3.1        Key features of the BTN8982TA Novalith IC™**

- Path resistance of max. 20.4 mΩ @ 150 °C (typ. 10.0 mΩ @ 25 °C)
- High side: max. 10.5 mΩ @ 150 °C (typ. 5.3 mΩ @ 25 °C)
- Low side: max. 9.9 mΩ @ 150 °C (typ. 4.7 mΩ @ 25 °C)
- Enhanced switching speed for reduced switching losses
- Capable for high PWM frequency combined with active freewheeling
- Low quiescent current of typ. 7 μA @ 25 °C
- Switched mode current limitation for reduced power dissipation in overcurrent
- Current limitation level of 55 A min.
- Status flag diagnosis with current sense capability
- Overtemperature shut down with latch behavior
- Undervoltage shut down
- Driver circuit with logic level inputs
- Adjustable slew rates for optimized EMI
- Operation up to 40 V
- Green Product (RoHS compliant)
- AEC Qualified in PG-TO263-7-1 package



**Figure 9    PG-TO263-7-1**

### 3.2 Block diagram

The BTN8982TA is part of the NovalithIC™ family containing three separate chips in one package: One p-channel high side MOSFET and one n-channel low side MOSFET together with a driver IC, forming an integrated high current half-bridge. All three chips are mounted on one common lead frame, using the chip on chip and chip by chip technology. The power switches utilize vertical MOS technologies to ensure optimum on state resistance.

Due to the p-channel high side switch the need for a charge pump is eliminated thus minimizing EMI. Interfacing to a microcontroller is made easy by the integrated driver IC which features logic level inputs, diagnosis with current sense, slew rate adjustment, dead time generation and protection against overtemperature, undervoltage, overcurrent and short circuit. The BTN8982TA can be combined with other BTN8982TA to form H-bridge and 3-phase drive configurations.

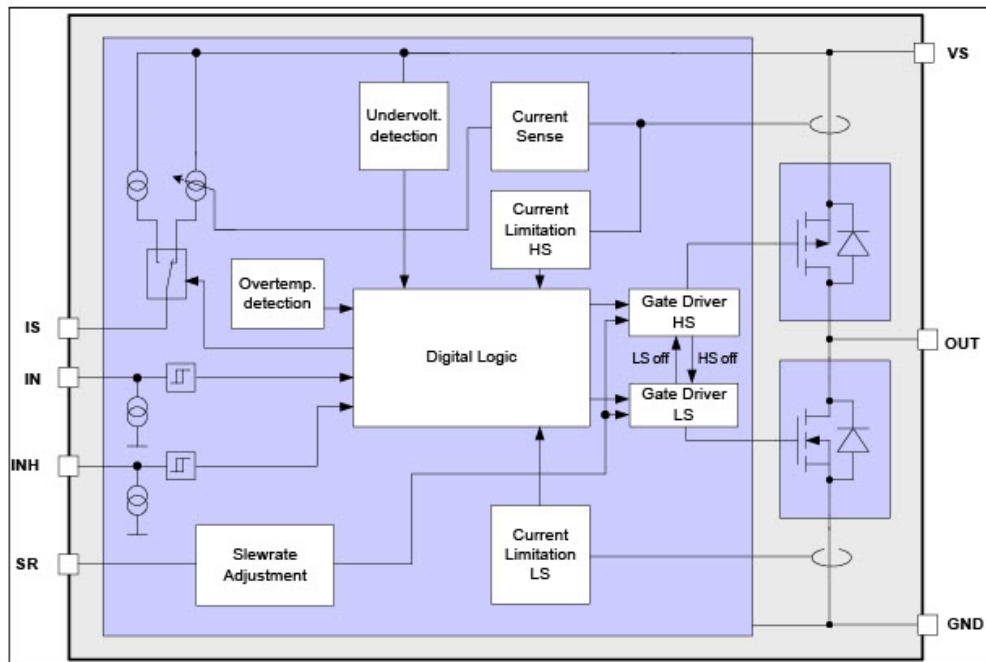


Figure 10 Block diagram BTN8982TA

The embedded web server application is not supported by the XMC4700 Relax Lite Kit and the XMC4700 Relax Kit for 5V Shields, because some components e.g. for Ethernet and SD-Card are not assembled.

The XMC4800 Relax EtherCAT<sup>®</sup> Kit is assembled with a XMC4800 (pin compatible to XMC4700) and comes together with a top-mounted XMC EtherCAT<sup>®</sup> Phy Board. It's a complete development kit for EtherCAT slave devices and the XMC4800 is powerful and functional enough to make this board an ideal choice for the development engineers of EtherCAT<sup>®</sup> slaves such as servo drives and intelligent I/O devices.

All boards are marked with "XMC4700/XMC4800 Relax Kit Series-V1" and can be distinguished by the assembled devices (see pictures in chapter 2). These boards are neither cost nor size optimized and do not serve as a reference design.

## 1.1 Key Features

Table 2 summarizes the features of the different assembly versions of the XMC4700/XMC4800 Relax Kit Series-V1.

**Table 2 Kit Features of Assembly Versions**

Feature	XMC4700 Relax Lite Kit	XMC4700 Relax Kit for 5V Shields	XMC4700 Relax Kit	XMC4800 Relax EtherCAT <sup>®</sup> Kit
XMC4700 Microcontroller	✓	✓	✓	
XMC4800 Microcontroller				✓
On-board Debug Probe with USB interface supporting SWD + SWO	✓	✓	✓	✓
Virtual COM Port via Debug Probe	✓	✓	✓	✓
2 x User Push-Buttons and 2 x User LED and 1 x Reset Push-Button	✓	✓	✓	✓
Voltage Regulator 5 V -> 3.3 V	✓	✓	✓	✓
USB (Micro USB Plug)	✓	✓	✓	✓
12 MHz Crystal	✓	✓	✓	✓
32.768 kHz RTC Crystal			✓	✓
Arduino compatible connector and voltage level shifter for 3.3 V / 5 V Arduino shields		✓		
0 Ohm Bridges for 3.3 V Arduino shields	✓		✓	✓
Ethernet PHY and RJ45 Jack			✓	✓
32 Mbit Quad-SPI Flash Memory			✓	✓
microSD Card Slot			✓	✓
CAN Transceiver			✓	✓
Pin Header at X1 and X2 with mounted XMC <sup>™</sup> EtherCAT Phy Board				✓

### 1.2 Block Diagram

The block diagram in Figure 1 shows the main components of the XMC4700/XMC4800 Relax Kit Series-V1 and their interconnections. There are following main building blocks:

- XMC4700 / XMC4800 Microcontroller in a LQFP144 package
- On-board USB debug probe based on XMC4200 for SWD, SWV and Virtual COM Port support
- Ethernet Phy with RJ45 Plug
- Two 40-pin header X1 and X2
- Connection Header for Arduino
- On-board power generation
- 2 User Push-Buttons, 2 User LEDs, Reset Push-Button
- Micro-AB USB Plug
- microSD Card Slot
- CAN Transceiver
- Quad SPI Flash

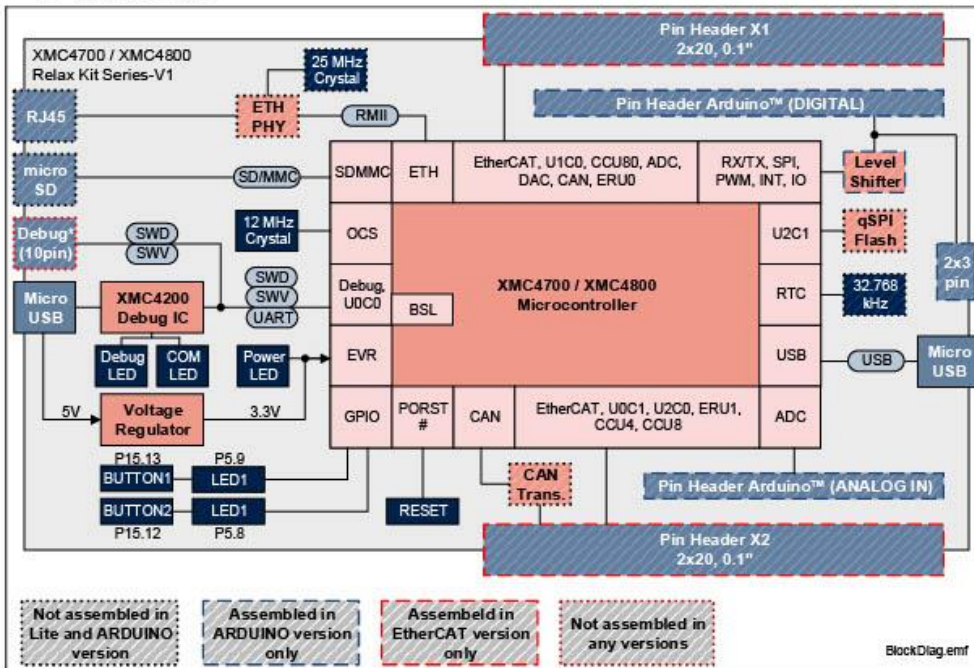


Figure 1 Block Diagram of the XMC4700/XMC4800 Relax Kit Series-V1

## 2 Hardware Description

The following chapters give a detailed description of the board hardware and how it can be used. The different assembly versions of the kits series are shown in Figure 2, Figure 3, Figure 4 and Figure 5.

### 2.1 Power Supply

The XMC4700/XMC4800 Relax Kit Series-V1 must be supplied by an external 5 Volt DC power supply connected to any of the micro USB plugs (X100, X101). Out of the box with the pre-programmed web server application and the on-board debug probe in operation the XMC4700 Relax Kit typically draws about 250 mA, the XMC4700 Relax Lite Kit and the XMC4700 Relax Kit for 5V Shields without the web server capabilities draws about 200 mA and the XMC4800 Relax EtherCAT Kit together with the XMC EtherCAT Phy Board in an EtherCAT network draws about 500 mA. This current can be delivered via the USB plug of a PC, which is specified to deliver up to 500 mA. The green Power LED (VDD3.3) indicates the presence of the generated 3.3 V supply voltage.

On-board reverse current protection diodes will ensure safe operation in case power is provided through both USB plugs at the same time. These protection diodes allows to use the on-board debug probe connected with a PC/Notebook via X101 and a second host PC/Laptop connected with the XMC4700 / XMC4800 Relax Kit via X100.

If the board is powered via a USB plug, it's not recommended to apply an additional 5 Volt power supply to one of the 5 Volt power pins (VDD5, 5 V) on the pin headers X1 or X2 or the Arduino Power header, because there is no protection against reverse current into the external power supply. These power pins can be used to power an external circuit. But care must be taken not to draw more current than USB can deliver. A PC as USB host typically can deliver up to 500 mA current. If higher currents are required and in order to avoid damages on the USB host the use of an external USB power supply unit which is able to deliver higher currents than 500 mA is strongly recommended.

After power-up the green DEBUG LED starts blinking. In case there is a connection to a PC via the Debug USB plug X101 and the USB Debug Device drivers are installed on this PC, the DEBUG LED will turn from blinking to constant illumination.

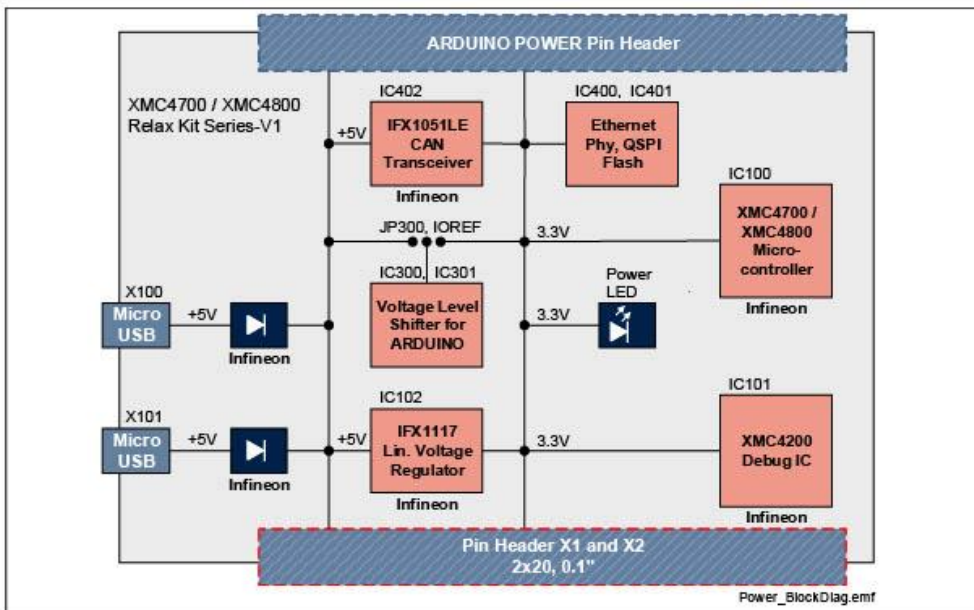


Figure 6 Power Supply Concept

## 2.2 Pin Header X1 and X2

The pin headers X1 and X2 can be used to extend the evaluation board or to perform measurements on the XMC4700 / XMC4800. Figure 7 shows the available GPIOs / signals at these pin headers. The pin table is also printed onto the bottom side of the PCB.

Pin Header X2				Pin Header X1			
GND	40	39	GND	GND	40	39	GND
GND	38	37	GND	VDD3.3	38	37	GND
VDD3.3	36	35	CANL	VDD3.3	36	35	VDD5
VDD3.3	34	33	CANH	P5.11	34	33	P5.10
RST#	32	31	VDD5	P1.14	32	31	P2.13
HIB_1	30	29	HIB_0	P14.8	30	29	P14.9
P2.6	28	27	P5.7	P15.14	28	27	P15.15
P5.6	26	25	P5.5	P14.6	26	25	P14.7
P5.4	24	23	P5.3	P14.12	24	23	P14.13
P5.2	22	21	P5.1	P14.14	22	21	P14.15
P5.0	20	19	P1.15	P15.2	20	19	P15.3
P6.6	18	17	P6.5	P15.4	18	17	P15.5
P6.4	16	15	P6.3*	P15.7	16	15	P15.6
P6.2	14	13	P6.1	P3.0	14	13	P3.1
P6.0	12	11	P1.2	P0.9	12	11	P3.2
P0.8	10	9	P0.7	P0.0	10	9	P0.10
P3.3	8	7	P3.14	P0.2	8	7	P0.1
P0.15	6	5	P0.14	P0.4	6	5	P0.3
P0.12	4	3	P3.11	P0.6	4	3	P0.5
P3.12	2	1	P3.13	P0.11	2	1	P3.4

(Top View)

Figure 7 Signal mapping of the pin headers X1 and X2

\* The silkscreen on the PCB of this pin is wrong: It says "P5.3" (wrong) instead of "P6.3" (right). PCB version 1 is affected only.

## Anexo C Código do Programa de Phase-Shift

```
main.c

2 * main.c
7
8
9
10
11#include "DAVE.h"           //Declarations from DAVE Code Generation (includes SFR
    declaration)
12#include "math.h"
13/**
14
15 * @brief main() - Application entry point
16 *
17 * <b>Details of function</b><br>
18 * This routine is the application entry point. It is invoked by the device startup code.
    It is responsible for
19 * invoking the APP initialization dispatcher routine - DAVE_Init() and hosting the
    place-holder for user application
20 * code.
21 */
22int on_off=0;
23int a=0;
24float f=500;
25float p_shift_angle=80;
26int conv_p_shift;
27int period=100; //Na verdade este periodo é 100 us mas devido ao tempo que existe na
    execução das linhas de código existe uma diferença de 10us
28int h_period;
29int p_shift_time;
30int dt=0;
31int Timer;
32float prev_p_shift=0;
33int prev_dt=0;
34int edge1=0;
35int edge2=0;
36int edge3=0;
37
38int main(void)
39{
40    DAVE_STATUS_t status;
41
42    status = DAVE_Init();           /* Initialization of DAVE APPs */
43
44    if (status != DAVE_STATUS_SUCCESS)
45    {
46        /* Placeholder for error handler code. The while loop below can be replaced with an
            user error handler. */
47        XMC_DEBUG("DAVE APPs initialization failed\n");
48
49        while(1U)
50        {
51
52        }
53    }
54
55    /* Placeholder for user application code. The while loop below can be replaced with user
        application code. */
56    while(1U)
57    {
58
59        if(p_shift_angle!=prev_p_shift || dt!=prev_dt) //Phase shift and deadtime value
            update based on user input
60        {
```

```

                                main.c
61     DIGITAL_IO_SetOutputLow(&PWM_H1_1);
62     DIGITAL_IO_SetOutputLow(&PWM_H1_2);
63     DIGITAL_IO_SetOutputLow(&PWM_H2_1);
64     DIGITAL_IO_SetOutputLow(&PWM_H2_2);
65     TIMER_Stop(&TIMER_0);
66     prev_p_shift=p_shift_angle;
67     prev_dt=dt;
68
69
70     a=0;
71     edge1=0;
72     edge2=0;
73     edge3=0;
74
75 }
76
77
78     if(on_off==1 && a==0)// Whenever on_off button is turned on it will set the the timer
with the updated value, and using variable a we can program to make these tasks only one
time
79     {
80
81         a=1;
82
83         conv_p_shift = round(p_shift_angle*(1/f)/360*1000000);
84
85         if(conv_p_shift>=10)
86         {
87             p_shift_time=conv_p_shift-5;
88         }
89         else if(conv_p_shift<=-10)
90         {
91             p_shift_time=conv_p_shift+5;
92         }
93         else
94         {
95             p_shift_time=0;
96         }
97
98         h_period=round((1/f)/2*1000000)-10;
99         Timer=dt;
100
101         TIMER_SetTimeInterval(&TIMER_0,Timer*100);
102         TIMER_Start(&TIMER_0);
103
104
105
106     }
107
108
109     if(on_off==0 )// Turns down all signals if the on_off button is turned off
110     {
111
112         a=0;
113         DIGITAL_IO_SetOutputLow(&PWM_H1_1);
114         DIGITAL_IO_SetOutputLow(&PWM_H1_2);
115         DIGITAL_IO_SetOutputLow(&PWM_H2_1);
116         DIGITAL_IO_SetOutputLow(&PWM_H2_2);
117
118
119         TIMER_Stop(&TIMER_0);
120

```

Figura 139- Código do programa (pág. 2 de 7)

```

                                main.c

121     edge1=0;
122     edge2=0;
123     edge3=0;
124 }
125
126
127 }
128 }
129 void Timer_int(void)// Will be executed from x to x time, updating the timer value based on
    every situation, and change the signals from zero to one or vice-versa, accordingly to
    these time intervals
130 {
131
132     if(p_shift_time==0 && dt==0) // Phase_shift and dead time equal zero
133     {
134         if(Timer==0)
135         {
136             Timer=h_period;
137         }
138         else if(Timer==h_period && edge1==0 && edge2==0 && edge3==0)
139         {
140             DIGITAL_IO_SetOutputLow(&PWM_H1_2);
141             DIGITAL_IO_SetOutputLow(&PWM_H2_2);
142             DIGITAL_IO_SetOutputHigh(&PWM_H1_1);
143             DIGITAL_IO_SetOutputHigh(&PWM_H2_1);
144
145             Timer=h_period;
146             edge3=1;
147         }
148         else if(Timer==h_period && edge1==0 && edge2==0 && edge3==1)
149         {
150             DIGITAL_IO_SetOutputLow(&PWM_H1_1);
151             DIGITAL_IO_SetOutputLow(&PWM_H2_1);
152             DIGITAL_IO_SetOutputHigh(&PWM_H1_2);
153             DIGITAL_IO_SetOutputHigh(&PWM_H2_2);
154             Timer=h_period;
155             edge3=0;
156         }
157     }
158
159     else if(p_shift_time==0 && dt!=0) // No phase shift but dead time is different than
    zero
160     {
161         if(Timer==dt && edge1==0 && edge2==0 && edge3==0)
162         {
163             DIGITAL_IO_ToggleOutput(&PWM_H1_2);
164             DIGITAL_IO_ToggleOutput(&PWM_H2_2);
165             Timer=h_period-dt-5;
166             edge3=1;
167         }
168         else if(Timer==h_period-dt-5 && edge1==0 && edge2==0 && edge3==1)
169         {
170             DIGITAL_IO_ToggleOutput(&PWM_H1_2);
171             DIGITAL_IO_ToggleOutput(&PWM_H2_2);
172             DIGITAL_IO_ToggleOutput(&PWM_H1_1);
173             DIGITAL_IO_ToggleOutput(&PWM_H2_1);
174             Timer=h_period;
175             edge2=1;
176             edge3=0;
177         }
178         else if(Timer==h_period && edge1==0 && edge2==1 && edge3==0)
179         {

```

Page 3

Figura 140- Código do programa (pág. 3 de 7)

```

                                main.c
180         DIGITAL_IO_ToggleOutput(&PWM_H1_1);
181         DIGITAL_IO_ToggleOutput(&PWM_H2_1);
182         Timer=dt;
183         edge2=0;
184     }
185 }
186
187     else if(p_shift_time!=0 && dt==0) // Phase shift is different than zero and there is no
dead time
188     {
189         if(p_shift_time>0)
190         {
191             if(Timer==0)
192             {
193                 Timer=p_shift_time;
194             }
195             else if(Timer==p_shift_time && edge1==0 && edge2==0 && edge3==0)
196             {
197                 DIGITAL_IO_SetOutputLow(&PWM_H2_1);
198                 DIGITAL_IO_SetOutputHigh(&PWM_H2_2);
199                 Timer=h_period-p_shift_time;
200                 edge3=1;
201             }
202             else if(Timer==h_period-p_shift_time && edge1==0 && edge2==0 && edge3==1)
203             {
204                 DIGITAL_IO_SetOutputLow(&PWM_H1_2);
205                 DIGITAL_IO_SetOutputHigh(&PWM_H1_1);
206                 Timer=p_shift_time;
207                 edge2=1;
208                 edge3=0;
209             }
210             else if(Timer==p_shift_time && edge1==0 && edge2==1 && edge3==0)
211             {
212                 DIGITAL_IO_SetOutputLow(&PWM_H2_2);
213                 DIGITAL_IO_SetOutputHigh(&PWM_H2_1);
214                 Timer=h_period-p_shift_time;
215                 edge3=1;
216             }
217             else if(Timer==h_period-p_shift_time && edge1==0 && edge2==1 && edge3==1)
218             {
219                 DIGITAL_IO_SetOutputLow(&PWM_H1_1);
220                 DIGITAL_IO_SetOutputHigh(&PWM_H1_2);
221                 Timer=p_shift_time;
222                 edge2=0;
223                 edge3=0;
224             }
225         }
226         if(p_shift_time<0)
227         {
228             if(Timer==0)
229             {
230                 Timer=h_period+p_shift_time;
231             }
232             else if(Timer==h_period+p_shift_time && edge1==0 && edge2==0 && edge3==0)
233             {
234                 DIGITAL_IO_SetOutputLow(&PWM_H2_2);
235                 DIGITAL_IO_SetOutputHigh(&PWM_H2_1);
236                 Timer=-p_shift_time;
237                 edge3=1;
238             }
239             else if(Timer==-p_shift_time && edge1==0 && edge2==0 && edge3==1)
240             {

```

Page 4

Figura 141- Código do programa (pág. 4 de 7)

```

main.c
241     DIGITAL_IO_SetOutputLow(&PWM_H1_2);
242     DIGITAL_IO_SetOutputHigh(&PWM_H1_1);
243     Timer=h_period+p_shift_time;
244     edge2=1;
245     edge3=0;
246 }
247 else if(Timer==h_period+p_shift_time && edge1==0 && edge2==1 && edge3==0)
248 {
249     DIGITAL_IO_SetOutputLow(&PWM_H2_1);
250     DIGITAL_IO_SetOutputHigh(&PWM_H2_2);
251     Timer=-p_shift_time;
252     edge3=1;
253 }
254 else if(Timer==p_shift_time && edge1==0 && edge2==1 && edge3==1)
255 {
256     DIGITAL_IO_SetOutputLow(&PWM_H1_1);
257     DIGITAL_IO_SetOutputHigh(&PWM_H1_2);
258     Timer=h_period+p_shift_time;
259     edge2=0;
260     edge3=0;
261 }
262 }
263 }
264
265
266 if(p_shift_time!=0 && dt!=0) // Both phase shift and dead time are different than zero
267 {
268     if(p_shift_time>0)
269     {
270         if(Timer==dt && edge1==0 && edge2==0 && edge3==0)
271         {
272             DIGITAL_IO_ToggleOutput(&PWM_H1_2);
273             Timer=p_shift_time-dt-5;
274             edge3=1;
275         }
276     }
277     else if(Timer==p_shift_time-dt-5 && edge1==0 && edge2==0 && edge3==1)
278     {
279         DIGITAL_IO_SetOutputLow(&PWM_H2_1);
280         Timer=dt;
281         edge2=1;
282         edge3=0;
283     }
284     else if(Timer==dt && edge1==0 && edge2==1 && edge3==0)
285     {
286         DIGITAL_IO_ToggleOutput(&PWM_H2_2);
287         Timer=h_period-(p_shift_time+dt+5);
288         edge3=1;
289     }
290     else if(Timer==h_period-(p_shift_time+dt+5) && edge1==0 && edge2==1 &&
291 edge3==1)
292     {
293         DIGITAL_IO_ToggleOutput(&PWM_H1_2);
294         DIGITAL_IO_ToggleOutput(&PWM_H1_1);
295         Timer=p_shift_time;
296         edge1=1;
297         edge2=0;
298         edge3=0;
299     }
300     else if(Timer==p_shift_time && edge1==1 && edge2==0 && edge3==0)

```

Page 5

Figura 142- Código do programa (pág. 5 de 7)

```

                                main.c
302         {
303
304             DIGITAL_IO_ToggleOutput(&PWM_H2_2);
305             DIGITAL_IO_SetOutputHigh(&PWM_H2_1);
306             Timer=h_period-p_shift_time;
307             edge3=1;
308         }
309         else if(Timer==h_period-p_shift_time && edge1==1 && edge2==0 && edge3==1)
310         {
311             DIGITAL_IO_ToggleOutput(&PWM_H1_1);
312             Timer=dt;
313             edge1=0;
314             edge3=0;
315         }
316     }
317     if(p_shift_time<0)
318     {
319         if(Timer==dt && edge1==0 && edge2==0 && edge3==0)
320         {
321             DIGITAL_IO_ToggleOutput(&PWM_H1_2);
322             Timer=h_period-(-p_shift_time+dt+5) ;
323             edge3=1;
324         }
325     }
326     else if(Timer==h_period-(-p_shift_time+dt+5) && edge1==0 && edge2==0 &&
edge3==1)
327     {
328         DIGITAL_IO_SetOutputLow(&PWM_H2_2);
329         DIGITAL_IO_ToggleOutput(&PWM_H2_1);
330         Timer=-p_shift_time;
331         edge2=1;
332         edge3=0;
333     }
334     else if(Timer==-p_shift_time && edge1==0 && edge2==1 && edge3==0)
335     {
336         DIGITAL_IO_SetOutputLow(&PWM_H1_2);
337         DIGITAL_IO_ToggleOutput(&PWM_H1_1);
338         Timer=h_period+p_shift_time;
339         edge3=1;
340     }
341     }
342     else if(Timer==h_period+p_shift_time && edge1==0 && edge2==1 && edge3==1)
343     {
344         DIGITAL_IO_SetOutputLow(&PWM_H2_1);
345         Timer=dt;
346         edge1=1;
347         edge2=0;
348         edge3=0;
349     }
350     else if(Timer==dt && edge1==1 && edge2==0 && edge3==0)
351     {
352
353         DIGITAL_IO_ToggleOutput(&PWM_H2_2);
354         Timer=-p_shift_time-dt-5;
355         edge3=1;
356     }
357     else if(Timer==-p_shift_time-dt-5 && edge1==1 && edge2==0 && edge3==1)
358     {
359         DIGITAL_IO_SetOutputLow(&PWM_H1_1);
360         Timer=dt;
361         edge1=0;
362         edge3=0;

```

Page 6

Figura 143- Código do programa (pág. 6 de 7)

```
main.c
363     }
364 }
365 }
366 //Common steps for setup of the next timer (Timer Reset and Timer Start with the
updated value)
367 //TIMER_ClearEvent(&TIMER_0);
368 TIMER_Stop(&TIMER_0);
369 TIMER_SetTimeInterval(&TIMER_0,(Timer)*100);
370 TIMER_Start(&TIMER_0);
371
372
373 }
374
375
```



# Anexo E Optoacopladores 6N137

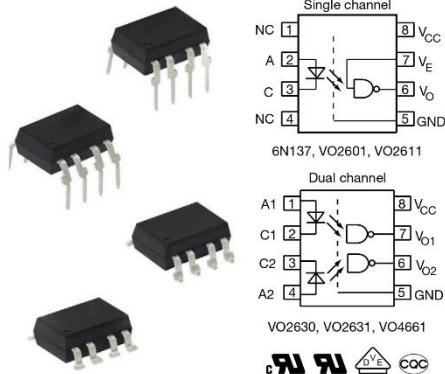


www.vishay.com

6N137, VO2601, VO2611, VO2630, VO2631, VO4661

Vishay Semiconductors

## High Speed Optocoupler, Single and Dual, 10 MBd



### LINKS TO ADDITIONAL RESOURCES



### DESCRIPTION

The 6N137, VO2601, and VO2611 are single channel 10 MBd optocouplers utilizing a high efficient input LED coupled with an integrated optical photodiode IC detector. The detector has an open drain NMOS-transistor output, providing less leakage compared to an open collector Schottky clamped transistor output. The VO2630, VO2631, and VO4661 are dual channel 10 MBd optocouplers. For the single channel type, an enable function on pin 7 allows the detector to be strobed. The internal shield provides a guaranteed common mode transient immunity of 5 kV/μs for the VO2601 and VO2631 and 15 kV/μs for the VO2611 and VO4661. The use of a 0.1 μF bypass capacitor connected between pin 5 and 8 is recommended.

### FEATURES

- Choice of CMR performance of 15 kV/μs, 5 kV/μs, and 1000 V/μs
- High speed: 10 MBd typical
- +5 V CMOS compatibility
- Pure tin leads
- Guaranteed AC and DC performance over temperature
- Meets IEC 60068-2-42 (SO<sub>2</sub>) and IEC 60068-2-43 (H<sub>2</sub>S) requirements
- Low input current capability of 5 mA
- Material categorization: for definitions of compliance please see [www.vishay.com/doc?99912](http://www.vishay.com/doc?99912)



RoHS COMPLIANT

### APPLICATIONS

- Microprocessor system interface
- PLC, ATE input / output isolation
- Computer peripheral interface
- Digital fieldbus isolation: CC-link, DeviceNet, profibus, SDS
- High speed A/D and D/A conversion
- AC plasma display panel level shifting
- Multiplexed data transmission
- Digital control power supply
- Ground loop elimination, noise isolation

### AGENCY APPROVALS

- [UL1577](#)
- [cUL](#)
- [DIN EN 60747-5-5 \(VDE 0884-5\) available with option 1](#)
- [CQC GB8898-2011](#)
- [CQC GB4943.1-2011](#)

### ORDERING INFORMATION

V	O	2	6	0	1	-	X	0	#	#	T		
PART NUMBER							PACKAGE OPTION						
												7.62 mm 10.16 mm > 0.7 mm > 0.1 mm	
AGENCY CERTIFIED / PACKAGE	CHANNELS 1			CHANNELS 2									
	CMR (V/μs)			CMR (V/μs)									
UL, cUL, CQC	1000	5000	15 000	1000	5000	15 000							
DIP-8	6N137	VO2601	VO2611	VO2630	VO2631	VO4661							
DIP-8, 400 mil (option 6)	6N137-X006	VO2601-X006	VO2611-X006	-	VO2631-X006	VO4661-X006							
SMD-8 (option 7)	6N137-X007T	VO2601-X007T	VO2611-X007T	VO2630-X007T	VO2631-X007T	VO4661-X007T							
SMD-8 (option 9)	6N137-X009T	-	-	VO2630-X009T	-	-							
VDE, UL, cUL, CQC	1000	5000	15 000	1000	5000	15 000							
DIP-8, 400 mil (option 6)	-	-	VO2611-X016	-	-	-							
SMD-8 (option 7)	-	VO2601-X017T	VO2611-X017T	-	VO2631-X017T	-							

Rev. 2.2, 15-Mar-2023

1

Document Number: 84732

For technical questions, contact: [optocoupleranswers@vishay.com](mailto:optocoupleranswers@vishay.com)

THIS DOCUMENT IS SUBJECT TO CHANGE WITHOUT NOTICE. THE PRODUCTS DESCRIBED HEREIN AND THIS DOCUMENT ARE SUBJECT TO SPECIFIC DISCLAIMERS, SET FORTH AT [www.vishay.com/doc?91000](http://www.vishay.com/doc?91000)

Figura 146- Ficha técnica dos optoacopladores 6N137(pág. 1 de 15) [51]



ELECTRICAL CHARACTERISTICS (T <sub>amb</sub> = 25 °C, unless otherwise specified)						
PARAMETER	TEST CONDITION	SYMBOL	MIN.	TYP.	MAX.	UNIT
<b>INPUT</b>						
Input forward voltage	I <sub>F</sub> = 10 mA	V <sub>F</sub>	1.1	1.4	1.7	V
Reverse current	V <sub>R</sub> = 5 V	I <sub>R</sub>	-	0.01	10	μA
Input capacitance	f = 1 MHz, V <sub>F</sub> = 0 V	C <sub>I</sub>	-	55	-	pF
<b>OUTPUT</b>						
High level supply current (single channel)	V <sub>E</sub> = 0.5 V, I <sub>F</sub> = 0 mA	I <sub>CCH</sub>	-	4.1	7	mA
	V <sub>E</sub> = V <sub>CC</sub> , I <sub>F</sub> = 0 mA	I <sub>CCH</sub>	-	3.3	6	mA
High level supply current (dual channel)	I <sub>F</sub> = 0 mA	I <sub>CCH</sub>	-	6.5	12	mA
Low level supply current (single channel)	V <sub>E</sub> = 0.5 V, I <sub>F</sub> = 10 mA	I <sub>CCL</sub>	-	4	7	mA
	V <sub>E</sub> = V <sub>CC</sub> , I <sub>F</sub> = 10 mA	I <sub>CCL</sub>	-	3.3	6	mA
Low level supply current (dual channel)	I <sub>F</sub> = 10 mA	I <sub>CCL</sub>	-	6.5	12	mA
High level output current	V <sub>E</sub> = 2 V, V <sub>CC</sub> = 5.5 V, I <sub>F</sub> = 250 μA	I <sub>OH</sub>	-	0.002	1	μA
Low level output voltage	V <sub>E</sub> = 2 V, I <sub>F</sub> = 5 mA, I <sub>OL</sub> (sinking) = 13 mA	V <sub>OL</sub>	-	0.2	0.6	V
Input threshold current	V <sub>E</sub> = 2 V, V <sub>CC</sub> = 5.5 V, I <sub>OL</sub> (sinking) = 13 mA	I <sub>TH</sub>	-	2.4	5	mA
High level enable current	V <sub>E</sub> = 2 V	I <sub>EH</sub>	-	-0.6	-1.6	mA
Low level enable current	V <sub>E</sub> = 0.5 V	I <sub>EL</sub>	-	-0.8	-1.6	mA
High level enable voltage		V <sub>EH</sub>	2	-	-	V
Low level enable voltage		V <sub>EL</sub>	-	-	0.8	V

**Note**

- Minimum and maximum values are testing requirements. Typical values are characteristics of the device and are the result of engineering evaluation. Typical values are for information only and are not part of the testing requirements.

SWITCHING CHARACTERISTICS						
PARAMETER	TEST CONDITION	SYMBOL	MIN.	TYP.	MAX.	UNIT
Propagation delay time to high output level	R <sub>L</sub> = 350 Ω, C <sub>L</sub> = 15 pF	t <sub>PLH</sub>	20	48	75 <sup>(1)</sup>	ns
		t <sub>PLH</sub>	-	-	100	ns
Propagation delay time to low output level	R <sub>L</sub> = 350 Ω, C <sub>L</sub> = 15 pF	t <sub>PHL</sub>	25	50	75 <sup>(1)</sup>	ns
		t <sub>PHL</sub>	-	-	100	ns
Pulse width distortion	R <sub>L</sub> = 350 Ω, C <sub>L</sub> = 15 pF	t <sub>PHL</sub> - t <sub>PLH</sub>	-	2.9	35	ns
Propagation delay skew	R <sub>L</sub> = 350 Ω, C <sub>L</sub> = 15 pF	t <sub>PSK</sub>	-	8	40	ns
Output rise time (10 % to 90 %)	R <sub>L</sub> = 350 Ω, C <sub>L</sub> = 15 pF	t <sub>r</sub>	-	23	-	ns
Output fall time (90 % to 10 %)	R <sub>L</sub> = 350 Ω, C <sub>L</sub> = 15 pF	t <sub>f</sub>	-	7	-	ns
Propagation delay time of enable from V <sub>EH</sub> to V <sub>EL</sub>	R <sub>L</sub> = 350 Ω, C <sub>L</sub> = 15 pF, V <sub>EL</sub> = 0 V, V <sub>EH</sub> = 3 V	t <sub>ELH</sub>	-	12	-	ns
Propagation delay time of enable from V <sub>EL</sub> to V <sub>EH</sub>	R <sub>L</sub> = 350 Ω, C <sub>L</sub> = 15 pF, V <sub>EL</sub> = 0 V, V <sub>EH</sub> = 3 V	t <sub>EHL</sub>	-	11	-	ns

**Notes**

- Over recommended temperature (T<sub>amb</sub> = -40 °C to +100 °C), V<sub>CC</sub> = 5 V, I<sub>F</sub> = 7.5 mA unless otherwise specified. All typicals at T<sub>amb</sub> = 25 °C, V<sub>CC</sub> = 5 V.
- <sup>(1)</sup> 75 ns applies to the 6N137 only, a JEDEC® registered specification

Figura 147- Ficha técnica dos optoacopladores 6N137(pág. 4 de 15) [51]

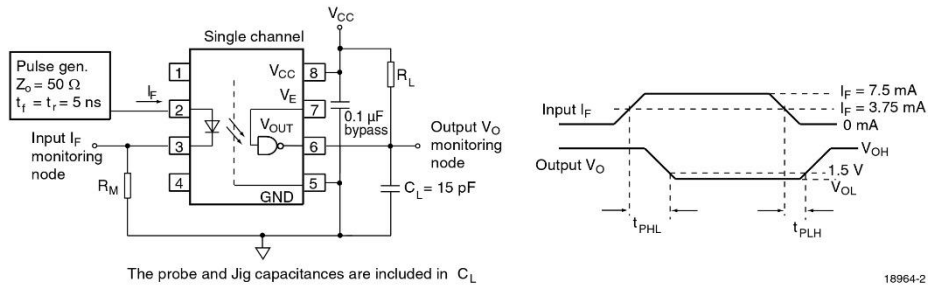


Fig. 5 - Single Channel Test Circuit for  $t_{PLH}$ ,  $t_{PHL}$ ,  $t_r$  and  $t_f$

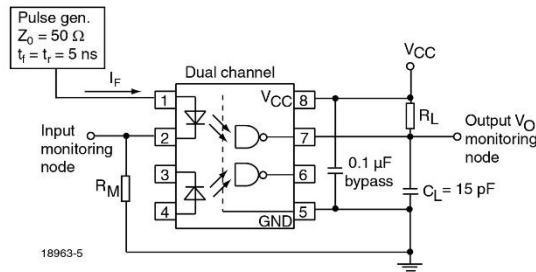


Fig. 6 - Dual Channel Test Circuit for  $t_{PLH}$ ,  $t_{PHL}$ ,  $t_r$  and  $t_f$

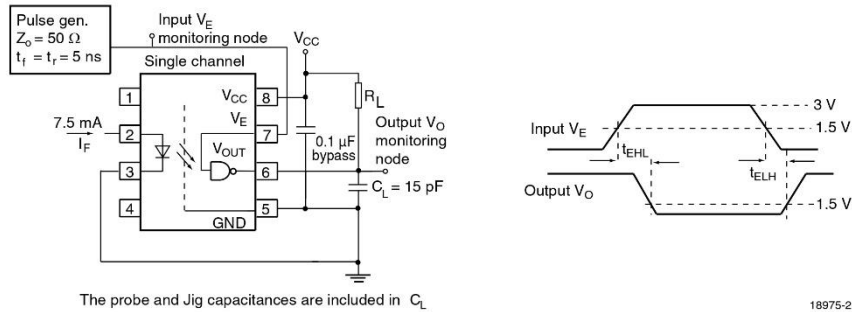


Fig. 7 - Single Channel Test Circuit for  $t_{EHL}$  and  $t_{ELH}$

# Anexo F BS-BATTERY BTX12-BS

## BATTERY DATA SHEET



**MF**  
BATTERY

MF | MAINTENANCE FREE

REF **BTX12-BS**



- 12V** VOLTAGE - V
- 180A** CCA - A
- 10.5Ah** CAPACITY - Ah (20HR)
- 10Ah** CAPACITY - Ah (10HR)

### TECHNOLOGY

- AGM construction (absorbed acid)
- VRLA battery (Valve Regulated Lead Acid)
- Supplied with a separate acid pack
- Homologated by OEM

### FEATURES

- Upright installation only
- Maintenance free (no water refilling)
- Sealed after filling, no gas emission through venting hole (under normal operation)
- High power
- Does not need to be recharged while stocked
- Suitable for cold weather
- Reduction of plate sulfation
- Higher life cycle (up to three times longer than conventional batteries)
- Longer voltage hold

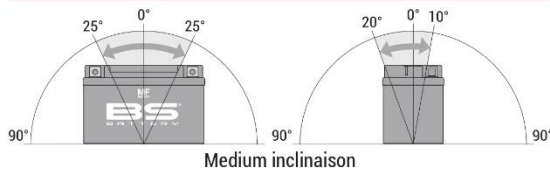
### UPGRADE FOR

-

### WEIGHT

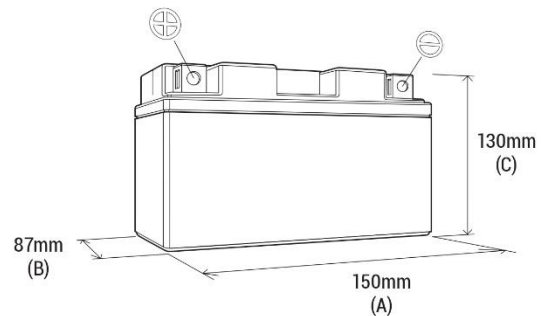
Battery (with acid): Approx 3.96kg

### MOUNTING ANGLE



### DIMENSIONS

Length (A): 150±2mm  
 Width (B): 87±2mm  
 Container height: 130±2mm  
 Total height (C): 130±2mm



### TERMINALS

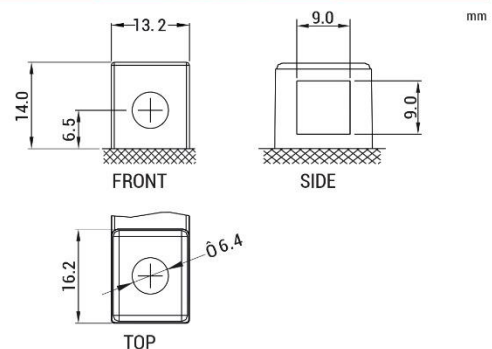


Figura 149- Ficha técnica da bateria BTX12-BS

